
EM88F712N

8位
微控制器

产品规格书

版本 1.6

义隆电子股份有限公司

2020.11



商标告之:

IBM 为一个注册商标, PS/2 是 IBM 的商标之一。

Windows 是微软公司的商标。

ELAN 和 ELAN 标志  是义隆电子股份有限公司的商标。

版权所有 © 2020 义隆电子股份有限公司

所有权利保留

台湾印制

本规格书内容如有变动恕不另作通知。关于该规格书的准确性、适当性或者完整性, 义隆电子股份有限公司不承担任何责任。义隆电子股份有限公司不承诺对本规格书之内容及信息有更新及校正之义务。本规格书的内容及信息将为符合确认之指示而变更。

在任何情况下, 义隆电子股份有限公司对本规格书中的信息或内容的错误、遗漏, 或者其它不准确性不承担任何责任。由于使用本规格书中的信息或内容而导致的直接, 间接, 特别附随的或结果的损害, 义隆电子股份有限公司没有义务负责。

本规格书中提到的软件 (如果有), 都是依据授权或保密合约所合法提供的, 并且只能在这些合约的许可条件下使用或者复制。

义隆电子股份有限公司的产品不是专门设计来应用于生命维持的用具, 装置或者系统。义隆电子股份有限公司的产品不支持而且禁止在这些方面的应用。

未经义隆电子股份有限公司书面同意, 任何个人或公司不得以任何形式或方式对本规格书的内容之任一部分进行复制或传输。



义隆电子股份有限公司

总公司:

地址: 30076 新竹科学工业园区
创新一路 12 号
电话:+886 3 563-9977
传真:+886 3 563-9966
webmaster@emc.com.tw
<http://www.emc.com.tw>

香港分公司:

义隆电子(香港)股份有限公司
地址:九龙观塘巧明街 95 号世达
中心 19 楼 A 室
电话:+852 2723-3376
传真:+852 2723-7780

美国:

**Elan Information Technology
Group (U.S.A.)**
地址: 10268 Bandle Drive Suite
101, Cupertino, CA 95014, USA
电话:+1 408 366-8225
传真:+1 408 366-8225

深圳分公司:

义隆电子(深圳)有限公司
地址:518057 深圳市南山区高新
技术产业园南区高新六道迈科
龙大厦 8A
电话:+86 755 2601-0565
传真:+86 755 2601-0500
elan-sz@elanic.com.cn

上海分公司:

义隆电子(上海)有限公司
地址:上海市浦东新区盛荣路 88
弄 3 号 703 室(盛大天地源创谷
内)
电话: +86 21 5080-3866
elan-sh@elanic.com.cn

目录

1	综述	1
2	特征	1
3	引脚分配(封装)	2
4	引脚描述	3
5	系统综述	6
5.1	存储器映射	6
5.2	框图	7
6	功能描述	8
6.1	操作寄存器	8
6.1.1	R0 IAR (间接寻址寄存器)	8
6.1.2	R1 BSR (Bank 选择控制寄存器)	8
6.1.3	R2 PCL (程序计数器低字节)	8
6.1.4	R3 SR (状态寄存器)	13
6.1.5	R4 RSR (RAM 选择寄存器)	13
6.1.6	Bank 0 R5 ~ R8 Port5 ~ Port8	13
6.1.7	Bank 0 RB~RC IOCR5 ~ IOCR6	14
6.1.8	Bank 0 RE OMCR (操作模式控制寄存器)	14
6.1.9	Bank 0 RF EIESCR (外部中断边沿选择控制寄存器)	16
6.1.10	Bank 0 R10 WUCR1 (唤醒控制寄存器 1)	16
6.1.11	Bank 0 R11 WUCR2 (唤醒控制寄存器 2)	17
6.1.12	Bank 0 R12 WUCR3 (唤醒控制寄存器 3)	17
6.1.13	Bank 0 R14 SFR1 (状态标志寄存器 1)	18
6.1.14	Bank 0 R15 SFR2 (状态标志寄存器 2)	18
6.1.15	Bank 0 R16 SFR3 (状态标志寄存器 3)	19
6.1.16	Bank 0 R17 SFR4 (状态标志寄存器 4)	19
6.1.17	Bank 0 R18 SFR5 (状态标志寄存器 5)	20
6.1.18	Bank 0 R19 SFR6 (状态标志寄存器 6)	20
6.1.19	Bank0 R1A: 保留	20
6.1.20	Bank 0 R1B IMR1 (中断屏蔽寄存器 1)	20
6.1.21	Bank 0 R1C IMR2 (中断屏蔽寄存器 2)	21
6.1.22	Bank 0 R1D IMR3 (中断屏蔽寄存器 3)	22
6.1.23	Bank 0 R1E IMR4 (中断屏蔽寄存器 4)	22
6.1.24	Bank 0 R1F IMR5 (中断屏蔽寄存器 5)	23
6.1.25	Bank 0 R20 IMR6 (中断屏蔽寄存器 6)	23
6.1.26	Bank 0 R21 WDTCR (看门狗定时器控制寄存器)	24
6.1.27	Bank 0 R24 TC1CR1 (定时器/计数器 1 控制寄存器 1)	25
6.1.28	Bank 0 R25 TC1CR2 (定时器/计数器 1 控制寄存器 2)	25

6.1.29	Bank 0 R26 TC1DA (定时器/计数器 1 数据缓冲器 A)	27
6.1.30	Bank 0 R27 TC1DB (定时器/计数器 1 数据缓冲器 B)	27
6.1.31	Bank0 R28~35: 保留	27
6.1.32	Bank 0 R36 SPICR (SPI 控制寄存器)	27
6.1.33	Bank 0 R37 SPIS (SPI 状态寄存器)	28
6.1.34	Bank 0 R38 SPIR (SPI 读缓冲寄存器)	29
6.1.35	Bank 0 R39 SPIW (SPI 写缓冲寄存器)	29
6.1.36	Bank 0 R3A CMPCR1 (比较器控制寄存器 1)	29
6.1.37	Bank 0 R3B CMPCR2 (比较器控制寄存器 2)	30
6.1.38	Bank 0 R3C CMPCR3 (比较器控制寄存器 3)	31
6.1.39	Bank 0 R3E ADCR1 (模数转换器控制寄存器 1)	31
6.1.40	Bank 0 R3F ADCR2 (模数转换器控制寄存器 2)	32
6.1.41	Bank 0 R40 ADISR (模数转换器输入通道选择寄存器)	34
6.1.42	Bank 0 R41 ADER1 (模数转换器输入控制寄存器 1)	34
6.1.43	Bank 0 R42 ADER2 (模数转换器输入控制寄存器 2)	35
6.1.44	Bank 0 R43 ADDL (模数转换器数据低字节)	36
6.1.45	Bank 0 R44 ADDH (模数转换器数据高字节)	36
6.1.46	Bank 0 R45 ADCVL (模数转换器比较值低字节)	36
6.1.47	Bank 0 R46 ADCVH (模数转换器比较值高字节)	36
6.1.48	Bank 1 R5 IOCR8	37
6.1.49	Bank 1 R8 P5PHCR (端口 5 上拉控制寄存器)	37
6.1.50	Bank 1 R9 P6PHCR (端口 6 上拉控制寄存器)	37
6.1.51	Bank 1 RA P8PHCR (端口 8 上拉控制寄存器)	37
6.1.52	Bank 1 RB P5PLCR (端口 5 下拉控制寄存器)	38
6.1.53	Bank 1 RC P6PLCR (端口 6 下拉控制寄存器)	38
6.1.54	Bank 1 RD P8PLCR (端口 8 下拉控制寄存器)	38
6.1.55	Bank 1 RE P5HDSCR (端口 5 高驱动/灌电流控制寄存器)	38
6.1.56	Bank 1 RF P6HDSCR (端口 6 高驱动/灌电流控制寄存器)	39
6.1.57	Bank 1 R10 P8HDSCR (端口 8 高驱动/灌电流控制寄存器)	39
6.1.58	Bank 1 R11 P5ODCR (端口 5 漏极开路控制寄存器)	39
6.1.59	Bank 1 R12 P6ODCR (端口 6 漏极开路控制寄存器)	39
6.1.60	Bank 1 R13 P8ODCR (端口 8 漏极开路控制寄存器)	40
6.1.61	Bank 1 R14 DeadTCR (死区时间控制寄存器)	40
6.1.62	Bank 1 R15 DeadTR (死区时间寄存器)	41
6.1.63	Bank 1 R16 PWMSCR (PWM 源时钟控制寄存器)	41
6.1.64	Bank 1 R17 PWMACR (PWMA 控制寄存器)	41
6.1.65	Bank 1 R18 PRDAL (PWMA 周期的低字节)	42
6.1.66	Bank 1 R19 PRDAH (PWMA 周期的高字节)	42
6.1.67	Bank 1 R1A DTAL (PMWA 占空比的低字节)	43
6.1.68	Bank 1 R1B DTAH (PMWA 占空比的高字节)	43
6.1.69	Bank 1 R1C TMRAL (定时器 A 的低字节)	43
6.1.70	Bank 1 R1D TMRAH (定时器 A 的高字节)	43

6.1.71	Bank 1 R1E PWMBPCR (PWMB 控制寄存器)	43
6.1.72	Bank 1 R1F PRDBL (PWMB 周期的低字节)	44
6.1.73	Bank 1 R20 PRDBH (PWMB 周期的高字节)	44
6.1.74	Bank 1 R21 DTBL (PMWB 占空比低字节)	45
6.1.75	Bank 1 R22 DTBH (PMWB 占空比高字节)	45
6.1.76	Bank 1 R23 TMRBL (定时器 B 的低字节)	45
6.1.77	Bank 1 R24 TMRBH (定时器 B 的高字节)	45
6.1.78	Bank1 R25 ~ R32: (保留)	45
6.1.79	Bank 1 R33 URCCR (UART 控制寄存器)	45
6.1.80	Bank 1 R34 URS (UART 状态寄存器)	46
6.1.81	Bank 1 R35 URTD (UART 发送数据缓冲寄存器)	47
6.1.82	Bank 1 R36 URRDL (UART 接收数据低字节缓冲寄存器)	47
6.1.83	Bank 1 R37 URRDH (UART 接收数据高字节缓冲寄存器)	47
6.1.84	Bank 1 R45 TBPTL (表指针低字节寄存器)	48
6.1.85	Bank 1 R46 TBPTH (表指针高字节寄存器)	48
6.1.86	Bank 1 R47 STKMON (堆栈监视器)	48
6.1.87	Bank 1 R48 PCH (程序计数器高字节)	48
6.1.88	Bank 1 R49 HLVDCCR (高/低压检测控制寄存器)	48
6.1.89	Bank 1 R4A~R4C: (保留)	50
6.1.90	R50~R7F, Bank 0 R80~RFF	50
6.2	WDT 和预分频器	51
6.3	I/O 端口	52
6.4	复位和唤醒	55
6.4.1	复位	55
6.4.2	状态寄存器的 RST, T 和 P 的状态	60
6.5	中断	75
6.6	A/D 转换器	77
6.6.1	ADC 数据寄存器	78
6.6.2	A/D 采样时间	78
6.6.3	A/D 转换时间	78
6.6.4	休眠模式下的 ADC 操作	78
6.6.5	编程过程/注意事项	79
6.6.6	检测内部 VDD 的编程步骤	80
6.6.7	示例演示程序	81
6.7	定时器	83
6.7.1	定时器/计数器模式	84
6.7.2	窗口模式	85
6.7.3	捕捉模式	86
6.7.4	可编程分频器输出模式和脉冲宽度调制模式	88
6.7.5	蜂鸣器模式	89
6.8	PWM (脉冲宽度调制)	90
6.8.1	综述	91

6.8.2	递增计时器计数器 (TMRX: TMRAH/TMRAL 或 TMRBH/TMRBL)	93
6.8.3	PWM 时间周期(PRDX: PRDAL/H 或 PRDBL/H)	93
6.8.4	PWM 占空比周期 (DTX: DTAH/DTAL 或 DTBH/DTBL)	93
6.8.5	双 PWM 功能	94
6.8.6	比较器	95
6.8.7	PWM 编程过程/步骤	95
6.9	比较器	96
6.9.1	外部参考信号	97
6.9.2	比较器输出	97
6.9.3	比较器中断	98
6.9.4	从休眠模式唤醒	98
6.10	UART (通用异步接收器/发送器)	99
6.10.1	UART 模式	100
6.10.2	发送	100
6.10.3	接收	101
6.10.4	波特率发生器	101
6.10.5	UART 时序	101
6.11	SPI (串行外设接口)	102
6.11.1	概述和功能	102
6.11.2	SPI 功能描述	104
6.11.3	SPI 信号和引脚描述	105
6.11.4	SPI 模式时序	107
6.12	H LVD (高/低压检测器)	108
6.13	振荡器	110
6.13.1	振荡器模式	110
6.13.2	晶体振荡器/陶瓷谐振器(XTAL)	110
6.13.3	内部 RC 振荡器模式	111
6.14	上电注意事项	112
6.15	外部上电复位电路	112
6.16	残留电压保护	113
6.17	代码选项	114
6.17.1	代码选项寄存器(Word 0)	114
6.17.2	代码选项寄存器(Word 1)	115
6.17.3	代码选项寄存器(Word 2)	116
6.17.4	代码选项寄存器(Word 3)	117
6.17.5	代码选项寄存器(Word D)	118
6.18	指令集	119
7	绝对最大额定参数	121

8	DC 电气特性	122
8.1	AD 转换器特性	124
8.2	OP 特性.....	125
8.3	比较器特性	125
8.4	HLVD 特性.....	126
8.5	1/2VDD 特性	126
8.6	VREF 特性	127
9	AC 电气特性	128
10	时序图	129

附录

A	编码与制造信息	130
B	封装类型	131
C	封装信息	132
C.1	EM88F712NSO20	132
C.2	EM88F712NSS20	133
C.3	EM88F712NSO16A.....	134
C.4	EM88F712NSS16	135
C.5	EM88F712NSS20A.....	136
D	质量保证和可靠性	137
D.1	地址缺陷检测.....	137
E	ED712N & HVBRG & UBRG 连接	138

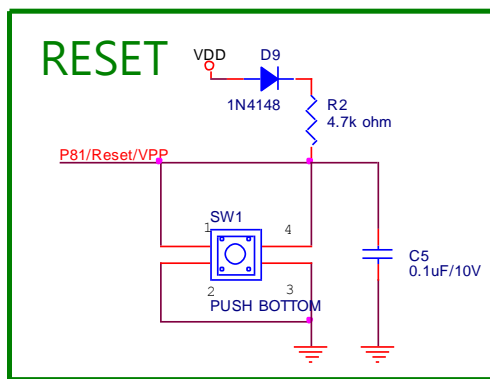
规格书修订历史

版本	修订描述	日期
1.0	最初发布版本	2017/07/20
1.1	1.修改了主振荡器的漂移率 2.修改了指令集 3.修改了 DC 特性 4.添加了编程 IC 的注释	2017/11/16
1.2	1. 修改了图 5-1 2. 修改了 R1 的描述 3. 修改了图 6-2 4. 修改了 R33 的描述	2018/03/19
1.3	1. 修改了引脚描述 2. 修改了 R46 的描述 3. 修改了寄存器描述 4. 修改了 I/O 端口的描述 5. 修改了 PWM 的描述	2018/07/06
1.4	1.修改了引脚描述 2.修改了质量保证与可靠性表	2018/12/06
1.5	1.添加了新的封装 2.修改了特征描述 3.修改了寄存器的描述 4.修改了封装表的描述	2019/06/05
1.6	1.修改了质量保证与可靠性表	2020/11/26

用户应用程序说明

(在使用此芯片之前，请查看以下说明，因为它包含重要信息。)

1. 无论引脚功能如何，我们强烈建议您将以下电路放在复位引脚上。其目的是防止引脚悬浮以及高压倒灌进入VDD。



2. 死区寄存器中的值必须小于占空比寄存器中的值，以防止双PWM输出发生非预期行为。
3. 如果占空比为“0”，则无PWM输出。
4. 在ADC转换期间，不要执行输出指令以保持引脚的精度。为了获得准确的值，有必要避免在AD转换期间I / O引脚上的任何数据转换。
5. ADC编程顺序
 - 在设置AD转换引脚（ADER1~2）之前，必须设置相应的输入通道（ADISR）和ADC电源（ADP = 1）。
 - AD转换完成后，关闭AD转换引脚功能（ADER1~2）。
6. 未执行数据转换的AD引脚必须设置为高阻抗输入引脚。
7. 烧写EM88F712N（ED712N）时，VDD必须为5V才能使烧写成功。因此，在EM88F712N烧写和ED712N仿真期间，要注意周围元件的电压耐受性。



1 综述

EM88F712N是一款采用低功耗，高速CMOS技术设计和开发8位的微处理器。使用仿真器内核仿真并可模拟2K * 16位的可编程ROM。本规格书用于16位仿真器内核仿真。

2 特征

- CPU 配置
 - 支持 2K×16 位 程序 ROM
*烧写次数: 1000 次
 - (48+128) 字节通用寄存器
 - 8级堆栈用于子程序嵌套
 - 休眠模式下耗电典型值为1 μA
 - 3个可编程电平电压复位
LVR: 2.3V/ 2.5V, 3.3V/ 3.5V, 3.8V/ 4.0V
 - 16个可编程电平电压检测器
HLVD: 2.2V, 2.3V, 2.4V, 2.5V, 2.6V, 2.8V, 2.9V, 3.1V, 3.3V, 3.5V, 3.7V, 3.9V, 4.1V, 4.3V, 4.5V, 4.7V
 - 四种CPU操作模式（正常，休眠，低速，空闲）
- I/O 端口配置
 - 3组双向I / O端口: P5, P6, P8
 - 3组可编程引脚状态改变唤醒端口: P5, P6, P8
 - 3组可编程下拉I / O端口: P5, P6, P8
 - 3组可编程上拉I / O端口: P5, P6, P8
 - 3组可编程漏极开路I / O端口: P5, P6, P8
 - 3组可编程高灌//驱动I / O端口: P5, P6, P8
 - 4个外部中断引脚
- 工作电压范围:
 - 2.2V~5.5V at -40°C~85°C (工业级)
- 工作频率范围（基于2个时钟）:

主振荡器:

 - 晶振模式:
DC ~ 20MHz at 4.5V~5.5V; DC ~ 12MHz at 3V~5.5V; DC ~ 8MHz at 2.2V~5.5V
 - IRC 模式:
DC ~ 20MHz at 4.5V~5.5V; DC ~ 12MHz at 3V~5.5V; DC ~ 8MHz at 2.2V~5.5V
- 外围配置
 - 12+2通道模数转换器，12位分辨率+ 1个内部参考电压
 - 8位定时器（TC1），包括6种模式
定时器，计数器，窗口，蜂鸣器，PWM和PDO（可编程分频器输出）模式。
 - 两组互补PWM，/ PWM
 - 比较器/ OP内部参考
 - 提供通用异步接收器/发送器（UART）
 - 串行发送器/接收器接口（SPI）：三线同步通信
 - 掉电（休眠）模式
 - 高EFT抗扰度
- 15个可用中断（4个外部，11个内部）
 - 4个 外部中断
 - 输入端口状态改变中断（从休眠模式唤醒）
 - 比较器中断
 - HLVD 中断
 - 定时器中断
 - 两个互补PWM
 - ADC 完成中断
 - UART TX, RX, RX 错误中断
 - SPI 中断
- 封装类型:
 - 20 pin SOP 300mil : EM88F712NSO20
 - 20 pin SSOP 209mil : EM88F712NSS20
 - 20 pin SSOP 150mil : EM88F712NSS20A
 - 16 pin SOP 150mil : EM88F712NSO16A
 - 16 pin SSOP 150mil : EM88F712NSS16

注意: 这些是不含有害物质的绿色产品.
- 99.9%单指令周期命令

内部RC 频率	偏差率= 温度(-40°C~+85°C)+ 电压(2.2V~5.5V) (IRCPSS =0) + 制程	
	NUWTR 总计	UWTR 总计
1MHz	±4%	±5%
4MHz	±4%	±5%
8MHz	±4%	±5%
10MHz	±4%	±5%
12MHz	±4%	±5%
16MHz	±4%	±5%
20MHz	±4%	±5%

副振荡器:

- IRC 模式: 16k/128k

3 引脚分配(封装)

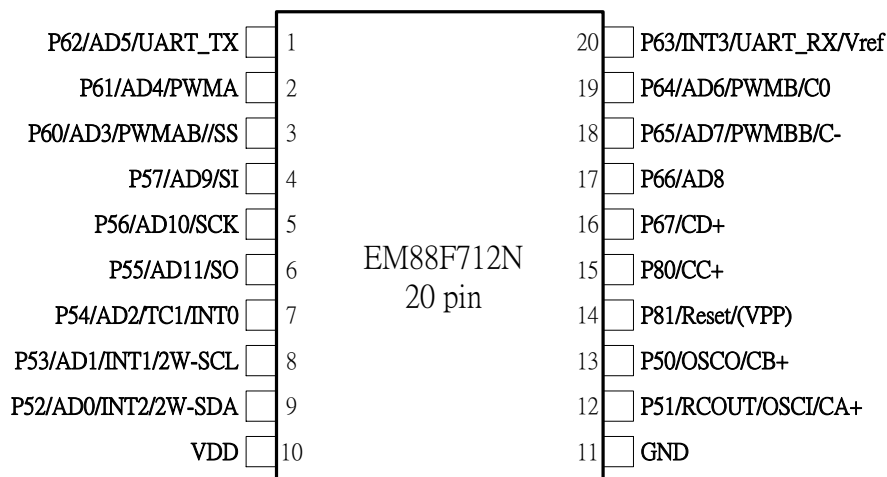


图3-1 EM88F712NSO20/SS20/SS20A

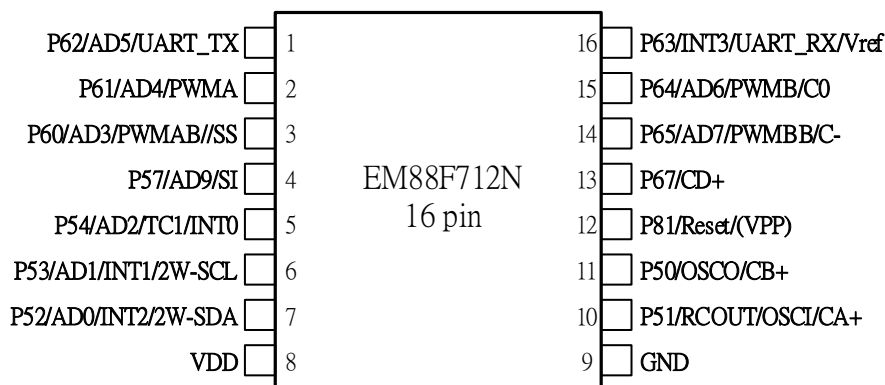


图3-3 EM88F712NSO16A/SS16

4 引脚描述

表 1 EM88F712N 引脚描述

说明: **ST:** 施密特触发器输入 **AN:** 模拟引脚
CMOS: CMOS 输出 **XTAL:** 晶体/谐振器的振荡引脚

名称	功能	输入类型	输出类型	描述
P50/OSCO/CB+	P50	ST	CMOS	双向 I/O 引脚，具有可编程下拉，上拉，漏极开路和引脚状态改变唤醒功能
	OSCO	-	XTAL	晶体振荡器的时钟输出
	CB+	AN	-	比较器/OP 的非反相端
P51/OSCI/RCOUT/CA+	P51	ST	CMOS	双向 I/O 引脚，具有可编程下拉，上拉，漏极开路和引脚状态改变唤醒功能
	OSCI	XTAL	-	外部时钟晶振输入引脚
	RCOUT	-	CMOS	内部 RC 振荡器的时钟输出 外部 RC 振荡器的时钟输出（漏极开路）
	CA+	AN	-	OP / CMP 非反相输入
P52/AD0/INT2/2W-SDA	P52	ST	CMOS	双向 I/O 引脚，具有可编程下拉，上拉，漏极开路和引脚状态改变唤醒功能
	AD0	AN	-	ADC 输入 0
	INT2	ST	-	外部中断引脚
	(2W-SDA)	ST	CMOS	烧录引脚:DATA
P53/AD1/INT1/2W-SCL	P53	ST	CMOS	双向 I/O 引脚，具有可编程下拉，上拉，漏极开路和引脚状态改变唤醒功能
	AD1	AN	-	ADC 输入 1
	INT1	ST	-	外部中断引脚
	(2W-SCL)	ST	-	烧录引脚:CLOCK
P54/AD2/TC1/INT0	P54	ST	CMOS	双向 I/O 引脚，具有可编程下拉，上拉，漏极开路和引脚状态改变唤醒功能
	AD2	AN	-	ADC 输入 2
	TC1	ST	CMOS	定时器 1 输入（计数器/捕捉/窗口） 定时器 1 输出（PDO / PWM / 蜂鸣器）
	INT0	ST	-	外部中断引脚
P55/AD11/SO	P55	ST	CMOS	双向 I/O 引脚，具有可编程下拉，上拉，漏极开路和引脚状态改变唤醒功能
	AD11	AN	-	ADC 输入 11
	SO	-	CMOS	SPI 串行数据输出
P56/AD10/SCK	P56	ST	CMOS	双向 I/O 引脚，具有可编程下拉，上拉，漏极开路和引脚状态改变唤醒功能
	AD10	AN	-	ADC 输入 10
	SCK	ST	CMOS	SPI 串行时钟输入/输出

(延续)

名称	功能	输入类型	输出类型	描述
P57/AD9/SI	P57	ST	CMOS	双向 I/O 引脚，具有可编程下拉，上拉，漏极开路和引脚状态改变唤醒功能
	AD9	AN	-	ADC 输入 9
	SI	ST	-	SPI 串行数据输入
P60/AD3/PWMAB//SS	P60	ST	CMOS	双向 I/O 引脚，具有可编程下拉，上拉，漏极开路和引脚状态改变唤醒功能
	AD3	AN	-	ADC 输入 3
	PWMAB	-	CMOS	PWMAB 输出
	/SS	ST	-	SPI 从机选择引脚
P61/AD4/PWMA	P61	ST	CMOS	双向 I/O 引脚，具有可编程下拉，上拉，漏极开路和引脚状态改变唤醒功能
	AD4	AN	-	ADC 输入 4
	PWMA	-	CMOS	PWMA 输出
P62/AD5/UART_TX	P62	ST	CMOS	双向 I/O 引脚，具有可编程下拉，上拉，漏极开路和引脚状态改变唤醒功能
	AD5	AN	-	ADC 输入 5
	TX	ST	-	UART TX 输入
P63/INT3/UART_RX/Vref	P63	ST	CMOS	双向 I/O 引脚，具有可编程下拉，上拉，漏极开路和引脚状态改变唤醒功能
	INT3	ST	-	外部中断引脚
	RX	ST	-	UART RX 输入
	Vref	AN	-	ADC 的参考电压
P64/AD6/PWMB/CO	P64	ST	CMOS	双向 I/O 引脚，具有可编程下拉，上拉，漏极开路和引脚状态改变唤醒功能
	AD6	AN	-	ADC 输入 6
	PWMB	-	CMOS	PWMB 输出
	CO	-	CMOS	比较器/ OP 的输出
P65/AD7/PWMBB/C-	P65	ST	CMOS	双向 I/O 引脚，具有可编程下拉，上拉，漏极开路和引脚状态改变唤醒功能
	AD7	AN	-	ADC 输入 7
	PWMBB	-	CMOS	PWMBB 输出
	C-	AN	-	比较器/ OP 的反相端
P66/AD8	P66	ST	CMOS	双向 I/O 引脚，具有可编程下拉，上拉，漏极开路和引脚状态改变唤醒功能
	AD8	AN	-	ADC 输入 8
P67/CD+	P67	ST	CMOS	双向 I/O 引脚，具有可编程下拉，上拉，漏极开路和引脚状态改变唤醒功能
	CD+	AN	-	比较器/ OP 的非反相端

(延续)

名称	功能	输入类型	输出类型	描述
P80/CC+	P80	ST	CMOS	双向 I/O 引脚，具有可编程下拉，上拉，漏极开路 and 引脚状态改变唤醒功能
	CC+	AN	-	比较器/OP 的非反相端
P81//Reset/ (VPP)	P81	ST	CMOS	可编程双向 I/O 引脚，漏极开路
	/RESET	ST	-	复位引脚。漏极开路
	(VPP)	Power	-	烧录引脚:VPP
VDD (VDD)	VDD	Power	-	电源
	VDD	Power	-	烧录引脚:VDD
VSS (VSS)	VSS	Power	-	接地
	VSS	Power	-	烧录引脚:VSS

复用功能启动时的引脚控制条件

引脚功能	I/O 状态		引脚控制		
	I/O 方向	引脚状态改变唤醒/ 中断	上拉	下拉	开漏
通用输入	输入	S/W	S/W	S/W	S/W
通用输出	输出	禁止	S/W	S/W	S/W
PWM	输出	禁止	S/W	S/W	S/W
TC-IN	输入	禁止	S/W	S/W	S/W
TC-OUT	输出	禁止	S/W	S/W	S/W
RSTB (VPP pin)	输入	禁止	-	S/W	S/W
EX_INT	输入	禁止	S/W	S/W	S/W
SPI-SDI	输入	禁止	S/W	S/W	S/W
SPI-SDO	输出	禁止	S/W	S/W	S/W
SPI-SCK-IN	输入	禁止	S/W	S/W	S/W
SPI-SCK-OUT	输出	禁止	S/W	S/W	S/W
UART-TX	输出	禁止	S/W	S/W	S/W
UART-RX	输入	禁止	S/W	S/W	S/W
AD	输入	禁止	禁止	禁止	S/W
OP/VO	输入	禁止	禁止	禁止	S/W
CMP/IN	输入	禁止	禁止	禁止	S/W
CMP/CO	输出	禁止	禁止	禁止	S/W
OSCI	输入	禁止	禁止	禁止	S/W
OSCO	输入	禁止	禁止	禁止	S/W

禁止 → 强制关闭

使能 → 强制打开

S/W → 控制寄存器中的初始值设置为“禁止”。

注意:

1. 对于非 I/O 功能，应禁止引脚状态改变唤醒/中断功能。
2. 优先级：INMODE PIN>模拟功能>数字功能>通用 I/O 功能

5 系统综述

5.1 存储器映射

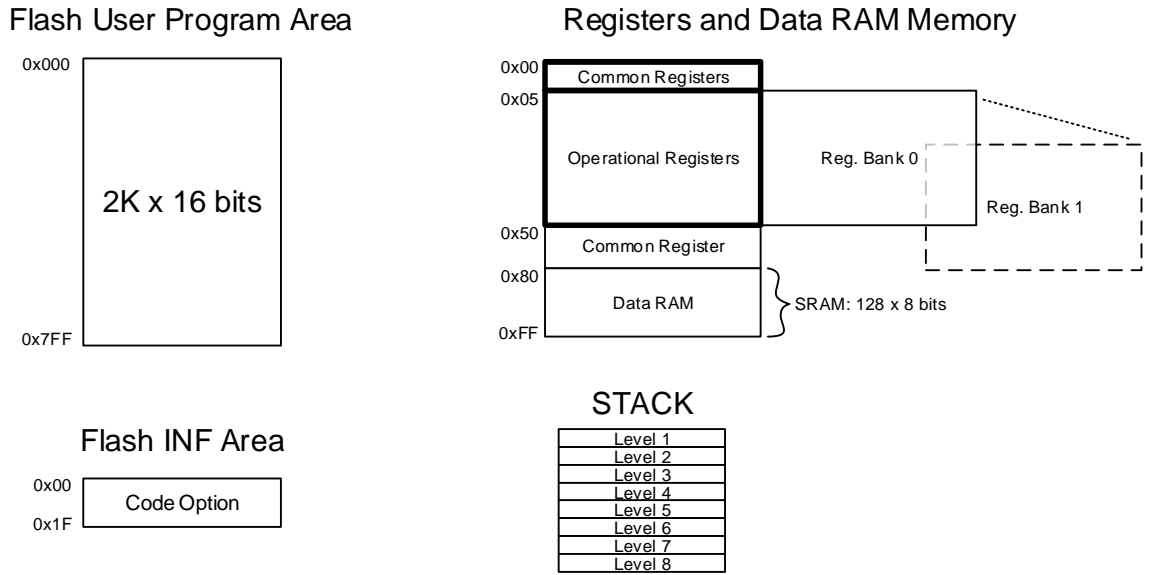


图 5-1 存储器映射

注意:

1. 发生掉电时，Flash用户程序区域受到保护，不能通过OCDS读取，写入和擦除。

5.2 框图

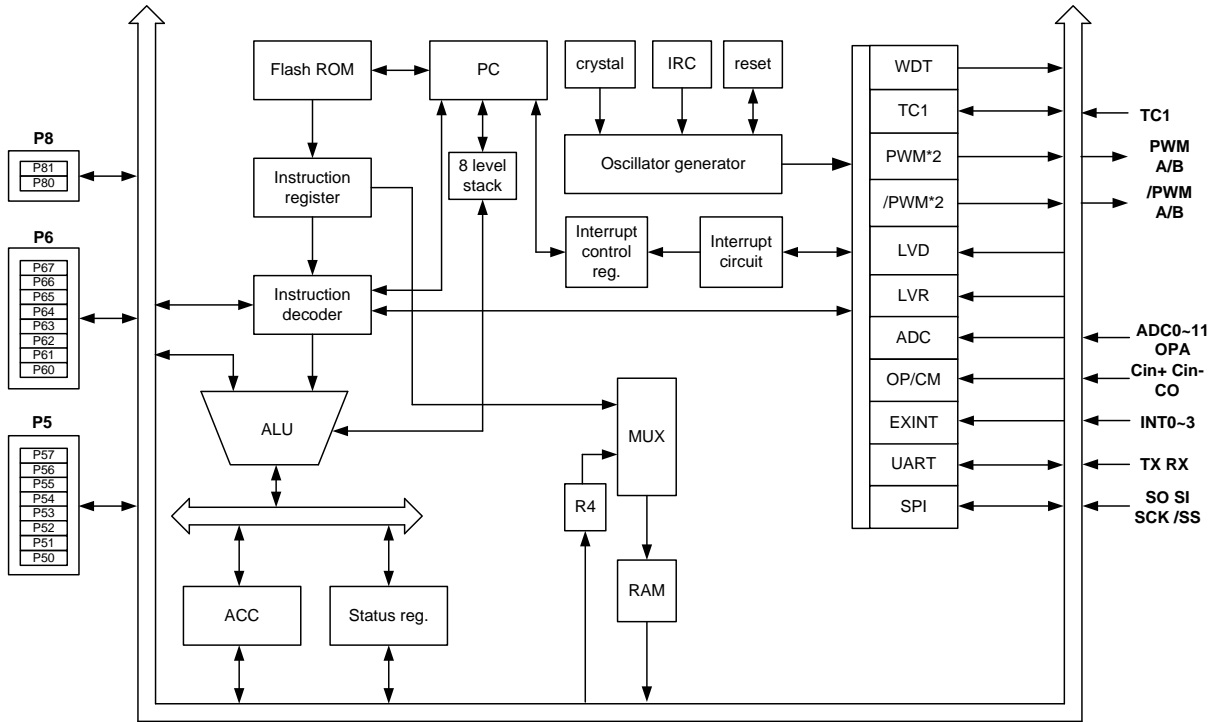


图5-2 功能框图

6 功能描述

6.1 操作寄存器

6.1.1 R0 IAR (间接寻址寄存器)

R0不是一个实际存在的物理寄存器。它的主要功能是作为间接寻址指针。任何使用R0作为指针的指令实际上访问的是RAM选择寄存器（R4）指向的数据。

6.1.2 R1 BSR (Bank选择控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	SBS0	-	-	-	-
-	-	-	R/W	-	-	-	-

Bits 7~5: 未使用，始终设为“0”。

Bit 4 (SBS0): 特殊寄存器组选择位。它用于选择特殊寄存器 R5~R4F 的 Bank 0/1。

0: Bank 0

1: Bank 1

Bits 3~0: 未使用，始终设为“0”。

6.1.3 R2 PCL (程序计数器低字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PC7	PC6	PC5	PC4	PC3	PC2	PC1	PC0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (PC7~PC0): 程序计数器的低字节。

- 取决于 MCU 类型，R2 和硬件堆栈为 16 位宽。结构如图 3 所示。
- 产生 2K×16 位片上 Flash ROM 地址以寻址相应的程序指令码。一个程序页面长 2048 个字。
- 在 RESET 条件下，R2 设置为全“0”。
- “JMP”指令允许直接加载 PC 的低 12 位。因此，“JMP”允许 PC 跳转到 1 个程序页面内的任何位置。
- “CALL”指令加载 PC 的低 12 位，并将当前 PC 值加 1 推入堆栈。因此，子程序入口地址可以位于一个程序页面内的任何位置。
- “RET”（“RETL k”，“RETI”）指令将栈顶的内容加载到 PC。
- “ADD R2, A”允许将相对地址与当前 PC 相加，并且 PC 的第 9 位和更高位将逐次递增。
- “MOV R2, A”允许将“A”寄存器中的地址加载到 PC 的低 8 位，并且不会更改 PC 的第 9 位和更高位。
- 除写入 R2 的“ADD R2, A”之外的任何指令（例如“MOV R2, A”，“BC R2,6”等），不会改变 PC 的第 9 位和更高位（A8~A12）。

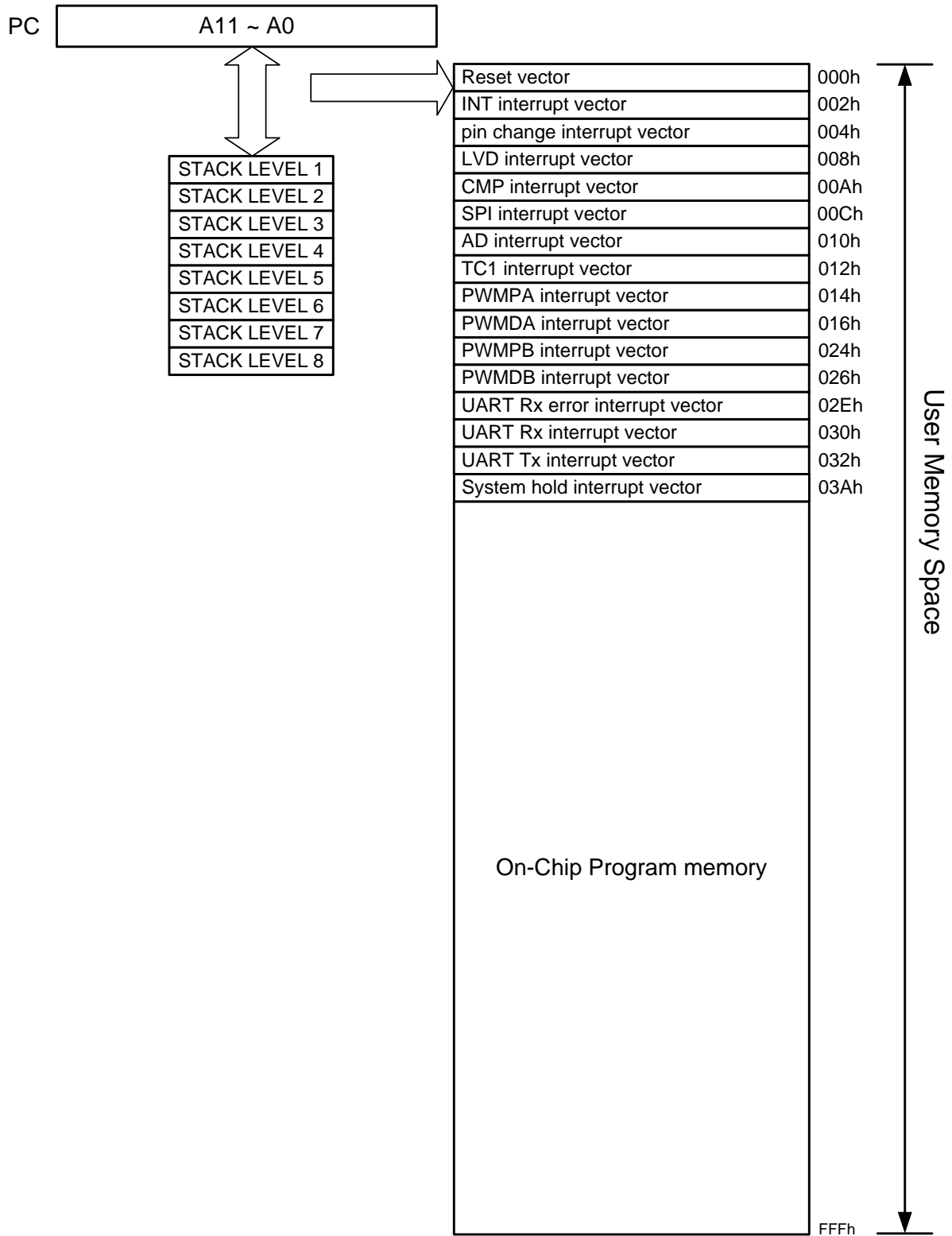


图6-1 程序计数器组织

■ 数据存储配置

地址	Bank 0	Bank 1
0X00	IAR (间接寻址寄存器)	-
0X01	BSR (Bank 选择控制寄存器)	
0X02	PC (程序计数器)	
0X03	SR (状态寄存器)	
0X04	RSR (RAM 选择寄存器)	
0X05	Port5	IOCR8
0X06	Port6	未用
0X07	未用	未用
0X08	Port8	P5PHCR
0X09	未用	P6PHCR
0X0A	未用	P8PHCR
0x0B	IOCR5	P5PLCR
0X0C	IOCR6	P6PLCR
0X0D	未用	P8PLCR
0X0E	OMCR (操作模式控制寄存器)	P5HDSCR
0X0F	EIESCR (外部中断边沿选择控制寄存器.)	P6HDSCR
0X10	WUCR1	P8HDSCR
0X11	WUCR2	P5ODCR
0X12	WUCR3	P6ODCR
0X13	未用	P8ODCR
0X14	SFR1 (状态标志寄存器 1)	DeadTCR
0X15	SFR2 (状态标志寄存器 2)	DeadTR
0X16	SFR3 (状态标志寄存器 3)	PWMSCR
0X17	SFR4 (状态标志寄存器 4)	PWMACR
0X18	SFR5 (状态标志寄存器 5)	PRDAL
0X19	SFR6 (状态标志寄存器 6)	PRDAH
0X1A	未用	DTAL
0X1B	IMR1 (中断屏蔽寄存器 1)	DTAH
0X1C	IMR2 (中断屏蔽寄存器 2)	TMRAL
0X1D	IMR3 (中断屏蔽寄存器 3)	TMR AH
0X1E	IMR4 (中断屏蔽寄存器. 4)	PWMBCR
0X1F	IMR5 (中断屏蔽寄存器. 5)	PRDBL
0X20	IMR6 (中断屏蔽寄存器. 6)	PRDBH
0X21	WDTCR	DTBL

Address	Bank 0	Bank 1
0X22	未用	DTBH
0X23	未用	TMRBL
0X24	TC1CR1	TMRBH
0X25	TC1CR2	未用
0X26	TC1DA	未用
0X27	TC1DB	未用
0X28	未用	未用
0X29	未用	未用
0X2A	未用	未用
0x2B	未用	未用
0X2C	未用	未用
0X2D	未用	未用
0X2E	未用	未用
0X2F	未用	未用
0X30	未用	未用
0X31	未用	未用
0X32	未用	未用
0X33	未用	URCR
0X34	未用	URS
0X35	未用	URTD
0X36	SPICR	URRDL
0X37	SPIS	URRDH
0X38	SPIR	未用
0X39	SPIW	未用
0X3A	CMP1CR	未用
0x3B	未用	未用
0X3C	未用	未用
0X3D	未用	未用
0X3E	ADCR1	未用
0X3F	ADCR2	未用
0X40	ADISR	未用
0X41	ADER1	未用
0X42	ADER2	未用
0X43	ADDL	未用

Address	Bank 0	Bank 1
0X44	ADDH	未用
0X45	ADCVL	未用
0X46	ADCVH	未用
0X47	未用	STKMON
0X48	未用	PCH
0X49	未用	HLVDCR
0X4A	未用	未用
0X4B	未用	未用
0X4C	未用	未用
0X4D	未用	未用
0X4E	未用	未用
0X4F	未用	未用
0X50	通用寄存器	
0X51		
:		
:		
0X7F		
0X80	Bank 0	
0X81		
:		
:		
:		
0XFE		
0XFF		

图6-2 数据存储配置

6.1.4 R3 SR (状态寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INT	N	OV	T	P	Z	DC	C
F	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bit 7 (INT): 中断使能标志

0: 中断由 DISI 或硬件中断屏蔽

1: 中断由 ENI / DISI 指令使能

Bit 6 (N): 负标志

负标志存储输出结果的最高位的状态

0: 操作结果不是负数

1: 操作结果为负数

Bit 5 (OV): 溢出标志.

当由于操作而发生二进制补码溢出时，OV 置位

0: 未发生溢出

1: 发生溢出

Bit 4 (T): 超时位.

执行“SLEP”和“WDTC”命令或者上电后置 1，WDT 超时复位为“0”。

Bit 3 (P): 掉电位

上电或执行“WDTC”指令设置为“1”，执行“SLEP”指令复位为“0”。

Bit 2 (Z): 零标志

如果算术或逻辑运算的结果为零，则置“1”。

Bit 1 (DC): 辅助进位标志

Bit 0 (C): 进位标志

6.1.5 R4 RSR (RAM 选择寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
RSR7	RSR6	RSR5	RSR4	RSR3	RSR2	RSR1	RSR0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (RSR7~RSR0): 这些位用于在间接寻址模式下选择寄存器(地址: 00~FF)。有关更多详细信息，请参阅图 6-2 数据存储器配置。

6.1.6 Bank 0 R5 ~ R8 Port5 ~ Port8

R5，R6，R7，R8，R9和RA是I/O数据寄存器。

6.1.7 Bank 0 RB~RC IOCR5 ~ IOCR6

这些寄存器用于控制I/O端口方向。它们都是可读写的。

0：将相应I/O引脚作为输出

1：将相应I/O引脚置为高阻态（输入）

6.1.8 Bank 0 RE OMCR (操作模式控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
CPUS	IDLE	-	IIPS	FMSF	RCM2	RCM1	RCM0
R/W	R/W	0	R/W	R	R/W	R/W	R/W

Bit 7 (CPUS): CPU 振荡源选择.

0: Fs: 副振荡器

1: Fm: 主振荡器

当 CPUS = 0 时，CPU 振荡器选择副振荡器并停止主振荡器。

Bit 6 (IDLE): 空闲模式使能位。该位将确定在 SLEP 指令之后要进入或激活的模式。

0: “IDLE=0”+SLEP 指令→ 休眠模式

1: “IDLE=1”+SLEP 指令→ 空闲模式

Bit 5: 该位始终为 0

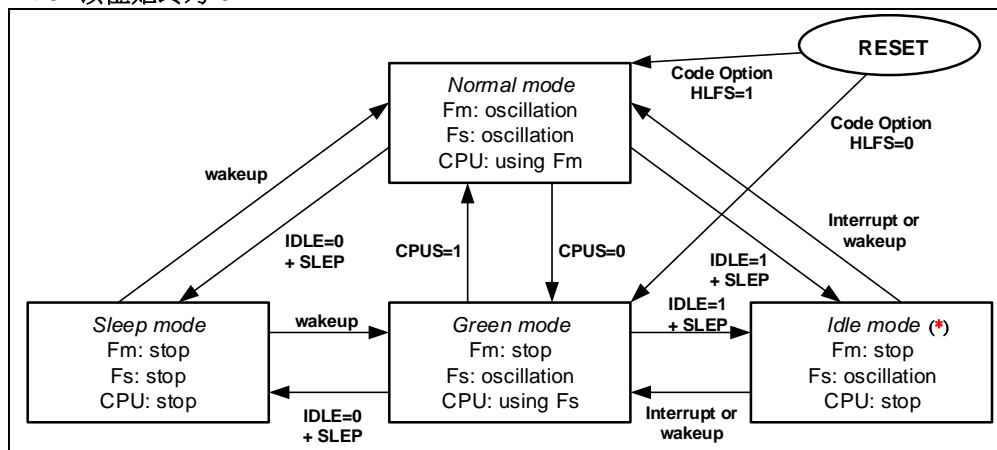


图 1 CPU 操作模式

注意
(*)切换操作模式从空闲→正常, 空闲→低速

如果定时器的时钟源为 Fs，定时器/计数器将在空闲模式下继续计数。当在空闲模式期间发生定时器/计数器的匹配条件时，定时器/计数器的中断标志将被置位。当相应的中断使能时，MCU 将跳转到中断向量。

HLFS = 0 (正常)

主频	副频	上电 LVR	引脚-复位/ WDT	
			N / G / I	S
RC 1M, 4M, 8M, 10M	RC	16ms + WSTO + 8*1/ 主频	WSTO + 8*1/主频	WSTO + 8*1/主频
RC 12M,16M, 20M	RC	16ms + WSTO +16*1/ 主频	WSTO + 16*1/主频	WSTO + 16*1/主 频
XT	RC	16ms + WSTO +510*1/主频	WSTO + 510*1/主 频	WSTO + 510*1/主 频

HLFS = 1 (低速)

主频	副频	上电 LVR	引脚-复位/ WDT	
			N / G / I	S
RC 1M, 4M, 8M, 10M,12M, 16M, 20M	RC	16ms + WSTO + 1 *1/ 副频	WSTO + 1*1/副频	WSTO + 1*1/副频
XT	RC	16ms + WSTO + 1*1/副 频	WSTO + 1*1/副频	WSTO + 1*1/副频

主频	副频	G → N	I → N	S → N
RC 1M, 4M, 8M, 10M	RC	WSTO + 8*1/主频	WSTO + 8*1/主频	WSTO + 8*1/主频
RC 12M,16M, 20M	RC	WSTO + 16*1/主频	WSTO + 16*1/主频	WSTO + 16*1/主频
XT	RC	WSTO + 510*1/主频	WSTO + 510*1/主频	WSTO + 510*1/主 频

主频	副频	I → G	S → G
RC XT	RC	WSTO + 1*1/副频	WSTO + 1*1/副频

N: 正常模式 WSTO: 从开始到振荡的等待时间

G: 低速模式 I: 空闲模式 S: 休眠模式

Bit 4 (IIPS): IRC 内部电源开关位。用于模式改变。（当 IRC PSS 设置为“1”时）。

0: 内部电源开启，功耗高但启动时间短。

1: 内部电源关闭，低功耗但启动时间长。

Bit 3 (FMSF): Fm 稳定标志位。

0: 表示频率不稳定。

1: 表示频率已稳定。

Bits 2~0 (RCM2~RCM0): 内部 RC 模式选择位

RCM2	RCM1	RCM0	频率(MHz)
0	0	0	4 (默认)
0	0	1	1
0	1	0	8
0	1	1	10
1	0	0	12
1	0	1	16
1	1	0	20
1	1	1	保留

6.1.9 Bank 0 RF EIESCR (外部中断边沿选择控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	EI32ES1	EI32ES0	EI1ES1	EI1ES0	EI0ES1	EI0ES0
-	-	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~6: 未使用，始终设为“0”

Bit 5~0 (EIxES1~0): 外部中断边沿选择位

EIxES1	EIxES0	中断边沿选择
0	0	下降沿中断
0	1	上升沿中断
1	×	下降和上升沿中断

6.1.10 Bank 0 R10 WUCR1 (唤醒控制寄存器1)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	CMPWK	HLVDWK	ADWK	INTWK1	INTWK0	-	-
-	R/W	R/W	R/W	R/W	R/W	-	-

Bit 7: 未使用，始终设为“0”

Bit 6 (CMPWK): 比较器唤醒使能位

- 0: 禁止比较器唤醒
- 1: 使能比较器唤醒

Bit 5 (HLVDWK): 高/低电压检测唤醒使能位

- 0: 禁止高/低电压检测唤醒。
- 1: 使能高/低电压检测唤醒。

Bit 4 (ADWK): A/D 转换器唤醒功能使能位

- 0: 禁止 AD 转换器唤醒
- 1: 使能 AD 转换器唤醒

在AD转换器运行情况下，当AD完成状态用于进入中断向量或将IC从休眠/空闲模式唤醒时，ADWK位必须设置为“使能”。

Bits 3~2 (INTWK1~0): 外部中断（INT 引脚）唤醒功能使能位

- 0: 禁止外部中断唤醒
- 1: 使能外部中断唤醒

当外部中断状态改变用于进入中断向量或将IC从休眠/空闲模式唤醒时，INTWK位必须设置为“使能”。

Bits 1~0: 未使用，始终设为“0”

6.1.11 Bank 0 R11 WUCR2 (唤醒控制寄存器2)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	SPIWK		-	-
-	-	-	-	R/W		-	-

Bits 7~4: 未使用，始终设为“0”

Bit 3 (SPIWK): SPI 唤醒使能位。SPI 工作在从模式时有效。

- 0: 禁止 SPI 唤醒
- 1: 使能 SPI 唤醒

Bits 2~0: 未使用，始终设为“0”

6.1.12 Bank 0 R12 WUCR3 (唤醒控制寄存器3)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
ICWKP8		ICWKP6	ICWKP5				INTWK32
R/W		R/W	R/W				R/W

Bits 7, 5~4 (ICWKP8,6~5): (Port 8, 6~5) 引脚状态改变唤醒功能使能位

- 0: 禁止引脚状态改变唤醒功能
- 1: 使能引脚状态改变唤醒功能

Bit 6: 未使用，始终设为“0”

Bit 3~1: 未使用，始终设为“0”

Bits 0 (INTWK7~2): 外部中断 (INT 引脚) 唤醒功能使能位

0: 禁止外部中断唤醒

1: 使能外部中断唤醒

当外部中断状态改变用于进入中断向量或将 IC 从休眠/空闲模式唤醒时，INTWK 位必须设置为“使能”。

6.1.13 Bank 0 R14 SFR1 (状态标志寄存器1)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	CMPSF	HLVDSF	ADSF	EXSF1	EXSF0	-	-
-	F	F	F	F	F	-	-

触发中断条件时，对应的状态标志设置为“1”。

Bit 7: 未使用，始终设为“0”

Bit 6 (CMPSF): 比较器状态标志。在比较器输出发生变化时置位，由软件复位。

Bit 5 (HLVDSF): 高/低电压检测器状态标志。

HLVDEN	HLVDS3~0	HLVD 电压中断电平	HLVDSF
1	1111	4.7V	1*
1	.	.	1*
1	.	.	1*
1	0000	2.2V	1*
0	xxxx	NA	0

Bit 4 (ADSF): 模数转换的状态标志。AD 转换完成后置 1，由软件清 0。

Bits 3~2 (EXSF1~0): 外部中断状态标志

Bit 1: 未使用，始终设为“0”

注意

如果使能了某个功能，则无论是否使能中断屏蔽，相应的状态标志都将处于有效状态。

6.1.14 Bank 0 R15 SFR2 (状态标志寄存器2)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	UERRSF	URSF	UTSF			TC1DASF
-	-	F	F	F			F

触发中断条件时，对应的状态标志设置为“1”。

Bits 7~6: 未使用，始终设为“0”

Bit 5 (UERRSF): UART 接收错误状态标志。该标志通过禁止 UART 或者由软件清 0。

Bit 4 (URSF): UART 接收模式数据缓冲区已满状态标志。该标志由软件清 0。

Bit 3 (UTSF): UART 发送模式数据缓冲区空标志。该标志由软件清 0。

Bits 2~1: 未使用，始终设为“0”

Bit 0 (TC1DASF): TC1DA 匹配状态标志。该标志由软件清 0。

6.1.15 Bank 0 R16 SFR3 (状态标志寄存器3)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
				PWMBPSF	PWMBDSF	PWMAPSF	PWMADSF
		F	F	F	F	F	F

Bits 7~4: 未使用，始终设为“0”

Bit 3 (PWMBPSF): PWMB（脉冲宽度调制）的周期匹配的状态标志。达到选定周期时置 1，由软件清 0。

Bit 2 (PWMBDSF): PWMB（脉冲宽度调制）的占空比匹配状态标志。达到选定的占空比时置 1，由软件清 0。

Bit 1 (PWMAPSF): PWMA（脉冲宽度调制）的周期匹配的状态标志。达到选定的周期时置 1，由软件清 0。

Bit 0 (PWMADSF): PWMA（脉冲宽度调制）的占空比匹配的状态标志。达到选定的占空比时置 1，由软件清 0。

注意

如果使能了某个功能，则无论是否使能中断屏蔽，相应的状态标志都将处于有效状态。

6.1.16 Bank 0 R17 SFR4 (状态标志寄存器4)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
P8ICSF		P6ICSF	P5ICSF	SPISF			
F		F	F	F			

Bit 7 (P8ICSF): Port8 状态标志。该标志由软件清 0。

Bits 6: 未使用，始终设为“0”

Bit 5 (P6ICSF): Port6 状态标志。该标志由软件清 0。

Bit 4 (P5ICSF): Port5 状态标志。该标志由软件清 0。

Bit 3 (SPISF): SPI 模式状态标志。该标志由软件清 0。

Bits 2~0: 未使用，始终设为“0”

注意

如果使能了某个功能，则无论是否使能中断屏蔽，相应的状态标志都将处于有效状态。

6.1.17 Bank 0 R18 SFR5 (状态标志寄存器5)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
						EXSF3	EXSF2
						F	F

触发中断时，对应的状态标志设置为“1”。

Bits 7~2: 未使用，始终设为“0”

Bits 1~0 (EXSF3~2): 外部中断状态标志。

注意

如果使能了某个功能，则无论是否使能中断屏蔽，相应的状态标志都将处于有效状态。

6.1.18 Bank 0 R19 SFR6 (状态标志寄存器6)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
SHSF							TC1DBSF
F							F

触发中断时，对应的状态标志设置为“1”。

Bit 7 (SHSF): 系统保持状态标志。发生系统保持时置1，由软件清0。

Bits 6~1: 未使用，始终设为“0”

Bit 0 (TC1DBSF): TC1DB 匹配状态标志，由软件清0。

注意

如果使能了某个功能，则无论是否使能中断屏蔽，相应的状态标志都将处于有效状态。

6.1.19 Bank0 R1A: 保留

6.1.20 Bank 0 R1B IMR1 (中断屏蔽寄存器1)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	CMPIE	HLVDIE	ADIE	EXIE1	EXIE0	-	-
-	R/W	R/W	R/W	R/W	R/W	-	-

Bits 7: 未使用，始终设为“0”

Bit 6 (CMPIE): CMPSF 中断使能位

0: 禁止 CMPSF 中断

1: 使能 CMPSF 中断

当比较器输出状态改变用于进入中断向量时，CMPIE 位必须设置为“使能”。

Bit 5 (HLVDIE): HLVDISF 中断使能位

0: 禁止 HLVDISF 中断

1: 使能 HLVDISF 中断

Bit 4 (ADIE): ADSF 中断使能位.

0: 禁止 ADSF 中断

1: 使能 ADSF 中断

Bit 3 (EXIE1): EXSF1 中断使能位和/INT1 功能使能位

0: 禁止 EXSF1 中断

1: 使能 EXSF1 中断

Bit 2 (EXIE0): EXSF0 中断使能位和/INT0 功能使能位

0: 禁止 EXSF0 中断

1: 使能 EXSF0 中断

Bit 1~0: 未使用，始终设为“0”

注意

如果中断屏蔽和指令“ENI”使能，程序计数器将在相应的状态标志置位时跳转到相应的中断向量。

6.1.21 Bank 0 R1C IMR2 (中断屏蔽寄存器2)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	UERRIE	URIE	UTIE	-	-	TC1IE
-	-	R/W	R/W	R/W	-	-	R/W

Bits 7~6: 未使用，始终设为“0”

Bit 5 (UERRIE): UART 接收错误中断使能位

0: 禁止 UERRSF 中断

1: 使能 UERRSF 中断

Bit 4 (URIE): UART 接收模式中断使能位

0: 禁止 URSF 中断

1: 使能 URSF 中断

Bit 3 (UTIE): UART 发送模式中断使能位

0: 禁止 UTSF 中断

1: 使能 UTSF 中断

Bits 2~1: 未使用，始终设为“0”

Bit 0 (TC1IE): 中断使能位

0: 禁止 TC1DASF 和 TC1DBSF 中断

1: 使能 TC1DASF 和 TC1DBSF 中断

注意

如果中断屏蔽和指令“ENI”使能，程序计数器将在相应的状态标志置位时跳转到相应的中断向量。

6.1.22 Bank 0 R1D IMR3 (中断屏蔽寄存器3)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
				PWMBPIE	PWMBDIE	PWMAPIE	PWMADIE
				R/W	R/W	R/W	R/W

Bits 7~4: 未使用，始终设为“0”

Bit 3 (PWMBPIE): PWMBPSF 中断使能位

0: 禁止 PWMB 的周期匹配中断

1: 使能 PWMB 的周期匹配中断

Bit 2 (PWMBDIE): PWMBDSF 中断使能位

0: 禁止 PWMB 的占空比匹配中断

1: 使能 PWMB 的占空比匹配中断

Bit 1 (PWMAPIE): PWMAPS F 中断使能位

0: 禁止 PWMA 的周期匹配中断

1: 使能 PWMA 的周期匹配中断

Bit 0 (PWMADIE): PWMADSF 中断使能位

0: 禁止 PWMA 的占空比匹配中断。

1: 使能 PWMA 的占空比匹配中断。

注意

如果中断屏蔽和指令“ENI”使能，程序计数器将在相应的状态标志置位时跳转到相应的中断向量。

6.1.23 Bank 0 R1E IMR4 (中断屏蔽寄存器4)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
P8ICIE		P6ICIE	P5ICIE	SPIIE			
R/W		R/W	R/W	R/W			

Bits 7 (P8ICIE): Port8 引脚状态改变中断使能位

0: 禁止 P8ICSF 中断

1: 使能 P8ICSF 中断

Bits 6: 未使用，始终设为“0”

Bits 5~4 (P6ICIE ~P5ICIE): Port6~5 引脚状态改变中断使能位

- 0: 禁止 P6ICSF ~ P5ICSF 中断
- 1: 使能 P6ICSF ~ P5ICSF 中断

Bit 3 (SPIIE): 中断使能位

- 0: 禁止 SPISF 中断
- 1: 使能 SPISF 中断

Bits 2~0: 未使用，始终设为“0”

注意

如果中断屏蔽和指令“ENI”使能，程序计数器将在相应的状态标志置位时跳转到相应的中断向量。

6.1.24 Bank 0 R1F IMR5 (中断屏蔽寄存器5)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
						EXIE3	EXIE2
						R/W	R/W

Bits 7~2: 未使用，始终设为“0”

Bits 1~0 (EXIE3~2): EXSF3~2 中断使能位

- 0: 禁止 EXSF3~2 中断
- 1: 使能 EXSF3~2 中断

INT Pin	使能条件	边沿	数字噪声抑制
INTX	EXIEX	上升或下降	8/Fc or 32/Fc

注意

1. 根据选用的 INT 引脚，决定是否使能对应的中断屏蔽。
2. 如果中断屏蔽和指令“ENI”使能，程序计数器将在相应的状态标志置位时跳转到相应的中断向量。

6.1.25 Bank 0 R20 IMR6 (中断屏蔽寄存器6)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
SHIE							
R/W							

Bit 7 (SHIE): SHSF 中断使能

- 0: 禁止 SHSF 中断
- 1: 使能 SHSF 中断

Bits 6~0: 未使用，始终设为“0”

注意

如果中断屏蔽和指令“ENI”使能，程序计数器将在相应的状态标志置位时跳转到相应的中断向量。

6.1.26 Bank 0 R21 WDTCR (看门狗定时器控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
WDTE	FSSF	-	-	PSWE	WPSR2	WPSR1	WPSR0
R/W	R	-	-	R/W	R/W	R/W	R/W

Bit 7 (WDTE): 看门狗定时器使能位。WDTE既可读又可写。

0: 禁止 WDT

1: 使能 WDT

Bit 6 (FSSF): Fs 稳定标志位

0: 表示频率不稳定。

1: 表示频率已稳定。

Bits 5~4: 未使用，始终设为“0”

Bit 3 (PSWE): WDT 预分频器使能位

0: 预分频器禁止位。WDT 比率为 1:1

1: 预分频器使能位。WDT 比率由 bit2~0 设置。

Bits 2~0 (WPSR2~ WPSR 0): WDT 预分频器位

WPSR2	WPSR1	WPSR0	WDT 比率
0	0	0	1:2
0	0	1	1:4
0	1	0	1:8
0	1	1	1:16
1	0	0	1:32
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

6.1.27 Bank 0 R24 TC1CR1 (定时器/计数器1 控制寄存器1)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TC1S	TC1RC	TC1SS1		TC1FF	TC1OMS	TC1IS1	TC1IS0
R/W	R/W	R/W		R/W	R/W	R/W	R/W

Bit 7 (TC1S): 定时器/计数器 1 启动控制 (所有模式的主开关)

0: 停止并清除计数器 (默认)

1: 启动定时器/计数器 1

Bit 6 (TC1RC): 定时器 1 读取控制位

0: 该位设置为“0”时, 无法读取 TC1DB 的数据 (默认)。

1: 该位置“1”时, 从 TC1DB 读取数据。读取的数据是当前的计数值。

Bit 5 (TC1SS1): 定时器/计数器 1 时钟源选择位 1

0: 选择内部时钟作为计数源 (Fc) Fs / Fm (默认)

1: 选择外部 TC1 引脚作为计数源 (Fc)。它仅用于定时器/计数器模式。

Bits 4: 未使用, 始终设为“0”

Bit 3 (TC1FF): 定时器/计数器 1 作为 PWM 或 PDO 模式时反相输出。

0: 占空比为逻辑 1 (默认)

1: 占空比为逻辑 0

Bit 2 (TC1OMS): 定时器输出模式选择位

0: 重复模式 (默认)

1: 单次模式

注意

单次模式意味着定时器仅计数一个周期。

Bits 1~0 (TC1IS1~ TC1IS0): 定时器1中断类型选择位。当定时器工作在捕捉和PWM模式时, 使用这两位。

TC1IS1	TC1IS0	定时器 1 中断类型选择
0	0	TC1DA (周期) 匹配
0	1	TC1DB (占空比) 匹配
1	×	TC1DA 和 TC1DB 匹配

6.1.28 Bank 0 R25 TC1CR2 (定时器/计数器1 控制寄存器2)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TC1M2	TC1M1	TC1M0	TC1SS0	TC1CK3	TC1CK2	TC1CK1	TC1CK0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~5 (TC1M2~TC1M0): 定时器/计数器1操作模式选择.

TC1M2	TC1M1	TC1M0	操作模式选择
0	0	0	定时器/计数器上升沿
0	0	1	定时器/计数器下降沿
0	1	0	捕捉模式上升沿
0	1	1	捕捉模式下降沿
1	0	0	窗口模式
1	0	1	可编程分频器输出
1	1	0	脉冲宽度调制输出
1	1	1	蜂鸣器 (输出定时器/计数器时钟源。时钟源的占空比必须为 50/50)

Bit 4 (TC1SS0): 定时器/计数器1时钟源选择位

0: Fs 用作计数源 (Fc) (默认)

1: Fm 用作计数源 (Fc)

Bits 3~0 (TC1CK3~TC1CK0): 定时器/计数器1时钟源预分频器选择

TC1CK3	TC1CK2	TC1CK1	TC1CK0	时钟源	分辨率 8 MHz	最大时间 8 MHz	分辨率 16kHz	最大时间 16kHz
				Normal	F _c =8M	F _c =8M	F _c =16K	F _c =16K
0	0	0	0	F _c	125ns	32 μs	62.5 μs	16ms
0	0	0	1	F _c /2	250ns	64 μs	125 μs	32ms
0	0	1	0	F _c /2 ²	500ns	128 μs	250 μs	64ms
0	0	1	1	F _c /2 ³	1 μs	256 μs	500 μs	128ms
0	1	0	0	F _c /2 ⁴	2 μs	512 μs	1ms	256ms
0	1	0	1	F _c /2 ⁵	4 μs	1024 μs	2ms	512ms
0	1	1	0	F _c /2 ⁶	8 μs	2048 μs	4ms	1024ms
0	1	1	1	F _c /2 ⁷	16 μs	4096 μs	8ms	2048ms
1	0	0	0	F _c /2 ⁸	32 μs	8192 μs	16ms	4096ms
1	0	0	1	F _c /2 ⁹	64 μs	16384 μs	32ms	8192ms
1	0	1	0	F _c /2 ¹⁰	128 μs	32768 μs	64ms	16384ms
1	0	1	1	F _c /2 ¹¹	256 μs	65536 μs	128ms	32768ms
1	1	0	0	F _c /2 ¹²	512 μs	131072 μs	256ms	65536ms
1	1	0	1	F _c /2 ¹³	1.024ms	262144 μs	512ms	131072ms
1	1	1	0	F _c /2 ¹⁴	2.048ms	524.288ms	1.024s	262144ms
1	1	1	1	F _c /2 ¹⁵	4.096ms	1.048s	2.048s	524288ms

6.1.29 Bank 0 R26 TC1DA (定时器/计数器1数据缓冲器A)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TC1DA7	TC1DA6	TC1DA5	TC1DA4	TC1DA3	TC1DA2	TC1DA1	TC1DA0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (TC1DA7~0): 8位定时器/计数器1的数据缓冲器A。

6.1.30 Bank 0 R27 TC1DB (定时器/计数器1数据缓冲器B)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TC1DB7	TC1DB6	TC1DB5	TC1DB4	TC1DB3	TC1DB2	TC1DB1	TC1DB0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (TC1DB7~0): 8位定时器/计数器1的数据缓冲器B

注意

1. 当定时器/计数器x用于PWM模式时，存储在寄存器TCxDB中的占空比值必须小于或等于寄存器TCxDA中存储的周期值，即占空比 \leq 周期。然后才有PWM波形产生。如果占空比大于周期，则PWM输出波形保持在高电平。
2. 用户设置的周期值在内部电路中额外加1。

例如：

当周期值设置为0x4F时，PWM波形实际上将产生0x50周期长度。

当周期值设置为0xFF时，PWM波形实际上将产生0x100周期长度。

6.1.31 Bank0 R28~35: 保留

6.1.32 Bank 0 R36 SPICR (SPI 控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
CES	SPIE	SRO	SSE	SDOC	SBRS2	SBRS1	SBRS0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bit 7 (CES): 时钟边沿选择位

0: 数据在上升沿移出，在下降沿移入。数据在低电平期间保持。

1: 数据在下降沿移出，在上升沿移入。数据在高电平期间保持。

Bit 6 (SPIE): SPI 使能位

0: 禁止 SPI 模式

1: 使能 SPI 模式

Bit 5 (SRO): SPI 读溢出位

0: 没有溢出

1: 当先前数据仍保存在 SPIR 寄存器中时，又接收到新数据。在这种情况下，SPIS 寄存器中的数据将被丢弃。为避免该位置 1，即使仅有发送操作在执行，用户也要读取 SPIR 寄存器。这只在从模式下发生。

Bit 4 (SSE): SPI 移位使能位

0: 移位完成，下一个字节准备移位。

1: 开始移位，并在当前字节仍在传输时保持为“1”。

Bit 3 (SDOC): SDO 输出状态控制位

0: 串行数据输出后，SDO 保持高电平。

1: 串行数据输出后，SDO 保持低电平。

Bits 2~0 (SBR2~SBR0): SPI 波特率选择位

SBR2	SBR1	SBR0	模式	SPI 波特率
0	0	0	主	Fosc/2
0	0	1	主	Fosc/4
0	1	0	主	Fosc/8
0	1	1	主	Fosc/16
1	0	0	主	Fosc/32
1	0	1	主	Fosc/64
1	1	0	从	/SS 使能
1	1	1	从	/SS 禁止

6.1.33 Bank 0 R37 SPIS (SPI 状态寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
DORD	TD1	TD0	–	OD3	OD4	–	RBF
R/W	R/W	R/W	–	R/W	R/W	–	R

Bit 7 (DORD): 数据移位类型控制位

0: 左移(MSB first)

1: 右移(LSB first)

Bits 6~5 (TD1~TD0): SDO 状态输出延迟时间选项。 当 CPU 振荡源使用 Fs 时，它仅延迟 1 CLK。

TD1	TD0	延迟时间
0	0	8 CLK
0	1	16 CLK
1	0	24 CLK
1	1	32 CLK

Bit 4: 未使用，始终设为“0”。

Bit 3 (OD3): 漏极开路控制位

0: 禁止 SDO 漏极开路

1: 使能 SDO 漏极开路

Bit 2 (OD4): 漏极开路控制位

0: 禁止 SCK 漏极开路

1: 使能 SCK 漏极开路

Bit 1: 未使用，始终设为“0”。

Bit 0 (RBF): 读缓冲区满标志

0: 接收未完成，SPIR 尚未完全交换。

1: 接收完成，SPIR 完全交换。

6.1.34 Bank 0 R38 SPIR (SPI 读缓冲寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
SRB7	SRB6	SRB5	SRB4	SRB3	SRB2	SRB1	SRB0
R	R	R	R	R	R	R	R

Bits 7~0 (SRB7~SRB0): SPI 读数据缓冲

6.1.35 Bank 0 R39 SPIW (SPI 写缓冲寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
SWB7	SWB6	SWB5	SWB4	SWB3	SWB2	SWB1	SWB0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (SWB7~SWB0): SPI 写数据缓冲

6.1.36 Bank 0 R3A CMPCR1 (比较器控制寄存器1)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
CRS	CPOUT	CS1	CS0		CC+S1	CC+S0	SDPWMA
R/W	R	R/W	R/W		R/W	R/W	R/W

Bit 7 (CRS): 选择比较器/ OP 的反相端的参考源

0: CIN-连接到引脚（默认）

1: CIN-连接到内部参考

Bit 6 (CPOUT): 比较器输出的结果。

Bits 5~4 (CS1 ~ CS0): 比较器选择位

CS1	CS0	功能描述
0	0	不使用比较器和 CO。
0	1	使用比较器，比较器输出未连接到引脚
1	0	使用比较器，比较器输出连接到引脚
1	1	OP

Bit 3: 未使用，始终设为“0”。

Bits 2~1 (CC+S1~CC+S0): 比较器CIN+ 通道选择位。

CC+S1	CC+S0	通道
0	0	CA+
0	1	CB+
1	0	CC+
1	1	CD+

Bit 0 (SDPWMA): 关闭PMWA

0: 禁止(默认值)

1: 使能. 在比较器 1 的下降沿禁止 TAEN.

注意

使用内部参考时, 用户需要在设置“CIRLx1~CIRLx0”后至少等待6us, 以获得准确的输出结果. 否则, 输出结果将是不准确的. 同时, 我们还建议不要将控制位“CxS1~CxS0”设置为 (1: 0) 或 (1: 1) 以防止非预期状态。

6.1.37 Bank 0 R3B CMPCR2 (比较器控制寄存器2)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
						CIRL2	SDPWMB
						R/W	R/W

Bits 7~2: 未使用，始终设为“0”。

Bit 1 (CIRL2): 内部参考电压的高位。

CIRL2	CIRL1	CIRL0	参考电压
0	0	0	AVDD (默认)
0	0	1	4.096V
0	1	0	3.072V
0	1	1	2.048V
1	1	1	2.56V
1	1	0	2.56V
1	0	1	2.56V
1	0	0	2.56V

Bit 0 (SDPWMB): 关闭PMWB

0: 禁止(默认值)

1: 使能. 在比较器 2 的下降沿禁止 TBEN.

注意

使用内部参考时, 用户需要在设置“CIRLx1~CIRLx0”后至少等待6us, 以获得准确的输出结果. 否则, 输出结果将是不准确的. 同时, 我们还建议不要将控制位“CxS1~CxS0”设置为 (1: 0) 或 (1: 1) 以防止非预期状态。

6.1.38 Bank 0 R3C CMPCR3 (比较器控制寄存器3)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
					CIRL1	CIRL0	
					R/W	R/W	

Bits 7~3: 未使用，始终设为“0”。

Bits 2~1 (CIRL1~CIRL0): 内部参考电压的低两位。

CIRL2	CIRL1	CIRL0	参考电压
0	0	0	AVDD (默认)
0	0	1	4.096V
0	1	0	3.072V
0	1	1	2.048V
1	1	1	2.56V
1	1	0	2.56V
1	0	1	2.56V
1	0	0	2.56V

Bits 0: 未使用，始终设为“0”。

注意

1. 当使用内部参考电压且代码选项word2 <7: 6>设置为“11”时，用户需要在第一次等待至少50us以上等待内部参考电压稳定。之后，用户只需要在切换参考电压时等待6us（最少）。
2. 当使用内部参考电压且代码选项word2 <7: 6>设置为“10”时，用户在切换参考电压时，只需等待6us（至少）以等待内部参考电压稳定。

6.1.39 Bank 0 R3E ADCR1 (模数转换器控制寄存器1)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
CKR2	CKR1	CKR0	ADRUN	ADP	ADOM	SHS1	SHS0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~5 (CKR2~0): ADC 的时钟速率选择

系统模式	CKR2~0	ADC 的工作时钟($F_{AD} = 1 / T_{AD}$)	最大主频 ($V_{DD} = 2.5V \sim 3V$)	最大主频 ($V_{DD} = 3V \sim 5.5V$)
正常模式	000	$F_{Main}/16$	8 MHz	16 MHz
	001	$F_{Main}/8$	4 MHz	16 MHz
	010	$F_{Main}/4$	2 MHz	8 MHz
	011	$F_{Main}/2$	1 MHz	4 MHz
	100	$F_{Main}/64$	16 MHz	16 MHz
	101	$F_{Main}/32$	16 MHz	16 MHz
	110	$F_{Main}/1$	500kHz	2 MHz
	111	F_{Sub}	F_s	F_s
低速模式	xxx	F_{Sub}	F_s	F_s

Bit 4 (ADRUN): ADC 开始运行

单次模式下:

0: 完成转换后由硬件复位, 该位不能由软件复位。

1: A/D 转换开始。该位可由软件置 1。

连续模式下:

0: ADC 停止

1: ADC 运行, 除非该位由软件复位

Bit 3 (ADP): ADC 电源

0: ADC 处于掉电模式

1: ADC 在正常运作

Bit 2 (ADOM): ADC 操作模式选择

0: ADC 以单次模式运行。

1: ADC 以连续模式运行。

Bits 1~0 (SHS1~0): 采样和保持时间选择 (建议至少 $4\mu s$, T_{AD} : ADC 工作时钟周期)

SHS1~0	采样和保持时间
00	$2 \times T_{AD}$
01	$4 \times T_{AD}$
10	$8 \times T_{AD}$
11	$12 \times T_{AD}$

6.1.40 Bank 0 R3F ADCR2 (模数转换器控制寄存器2)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	VPIS2	ADIM	ADCMS	VPIS1	VPIS0	VREFP	VREFN
-	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bit 7: 未使用, 始终设为“0”。

Bit 5 (ADIM): ADC 中断模式

- 0:** 正常模式。AD 转换完成后中断发生。
- 1:** 比较模式。当比较结果符合 ADCMS 位的设置时发生中断。建议使用连续模式。

Bit 4 (ADCMS): ADC 比较模式选择.
比较模式:

- 0:** 当 AD 转换数据等于或大于 ADCD 寄存器中的数据时发生中断（这意味着当 $ADD \geq ADCD$ 时，发生中断）。
- 1:** 当 AD 转换数据等于或小于 ADCD 寄存器中的数据时发生中断（这意味着当 $ADD \leq ADCD$ 时，发生中断）。

正常模式: 无影响

Bits 6, 3 ~ 2 (VPIS2~0): 内部正参考电压选择.

VPIS2	VPIS1	VPIS0	参考电压
0	0	0	AVDD
0	0	1	4.096 V
0	1	0	3.072 V
0	1	1	2.048 V
1	0	0	2.56 V
1	0	1	2.56 V
1	1	0	2.56 V
1	1	1	2.56 V

Bit 1 (VREFP): 正参考电压选择

- 0:** 内部正参考电压。实际电压由 VPIS2~0 位设定。
- 1:** VREF 引脚.

Bit 0 (VREFN): 负参考电压选择

- 0:** 与内部参考电压共地.
- 1:** 与 VREF 引脚共地.

注意

1. 当使用内部参考电压且代码选项字2 <6> (IRCIRS) 设置为“1”时，用户需要在第一次等待至少50μs以使能并稳定参考电压。不稳定的参考电压使转换结果不准确。之后，每当切换参考电压时，用户只需要等待6μs（最少）。
2. 当使用内部参考电压且代码选项字2 <6> (IRCIRS) 设置为“0”时，用户只需等待6μs（至少）以等待内部参考电压稳定。

6.1.41 Bank 0 R40 ADISR (模数转换器输入通道选择寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	ADIS4	ADIS3	ADIS2	ADIS1	ADIS0
-	-	-	R/W	R/W	R/W	R/W	R/W

Bits 7~5: 未使用，始终设为“0”。

Bits 4~0 (ADIS4~0): ADC 输入通道选择位

ADIS4~0	Selected Channel	ADIS4~0	选定通道
00000	AD0	*10000	1/2 VDD 电源检测
00001	AD1	10001	OP
00010	AD2	10010	N/A
00011	AD3	10011	N/A
00100	AD4	10100	N/A
00101	AD5	10101	N/A
00110	AD6	10110	N/A
00111	AD7	10111	N/A
01000	AD8	11000	N/A
01001	AD9	11001	N/A
01010	AD10	11010	N/A
01011	AD11	11011	N/A
01100	N/A	11100	N/A
01101	N/A	11101	N/A
01110	N/A	11110	N/A
01111	N/A	11111	N/A

*用于内部信号源。用户只需要设置 ADIS4~0 = 10000。这些 AD 输入通道立即激活。

6.1.42 Bank 0 R41 ADER1 (模数转换器输入控制寄存器1)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
ADE7	ADE6	ADE5	ADE4	ADE3	ADE2	ADE1	ADE0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bit 7 (ADE7): P65 引脚 AD 转换器使能位。

0: 禁止 ADC7, P65 用作 I/O 引脚

1: 使能 ADC7 用作模拟输入引脚

Bit 6 (ADE6): P64 引脚 AD 转换器使能位。

0: 禁止 ADC6, P64 用作 I/O 引脚

1: 使能 ADC6 用作模拟输入引脚

Bit 5 (ADE5): P62 引脚 AD 转换器使能位。

0: 禁止 ADC5, P62 用作 I/O 引脚

1: 使能 ADC5 用作模拟输入引脚

Bit 4 (ADE4): P61 引脚 AD 转换器使能位。

0: 禁止 ADC4, P61 用作 I/O 引脚

1: 使能 ADC4 用作模拟输入引脚

Bit 3 (ADE3): P60 引脚 AD 转换器使能位。

0: 禁止 ADC3, P60 用作 I/O 引脚

1: 使能 ADC3 用作模拟输入引脚

Bit 2 (ADE2): P54 引脚 AD 转换器使能位。

0: 禁止 ADC2, P54 用作 I/O 引脚

1: 使能 ADC2 用作模拟输入引脚

Bit 1 (ADE1): P53 引脚 AD 转换器使能位。

0: 禁止 ADC1, P53 用作 I/O 引脚

1: 使能 ADC1 用作模拟输入引脚

Bit 0 (ADE0): P52 引脚 AD 转换器使能位。

0: 禁止 ADC0, P52 用作 I/O 引脚

1: 使能 ADC0 用作模拟输入引脚

6.1.43 Bank 0 R42 ADER2 (模数转换器输入控制寄存器2)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
				ADE11	ADE10	ADE9	ADE8
				R/W	R/W	R/W	R/W

Bit 3 (ADE11): P55 引脚 AD 转换器使能位。

0: 禁止 ADC11, P55 用作 I/O 引脚

1: 使能 ADC11 用作模拟输入引脚

Bit 2 (ADE10): P56 引脚 AD 转换器使能位。

0: 禁止 ADC10, P56 用作 I/O 引脚

1: 使能 ADC10 用作模拟输入引脚

Bit 1 (ADE9): P57 引脚 AD 转换器使能位

0: 禁止 ADC9, P57 用作 I/O 引脚

1: 使能 ADC9 用作模拟输入引脚

Bit 0 (ADE8): P66 引脚 AD 转换器使能位。

0: 禁止 ADC8, P66 用作 I/O 引脚

1: 使能 ADC8 用作模拟输入引脚

6.1.44 Bank 0 R43 ADDL (模数转换器数据低字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
ADD7	ADD6	ADD5	ADD4	ADD3	ADD2	ADD1	ADD0
R	R	R	R	R	R	R	R

Bits 7~0 (ADD7~ ADD0): AD 数据缓冲器的低字节

6.1.45 Bank 0 R44 ADDH (模数转换器数据高字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
ADD15	ADD14	ADD13	ADD12	ADD11	ADD10	ADD9	ADD8
R	R	R	R	R	R	R	R

Bits 7~0 (ADD15~ ADD8): AD 数据缓冲器的高字节。

AD 数据的格式取决于代码选项 ADFM。下表展示了数据格式与 ADFM 设置的对应关系。

ADFM1~0		Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	
12 bits	0	ADDH	-	-	-	-	ADD11	ADD10	ADD9	ADD8
		ADDL	ADD7	ADD6	ADD5	ADD4	ADD3	ADD2	ADD1	ADD0
	1	ADDH	ADD11	ADD10	ADD9	ADD8	ADD7	ADD6	ADD5	ADD4
		ADDL	-	-	-	-	ADD3	ADD2	ADD1	ADD0

6.1.46 Bank 0 R45 ADCVL (模数转换器比较值低字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
ADCD7	ADCD6	ADCD5	ADCD4	ADCD3	ADCD2	ADCD1	ADCD0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (ADCD7~0): AD 比较值的低字节数据。

用户应使用与 ADDH 和 ADDL 寄存器一样的数据格式。否则，AD 比较后将产生错误结果。

6.1.47 Bank 0 R46 ADCVH (模数转换器比较值高字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
ADCD15	ADCD14	ADCD13	ADCD12	ADCD11	ADCD10	ADCD9	ADCD8
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (ADCD15~8): AD 比较值的高字节数据

用户应使用与 ADDH 和 ADDL 寄存器一样的数据格式。否则，AD 比较后将产生错误结果。

6.1.48 Bank 1 R5 IOCR8

这些寄存器用于控制I/O端口方向。它们都是可读写的。

0: 将相应I/O引脚设置为输出

1: 将相应I/O引脚设置为输入高阻态

6.1.49 Bank 1 R8 P5PHCR (端口5上拉控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PH57	PH56	PH55	PH54	PH53	PH52	PH51	PH50
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (PH57~PH50): 控制位用于使能 P57~P50 引脚的上拉电阻

0: 使能内部上拉

1: 禁止内部上拉

6.1.50 Bank 1 R9 P6PHCR (端口6上拉控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PH67	PH66	PH65	PH64	PH63	PH62	PH61	PH60
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (PH67~PH60): 控制位用于使能 P67~P60 引脚的上拉电阻

0: 使能内部上拉

1: 禁止内部上拉

6.1.51 Bank 1 RA P8PHCR (端口8上拉控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
					P8LPH		
					R/W		

Bits 7~3: 未使用，始终设为“0”。

Bit 2 (P8LPH): 控制位用于使能 Port8 低半字节(P83~P80)引脚的上拉电阻

1: 禁止内部上拉(默认)

0: 使能内部上拉

Bits 1~0: 未使用，始终设为“0”

6.1.52 Bank 1 RB P5PLCR (端口5 下拉控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PL57	PL56	PL55	PL54	PL53	PL52	PL51	PL50
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (PL57~PL50): 控制位用于使能 P57~P50 引脚的下拉电阻

0: 使能内部下拉

1: 禁止内部下拉

6.1.53 Bank 1 RC P6PLCR (端口6 下拉控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PL67	PL66	PL65	PL64	PL63	PL62	PL61	PL60
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (PL67~PL60): 控制位用于使能 P67~P60 引脚的下拉电阻

0: 使能内部下拉

1: 禁止内部下拉

6.1.54 Bank 1 RD P8PLCR (端口8 下拉控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
					P8LPL		
					R/W		

Bits 7~3: 未使用，始终设为“0”。

Bit 2 (P8LPL): 控制位用于使能端口 8 低半字节(P83~P80)引脚的下拉电阻

1: 禁止内部下拉(默认)

0: 使能内部下拉

Bits 1~0: 未使用，始终设为“0”。

6.1.55 Bank 1 RE P5HDSCR (端口5高驱动/灌电流控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
H57	H56	H55	H54	H53	H52	H51	H50
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (H57~H50): P57~P50 高驱动/灌电流控制位

0: 使能高驱动/灌

1: 禁止高驱动/灌

6.1.56 Bank 1 RF P6HDSCR (端口6 高驱动/灌电流控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
H67	H66	H65	H64	H63	H62	H61	H60
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (H67~H60): P67~P60 高驱动/灌电流控制位

0: 使能高驱动/灌

1: 禁止高驱动/灌

6.1.57 Bank 1 R10 P8HDSCR (端口8 高驱动/灌电流控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
					P8LHDS		
					R/W		

Bits 7~3: 未使用，始终设为“0”。

Bit 2 (P8LHDS): 控制位用于使能端口 8 低半字节引脚的高驱动/灌电流

1: 禁止高驱动/灌 (默认)

0: 使能高驱动/灌

Bits 1~0: 未使用，始终设为“0”。

6.1.58 Bank 1 R11 P5ODCR (端口 5 漏极开路控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
OD57	OD56	OD55	OD54	OD53	OD52	OD51	OD50
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (OD57~OD50): P57~P50 漏极开路控制位

0: 禁止漏极开路功能

1: 使能漏极开路功能

6.1.59 Bank 1 R12 P6ODCR (端口 6 漏极开路控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
OD67	OD66	OD65	OD64	OD63	OD62	OD61	OD60
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (OD67~OD60): P67~P60 漏极开路控制位

0: 禁止漏极开路功能

1: 使能漏极开路功能

6.1.60 Bank 1 R13 P8ODCR (端口 8漏极开路控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
					P8LOD		
					R/W		

Bits 7~3: 未使用，始终设为“0”。

Bit 2 (P8LOD): 控制位用于使能端口 8 低半字节引脚的漏极开路

0: 禁止漏极开路功能(默认)

1: 使能漏极开路功能

Bits 1~0: 未使用，始终设为“0”。

6.1.61 Bank 1 R14 DeadTCR (死区时间控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
				DEADTBE	DEADTAE	DEADTP1	DEADTP0
				R/W	R/W	R/W	R/W

Bits 7~4: 未使用，始终设为“0”。

Bit 3 (DEADTBE): 使能 PWMB 和/ PWMB 的死区时间功能（双 PWM）

0: 禁止(默认)

1: 使能.

Bit 2 (DEADTAE): 使能 PWMA 和/ PWMA 的死区时间功能（双 PWM）

0: 禁止(默认)

1: 使能.

Bits 1~0 (DEADTP1~DEADTP0): 死区时间预分频器

DEADTP1	DEADTP0	预分频器
0	0	1:1 (默认)
0	1	1:2
1	0	1:4
1	1	1:8

注意

死区时间功能仅用于双PWM。使用单PWM功能（非双PWM）时，始终禁止死区时间功能。

6.1.62 Bank 1 R15 DeadTR (死区时间寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
				DEADTR3	DEADTR2	DEADTR1	DEADTR0
				R/W	R/W	R/W	R/W

Bits 7~4 (DEADTR7~4): 未使用，始终设为“0”。

Bits 3~0 (DEADTR3~0): 寄存器的内容是死区时间

6.1.63 Bank 1 R16 PWMSCR (PWM源时钟控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
			DEADS			PWMBS	PWMAS
			R/W			R/W	R/W

Bits 7~5: 未使用，始终设为“0”。

Bit 4 (DEADS): 死区定时器的时钟选择

0: Fs (默认)

1: Fm

Bit 3~2: 未使用，始终设为“0”。

Bit 1 (PWMBS): PWMB 定时器的时钟选择

0: Fs (默认)

1: Fm

Bit 0 (PWMAS): PWMA 定时器的时钟选择

0: Fs (默认)

1: Fm

6.1.64 Bank 1 R17 PWMACR (PWMA 控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PWMAE	IPWMAE	PWMAA	IPWMAA	TAEN	TAP2	TAP1	TAP0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bit 7 (PWMAE): PWMA 使能位

0: 禁止(默认)

1: 使能. 相应引脚用作 PWMA 引脚

Bit 6 (IPWMAE): 反向 PWMA 使能位

0: 禁止 (默认)

1: 使能。相应引脚用作 / PWMA 引脚

Bit 5 (PWMAA): PWMA 有效电平

0: 占空比-死区时间为逻辑 1 (默认)

1: 占空比-死区时间为逻辑 0

Bit 4 (IPWMAA): 反向 PWMA 有效电平

0: 周期-占空比-死区时间为逻辑 1 (默认)

1: 周期-占空比-死区时间为逻辑 0

Bit 3 (TAEN): TMRA 使能位。所有 PWM 功能仅在该位置位时有效

0: TMRA 关闭(默认值)

1: TMRA 打开

PWMXEN	TXEN	功能描述
0	0	不用作 PWM 功能; I/O 引脚或其他功能引脚。
0	1	定时器功能; I/O 引脚或其他功能引脚。
1	0	PWM 功能, 波形保持无效电平。
1	1	PWM 功能, 正常 PWM 输出波形。

Bits 2~0 (TAP2~TAP0): TMRA 时钟预分频选项位

TAP2	TAP1	TAP0	预分频器
0	0	0	1:1 (默认)
0	0	1	1:2
0	1	0	1:4
0	1	1	1:8
1	0	0	1:16
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

6.1.65 Bank 1 R18 PRDAL (PWMA 周期的低字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PRDA7	PRDA6	PRDA5	PRDA4	PRDA3	PRDA2	PRDA1	PRDA0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (PRDA7~0): 寄存器的内容是 PWMA 周期的低字节。

6.1.66 Bank 1 R19 PRDAH (PWMA 周期的高字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
						PRDA9	PRDA8
						R/W	R/W

Bits 7~2: 未使用, 始终设为“0”。

Bits 1~0 (PRDA9~8): 寄存器的内容是 PWMA 周期的高字节。

6.1.67 Bank 1 R1A DTAL (PMWA占空比的低字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
DTA7	DTA6	DTA5	DTA4	DTA3	DTA2	DTA1	DTA0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (DTA7~0): 寄存器的内容是 PWMA 占空比的低字节。

6.1.68 Bank 1 R1B DTAH (PMWA占空比的高字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
						DTA9	DTA8
						R/W	R/W

Bits 7~2: 未使用，始终设为“0”。

Bits 1~0 (DTA9~8): 寄存器的内容是 PWMA 占空比的高字节。

6.1.69 Bank 1 R1C TMRAL (定时器A的低字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TMRA7	TMRA6	TMRA5	TMRA4	TMRA3	TMRA2	TMRA1	TMRA0
R	R	R	R	R	R	R	R

Bits 7~0 (TMRA7~0): 寄存器的内容是正在计数的 PWMA 定时器的低字节。这是只读的。

6.1.70 Bank 1 R1D TMR AH (定时器A的高字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
						TMRA9	TMRA8
						R	R

Bits 7~2: 未使用，始终设为“0”。

Bits 1~0 (TMRA9~8): 寄存器的内容是正在计数的 PWMA 定时器的高字节。这是只读的。

6.1.71 Bank 1 R1E PWMB CR (PWMB 控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PWMBE	IPWMBE	PWMB A	IPWMB A	TBEN	TBP2	TBP1	TBP0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bit 7 (PWMBE): PWMB 使能位

0: 禁止(默认)

1: 使能. 相应引脚用作 PWMB 引脚

Bit 6 (IPWMBE): 反向 PWMB 使能位

0: 禁止(默认)

1: 使能。相应引脚用作/ PWMB 引脚

Bit 5 (PWMB A): PWMB 的有效电平

0: 占空比-死区时间为逻辑 1 (默认)

1: 占空比-死区时间为逻辑 0

Bit 4 (IPWMB A): 反向 PWMB 的有效电平

0: 周期-占空比-死区时间为逻辑 1 (默认)

1: 周期-占空比-死区时间为逻辑 0

Bit 3 (TBEN): TMRB 使能位。所有 PWM 功能仅在该位置位时有效

0: TMRB 关闭 (默认值)

1: TMRB 打开

Bits 2~0 (TBP2~TBP0): TMRB 时钟预分频器选项位

TBP2	TBP1	TBP0	预分频器
0	0	0	1:1 (默认)
0	0	1	1:2
0	1	0	1:4
0	1	1	1:8
1	0	0	1:16
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

6.1.72 Bank 1 R1F PRDBL (PWMB周期的低字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PRDB7	PRDB6	PRDB5	PRDB4	PRDB3	PRDB2	PRDB1	PRDB0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (PRDB7~0): 寄存器的内容是 PWMB 周期的低字节

6.1.73 Bank 1 R20 PRDBH (PWMB周期的高字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
						PRDB9	PRDB8
						R/W	R/W

Bits 7~2: 未使用，始终设为“0”。

Bits 1~0 (PRDB9~8): 寄存器的内容是 PWMB 周期的高字节

6.1.74 Bank 1 R21 DTBL (PWMB占空比低字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
DTB7	DTB6	DTB5	DTB4	DTB3	DTB2	DTB1	DTB0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (DTB7~0): 寄存器的内容是 PWMB 占空比的低字节

6.1.75 Bank 1 R22 DTBH (PWMB占空比高字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
						DTB9	DTB8
						R/W	R/W

Bits 7~2: 未使用，始终设为“0”。

Bits 1~0 (DTB9~8): 寄存器的内容是 PWMB 占空比的高字节

6.1.76 Bank 1 R23 TMRBL (定时器B的低字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TMRB7	TMRB6	TMRB5	TMRB4	TMRB3	TMRB2	TMRB1	TMRB0
R	R	R	R	R	R	R	R

Bits 7~0 (TMRB7~0): 寄存器的内容是正在计数的 PWMB 定时器的低字节，这是只读的。

6.1.77 Bank 1 R24 TMRBH (定时器B的高字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
						TMRB9	TMRB8
						R	R

Bits 7~2: 未使用，始终设为“0”。

Bits 1~0 (TMRB9~8): 寄存器的内容是正在计数的 PWMB 定时器的高字节，这是只读的。

6.1.78 Bank1 R25 ~ R32: (保留)
6.1.79 Bank 1 R33 URCCR (UART 控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
UINVEN	UMODE1	UMODE0	BRATE2	BRATE1	BRATE0	UTBE	TXE
R/W	R/W	R/W	R/W	R/W	R/W	R	R/W

Bit 7 (UINVEN): 使能UART TXD和RXD端口反向输出位

0: 禁止 TXD 和 RXD 端口反向输出

1: 使能 TXD 和 RXD 端口反向输出

Bits 6~5 (UMODE1~UMODE0): UART 模式选择位

UMODE1	UMODE0	UART 模式
0	0	7-bit
0	1	8-bit
1	0	9-bit
1	1	保留

Bits 4~2 (BRATE2~BRATE0): 发送波特率选择($T_{UART}=F_c/16$)

BRATE2	BRATE1	BRATE0	波特率	8 MHz
0	0	0	$T_{UART}/13$	38400
0	0	1	$T_{UART}/26$	19200
0	1	0	$T_{UART}/52$	9600
0	1	1	$T_{UART}/104$	4800
1	0	0	$T_{UART}/208$	2400
1	0	1	$T_{UART}/416$	1200
1	1	0	保留	
1	1	1	保留	

Bit 1 (UTBE): UART 传送缓冲区空标志。传送缓冲区为空时设置为“1”。写入 URTD 寄存器时自动复位为“0”。使能传送时，UTBE 位将由硬件清零。UTBE 位是只读的。因此，在开始传送移位时必须写入 URTD 寄存器。

Bit 0 (TXE): 使能传输

- 0: 禁止
- 1: 使能

6.1.80 Bank 1 R34 URS (UART 状态寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
URTD8	EVEN	PRE	PRERR	OVERR	FMERR	URBF	RXE
W	R/W	R/W	R/W	R/W	R/W	R	R/W

Bit 7 (URTD8): UART 发送数据位 8.只写。

Bit 6 (EVEN): 选择奇偶校验

- 0: 奇校验
- 1: 偶校验

Bit 5 (PRE): 使能奇偶校验位

- 0: 禁止
- 1: 使能

Bit 4 (PRERR): 奇偶校验错误标志。发生奇偶校验错误时设置为 1，由软件清除为 0。

Bit 3 (OVERR): 溢出错误标志。发生溢出错误时设置为 1，由软件清除为 0。

Bit 2 (FMERR): 帧错误标志。发生帧错误时设置为 1，由软件清除为 0。

Bit 1 (URBF): UART 读缓冲区满标志。收到一个字符时设置为 1。从 URS 寄存器读取时自动复位为 0。使能接收时，URBF 将由硬件清 0。URBF 位是只读的。因此，必须读取 URS 寄存器以避免溢出错误。

Bit 0 (RXE): 使能接收

0: 禁止

1: 使能

6.1.81 Bank 1 R35 URTD (UART 发送数据缓冲寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
URTD7	URTD6	URTD5	URTD4	URTD3	URTD2	URTD1	URTD0
W	W	W	W	W	W	W	W

Bits 7~0 (URTD7~URTD0): UART 发送数据缓冲区。只写。

6.1.82 Bank 1 R36 URRDL (UART 接收数据低字节缓冲寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
URRD7	URRD6	URRD5	URRD4	URRD3	URRD2	URRD1	URRD0
R	R	R	R	R	R	R	R

Bits 7~0 (URRD7~URRD0): UART 接收数据缓冲区。只读。

6.1.83 Bank 1 R37 URRDH (UART 接收数据高字节缓冲寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
URRD8	-	-	-	-	-	-	URSS
R	-	-	-	-	-	-	R/W

Bit 7 (URRD8): UART 接收数据位 8。只读。

Bits 6~1: 未使用，始终设为“0”。

Bit 0 (URSS): UART 时钟源选择位

0: Fc 设为 Fs

1: Fc 设为 Fm

6.1.84 Bank 1 R45 TBPTL (表指针低字节寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TB7	TB6	TB5	TB4	TB3	TB2	TB1	TB0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (TB7~TB0): 表指针地址位 7~0。

6.1.85 Bank 1 R46 TBPTH (表指针高字节寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
HLB	GP	GP	GP	TB11	TB10	TB9	TB8
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bit 7 (HLB): 获取 TPBTH 和 TPBTL 寻址的 Flash ROM 数据的高字节或低字节内容。

HLB	读取寄存器数据值描述
0	读取低字节
1	读取高字节

Bits 6~4 (GP): 通用读/写位。

Bits 3~0 (TB11~TB8): 表指针地址 bits 11~8。

6.1.86 Bank 1 R47 STKMON (堆栈监视器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
STOV	-	-	-	-	STL2	STL1	STL0
R	-	-	-	-	R	R	R

Bit 7 (STOV): 堆栈指针溢出指示位。只读。

Bits 6~3: 未使用，始终设为“0”。

Bits 2~0 (STL3~ STL0): 堆栈指针号。只读。

6.1.87 Bank 1 R48 PCH (程序计数器高字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	PC11	PC10	PC9	PC8
-	-	-	-	R/W	R/W	R/W	R/W

Bits 7~4: 未使用，始终设为“0”。

Bits 3~0 (PC11~PC8): 程序计数器高字节。

6.1.88 Bank 1 R49 HLVD CR (高/低压检测控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
HLVDEN	IRVSF	VDSB	VDM	HLVDS3	HLVDS2	HLVDS1	HLVDS0
R/W	R	R	R/W	R/W	R/W	R/W	R/W

Bit 7 (HLVDEN): 高/低电压检测器使能位

- 0: 禁止低压检测器
- 1: 使能低压检测器

Bit 6 (IRVSF): 内部参考电压稳定标志位

- 1: 指示电压检测逻辑将在指定的电压范围内产生中断标志
- 0: 指示电压检测逻辑不会在指定的电压范围内产生中断标志，并且不应使能 HLVD 中断

Bit 5 (VDSB): 电压检测器状态位。这是一个只读位。

- 1: VDD > HLVD 跳变点(HLVDS<3:0>)
- 0: VDD < HLVD 跳变点(HLVDS<3:0>)

Bit 4 (VDM): 电压方向幅度选择位

- 1: 当电压等于或超过跳变点时发生事件(HLVDS<3:0>)
- 0: 当电压等于或低于跳变点时发生事件(HLVDS<3:0>)

HLVDIE	HLVDEN	VDM	IRVSF	VDSB	HLVDSF	中断
0	1	1	1	0->1	0->1	未发生
0	1	1	1	1->0	0	未发生
0	1	0	1	0->1	0	未发生
0	1	0	1	1->0	0->1	未发生
1	0	X	X	1	0	未发生
1	1	X	0	X	0	未发生
1	1	1	1	0->1	0->1	发生
1	1	1	1	1->0	0	未发生
1	1	0	1	0->1	0	未发生
1	1	0	1	1->0	0->1	发生

Bits 3~0 (HLVDS3~HLVDS0): 高/低电压检测器侦测电压选择位

HLVDS3	HLVDS2	HLVDS1	HLVDS0	HLVD 电压电平
0	0	0	0	4.7V
0	0	0	1	4.5V
0	0	1	0	4.3V
0	0	1	1	4.1V
0	1	0	0	3.9V
0	1	0	1	3.7V
0	1	1	0	3.5V
0	1	1	1	3.3V
1	0	0	0	3.1V
1	0	0	1	2.9V
1	0	1	0	2.8V
1	0	1	1	2.6V
1	1	0	0	2.5V
1	1	0	1	2.4V
1	1	1	0	2.3V
1	1	1	1	2.2V

6.1.89 Bank 1 R4A~R4C: (保留)

6.1.90 R50~R7F, Bank 0 R80~RFF

所有这些都是8位通用寄存器。

6.2 WDT 和预分频器

有两个8位计数器可用作WDT的预分频器。WDTCR寄存器（Bank 0 R21）的WPSR0~WPSR2位用于确定WDT的预分频器。WDT和预分频计数器将通过“WDTC”和“SLEP”指令清零。图6-3描述了WDT的框图。

看门狗定时器是一个自由运行的片内RC振荡器。即使在振荡器驱动器关闭后（即处于休眠模式），WDT 仍将继续运行。在正常操作或休眠模式下，WDT 超时（如果使能）将导致器件复位。通过软件编程，可以在正常模式下随时使能或禁止WDT。请参考WDTCR（Bank 0 R21）寄存器的WDTE 位。如果没有预分频器，WDT 超时周期约为16 ms（一个振荡器启动周期）。

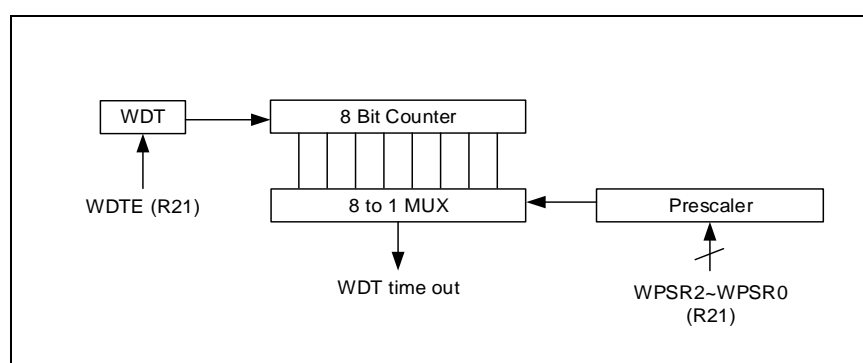
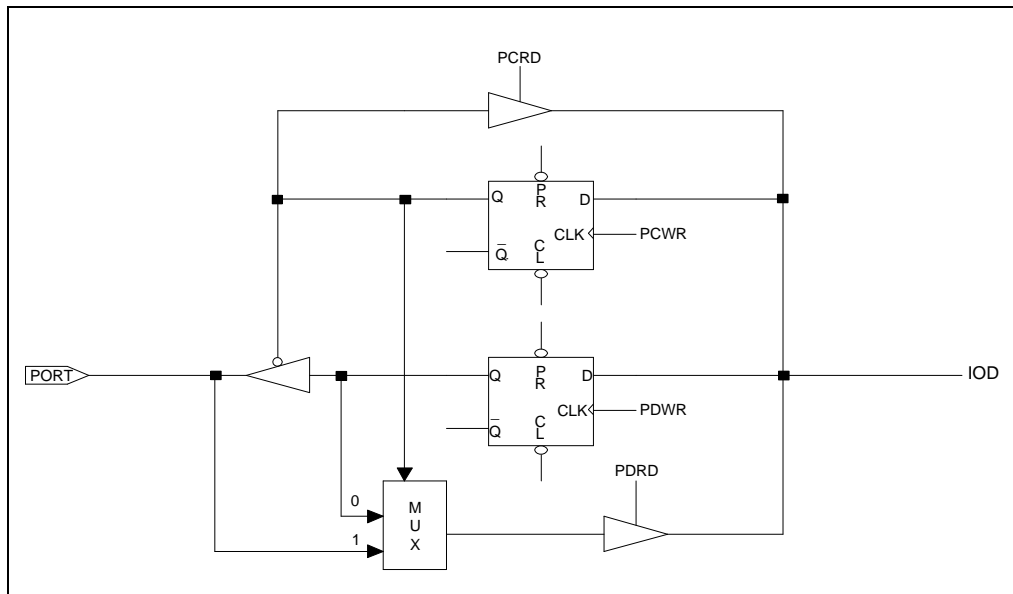


图 6-3 WDT 框图

6.3 I/O 端口

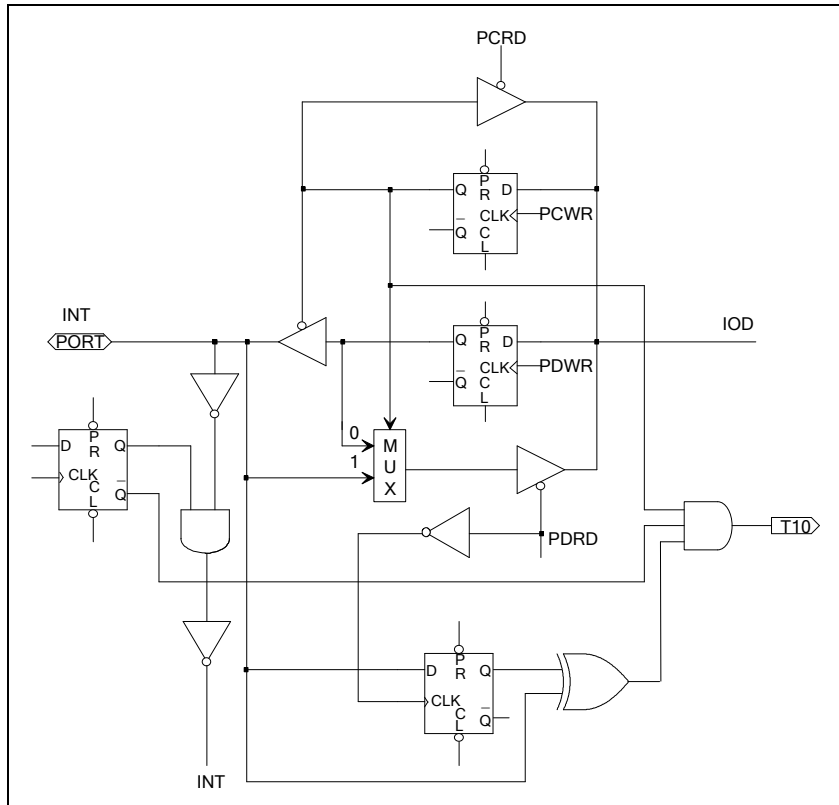
I/O寄存器，Port5~Port8是双向三态I/O端口。可以通过软件设置为内部上拉和下拉。可以通过软件设置为开漏输出和高灌/驱动。Port5~8具有唤醒和中断功能。此外，Port5~8还具有输入状态改变中断功能。每个I/O引脚可由I/O控制寄存器（IOC5~IOC8）定义为“输入”或“输出”引脚。

I/O寄存器和I/O控制寄存器都是可读写的。Port5~Port8的I/O接口电路如图6-4~6-7所示。



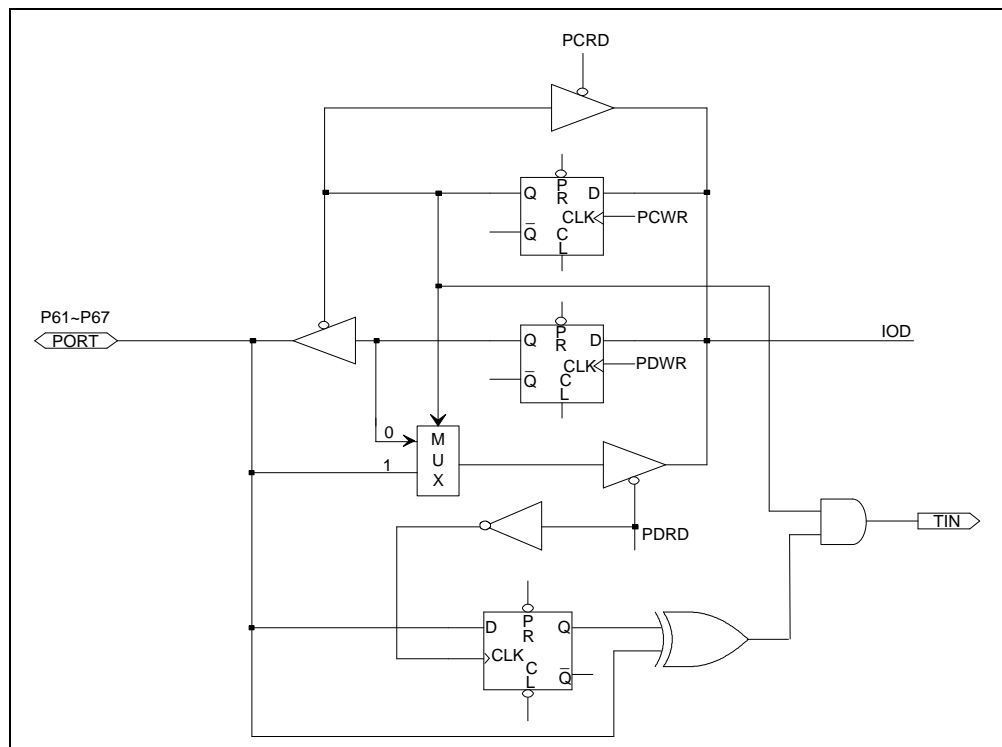
注意：下拉未在图中显示。

图6-4 端口5~8的I/O端口和I/O控制寄存器电路



注意: 图中未显示上拉(下)和开漏。

图 6-5 用于INT的I/O端口和I/O控制寄存器电路



注意: 图中未显示上拉(下)和开漏。

图 6-6 端口5~8的I/O端口和I/O控制寄存器电路

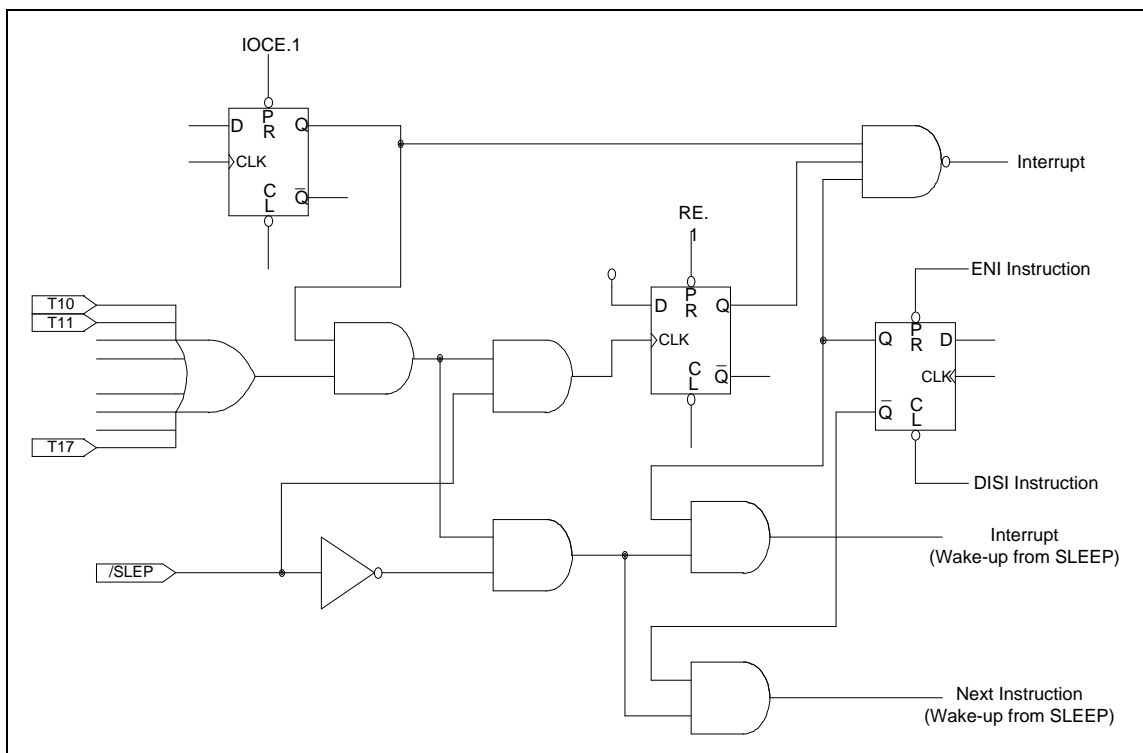


图6-7 具有输入变化中断/唤醒的I/O端口5~8的框图

表1 使用端口5~8输入状态改变唤醒/中断功能

使用端口5~8输入状态改变唤醒/中断	
(I) 唤醒	(II) 唤醒和中断
(a) 休眠前	(a) 休眠前
1. 禁止WDT	1. 禁止WDT
2. 读I/O端口 (MOV R6, R6)	2. 读I/O端口 (MOV R6, R6)
3. 执行"ENI" or "DISI"	3. 执行"ENI" or "DISI"
4. 使能唤醒位 (设置WUE6H=1, WUE6L=1)	4. 使能唤醒位 (设置WUE6H=1, WUE6L=1)
5. 执行"SLEP" 指令	5. 使能中断(Set ICIE =1)
(b) 唤醒后	6. 执行"SLEP" 指令
→ 下一条指令	(b) 唤醒后
	1. 如果 "ENI" → 中断向量(0006H)
	2. 如果 "DISI" → 下一条指令

6.4 复位和唤醒

6.4.1 复位

复位由以下事件之一引起：

- (1) 上电复位
- (2) /RESET引脚输入“低”
- (3) WDT超时(若使能)
- (4) LVR (若使能)

在检测到复位后，器件保持复位状态约 16ms（一个振荡器启动时间）。如果/ Reset 引脚被拉至“低电平”或 WDT 溢出，则产生复位。在 IRC 模式下，复位时间为 WSTO 加 8 个时钟；在高频 XTAL 模式下，复位时间为 WSTO 加 510 个时钟；在低频 XTAL 模式下，复位时间为 WSTO 加 510 个时钟（Fsub）。一旦发生复位，就会执行以下功能。参见图 6-8。

- 振荡器保持运行，或开始起振。
- 程序计数器（R2）设置为全“0”。
- 所有I/O端口引脚均配置为输入模式（高阻态）。
- 看门狗定时器和预分频器清零。
- 控制寄存器根据“复位后寄存器初始值汇总表2”中的条目进行设置。

通过执行“SLEP”指令进入休眠（掉电）模式。进入休眠模式时，WDT（如果使能）被清0但继续运行。唤醒后，IRC 模式下的唤醒时间为 WSTO 加 8 个时钟，高频 XTAL 模式下的唤醒时间为 WSTO 加 510 个时钟，以及低 XTAL 模式下的唤醒时间为 WSTO 加 510 个时钟（Fsub）。控制器可以通过以下方式唤醒：

- (1) /RESET引脚上的外部复位输入。
- (2) WDT超时(若使能).
- (3) 外部 (/INT) 引脚状态改变(若使能INTWKX).
- (4) 端口输入状态改变 (若使能ICWKPX).
- (5) 当SPI作为从设备时，SPI接收完数据(若使能SPIWK).
- (6) 高/低电压检测器(若使能HLVDWK).
- (7) A/D 转换完成(若使能ADWK).
- (8) 比较器输出状态改变(若使能CMPWK).

前两种情况会导致EM88F712N复位。R3的T和P标志可用于确定复位（唤醒）源。情况3~8将综合考虑程序的后续执行和全局中断(“ENI”或“DISI被执行”)的情况决定控制器在唤醒后是否进入到中断向量。。如果在SLEP之前执行ENI，则唤醒后指令将从地址 0X02~0X38各个中断向量处开始执行。如果在SLEP之前执行DISI，则唤醒后将从紧接SLEP指令的下一条指令开始执行。

在进入休眠模式之前，只能使能情况3~8中的一个，也就是，

- [a] 如果在 SLEP 之前使能 WDT，则只能通过事件 1 或事件 2 唤醒 EM88F712N。有关详细信息，请参见第 6.5 节“中断”。
- [b] 如果外部（INT9~0）引脚状态改变用于唤醒 EM88F712N 并且在 SLEP 之前使能 INTWKX 位，则必须禁止 WDT。因此，EM88F712N 只能通过事件 3 唤醒。
- [c] 如果端口输入状态改变用于唤醒 EM88F712N,且在 SLEP 之前使能相应的唤醒设置，必须禁止 WDT。因此，EM88F712N 只能通过事件 4 唤醒。
- [d] 当 SPI 作为从设备时，如果 Bank 0 R11 寄存器的 SPIWK 位在 SLEP 之前被使能，则接收到数据后将唤醒 EM88F712N，WDT 必须由软件禁止。因此，EM88F712N 只能通过事件 5 唤醒。
- [e] 如果使用高/低电压检测器唤醒 EM88F712N 并且在 SLEP 之前使能 Bank 0 R10 寄存器的 HLVDWK 位，则必须通过软件禁止 WDT。因此，EM88F712N 只能通过事件 6 唤醒。
- [f] 如果 AD 转换完成用于唤醒 EM88F712N 并且在 SLEP 之前使能 Bank 0 R10 寄存器的 ADWK 位，则必须通过软件禁止 WDT。因此，EM88F712N 只能通过事件 7 唤醒。
- [g] 如果比较器输出状态改变用于唤醒 EM88F712N，并且在 SLEP 之前使能了 Bank0 R10 和 R11 寄存器的 CMPWK 位，则必须通过软件禁止 WDT。因此，EM88F712N 只能通过事件 8 唤醒。

表2 各种唤醒模式和中断模式如下所示:

唤醒信号	条件信号	休眠模式		空闲模式		低速模式		正常模式	
		DISI	ENI	DISI	ENI	DISI	ENI	DISI	ENI
PWMA/B (当定时器 A/B与 PRDA/B 匹配时)	PWMxPIE = 0	唤醒无效		唤醒无效		中断无效		中断无效	
	PWMxPIE = 1			唤醒 + 下一条指令	唤醒 + 中断向量	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
PWMA/B (当定时器 A/B与 DTA/B匹 配时)	PWMxDIE = 0	唤醒无效		唤醒无效		中断无效		中断无效	
	PWMxDIE = 1			唤醒 + 下一条指令	唤醒 + 中断向量	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
TC1/2/3 中断 (用作定时 器)	TC1/2/3IE=0	唤醒无效		唤醒无效		中断无效		中断无效	
	TC1/2/3IE=1			唤醒 + 下一条指令	唤醒 + 中断向量	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
TC1/2/3 中断 (用作计数 器)	TC1/2/3IE=0	唤醒无效		唤醒无效		中断无效		中断无效	
	TC1/2/3IE=1	唤醒 + 下一条指令	唤醒 + 中断向量	唤醒 + 下一条指令	唤醒 + 中断向量	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
监视定时 器	WTIE=0	唤醒无效		唤醒无效.		中断无效.		中断无效.	
	WTIE=1			-	唤醒 + 中断向量	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量

(续上)

唤醒信号	条件信号	休眠模式		空闲模式		低速模式		正常模式	
		DISI	ENI	DISI	ENI	DISI	ENI	DISI	ENI
外部 INT	INTWKx = 0, EXIEx = 0	唤醒无效		唤醒无效		中断无效		中断无效	
	INTWKx = 0, EXIEx = 1	唤醒无效		唤醒无效		下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
	INTWKx = 1, EXIEx = 0	唤醒+ 下一条指令		唤醒+ 下一条指令		中断无效		中断无效	
	INTWKx = 1, EXIEx = 1	唤醒+ 下一条指令	唤醒 + 中断向量	唤醒+ 下一条指令	唤醒 + 中断向量	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
引脚改变	ICWKPx = 0, PxICIE = 0	唤醒无效		唤醒无效		中断无效		中断无效	
	ICWKPx = 0, PxICIE = 1	唤醒无效		唤醒无效		下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
	ICWKPx = 1, PxICIE = 0	唤醒 + 下一条指令		唤醒 + 下一条指令		中断无效		中断无效	
	ICWKPx = 1, PxICIE = 1	唤醒 + 下一条指令	唤醒 + 中断向量	唤醒 + 下一条指令	唤醒 + 中断向量	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
比较器(比较器输出状态改变)	CMPWK=0 CMPIE=0	唤醒无效		唤醒无效		中断无效		中断无效	
	CMPWK=0 CMPIE=1	唤醒无效		唤醒无效		下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
	CMPWK=1 CMPIE=0	唤醒+下一条指令		唤醒+下一条指令		中断无效		中断无效	
	CMPWK=1 CMPIE=1	唤醒+ 下一条指令	唤醒 + 中断向量	唤醒+ 下一条指令	唤醒 + 中断向量	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
AD 转换完成	ADWK = 0, ADIE = 0	唤醒无效		唤醒无效		中断无效		中断无效	
	ADWK = 0, ADIE = 1	唤醒无效		唤醒无效		下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
	ADWK = 1, ADIE = 0	唤醒+ 下一条指令		唤醒+ 下一条指令		中断无效		中断无效	
	ADWK = 1, ADIE = 1	唤醒+ 下一条指令	唤醒 + 中断向量	唤醒+ 下一条指令	唤醒 + 中断向量	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
SPI (从模式)	SPIWK = 0, SPIE = 0	唤醒无效		唤醒无效		中断无效		中断无效	
	SPIWK = 0, SPIE = 1	唤醒无效		唤醒无效		下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
	SPIWK = 1, SPIE = 0	唤醒+ 下一条指令		唤醒+ 下一条指令		中断无效		中断无效	
	SPIWK = 1, SPIE = 1	唤醒+ 下一条指令	唤醒 + 中断向量	唤醒+ 下一条指令	唤醒 + 中断向量	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量

(续上)

唤醒信号	条件信号	休眠模式		空闲模式		低速模式		正常模式	
		DISI	ENI	DISI	ENI	DISI	ENI	DISI	ENI
UART 发送完成中断	UTIE = 0	唤醒无效		唤醒无效		中断无效.		中断无效.	
	UTIE = 1	唤醒无效		唤醒无效		下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
UART 接收数据缓冲区已满中断	URIE = 0	唤醒无效		唤醒无效		中断无效		中断无效	
	URIE = 1	唤醒无效		唤醒无效		下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
UART 接收错误中断	UERRIE = 0	唤醒无效		唤醒无效		中断无效		中断无效	
	UERRIE = 1	唤醒无效		唤醒无效		下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
高/低压检测器	HLVDWK = 0, HLVDIE = 0	唤醒无效		唤醒无效		中断无效		中断无效	
	HLVDWK = 0, HLVDIE = 1	唤醒无效		唤醒无效		下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
	HLVDWK = 1, HLVDIE = 0	唤醒 + 下一条指令		唤醒 + 下一条指令		中断无效		中断无效	
	HLVDWK = 1, HLVDIE = 1	唤醒 + 下一条指令	唤醒 + 中断向量	唤醒 + 下一条指令	唤醒 + 中断向量	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
低压复位		唤醒+ 复位		唤醒+ 复位		复位		复位	
WDT 超时		唤醒+ 复位		唤醒+ 复位		复位		复位	

6.4.2 状态寄存器的RST，T和P的状态

复位由以下事件引起：

1. 上电
2. /RESET引脚的高-低-高脉冲
3. 看门狗定时器溢出
4. LVR发生

表4中列出的T和P值用于检查处理器如何唤醒。表4展示了可能影响T和P状态的事件。

表4 复位后RST，T和P的值

复位类型	T	P
上电	1	1
正常模式下/RESET	*P	*P
休眠模式下/RESET唤醒	1	0
正常模式下WDT	0	*P
休眠模式下WDT唤醒	0	0
休眠模式下引脚状态改变唤醒	1	0

*P: 复位前的状态

表5 受事件影响后的T和P状态

事件	T	P
上电	1	1
WDTC 指令	1	1
WDT 超时	0	*P
SLEP 指令	1	0
在休眠模式下引脚状态改变唤醒	1	0

*P: 复位前的状态

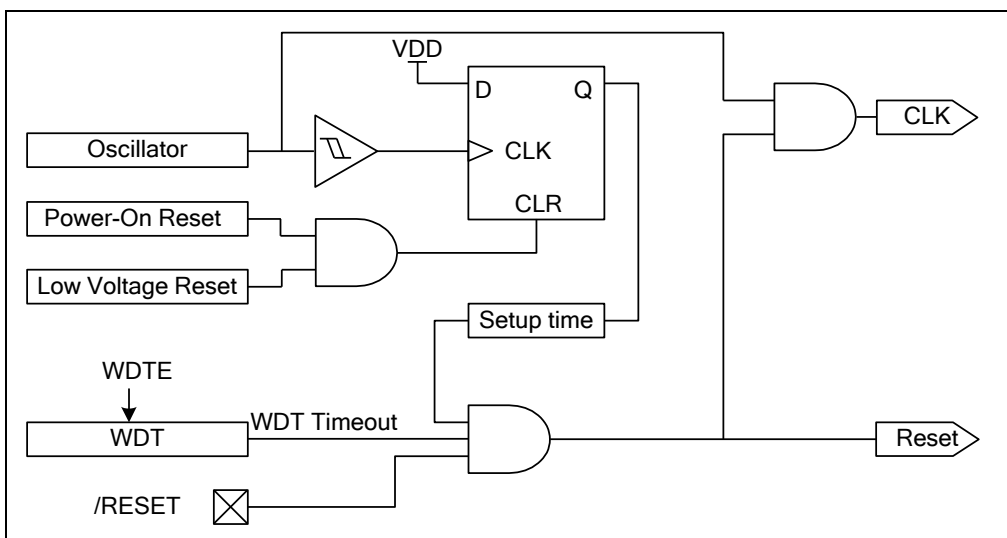


图 6-8 控制器复位的框图

表3 复位后寄存器初始值汇总
图例: U: 未知或无关项

P: 复位前的值

C: 与代码选项相同

t: 查阅表4

地址	Bank 名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x00	Bank 0/1 R0 IAR	位名称	-	-	-	-	-	-	-	-
		上电	U	U	U	U	U	U	U	U
		/RESET 和WDT	P	P	P	P	P	P	P	P
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P
0x01	Bank 0/1 R1 BSR	位名称	-	-	-	SBS0	-	-	-	-
		上电	0	0	0	0	0	0	0	0
		/RESET 和WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	0	0	0	P	0	0	0	0
0x02	Bank 0/1 R2 PCL	位名称	PC7	PC6	PC5	PC4	PC3	PC2	PC1	PC0
		上电	0	0	0	0	0	0	0	0
		/RESET 和WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P
0x03	Bank 0/1 R3 SR	位名称	INT	N	OV	T	P	Z	DC	C
		上电	0	U	U	1	1	U	U	U
		/RESET 和WDT	0	P	P	t	t	P	P	P
		从休眠/空闲模式唤醒	P	P	P	t	t	P	P	P
0x04	Bank 0/1 R4 RSR	位名称	RSR7	RSR6	RSR5	RSR4	RSR3	RSR2	RSR1	RSR0
		上电	1	1	1	1	1	1	1	1
		/RESET 和WDT	P	P	P	P	P	P	P	P
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P
0x05	Bank 0 R5 Port 5	位名称	P57	P56	P55	P54	P53	P52	P51	P50
		上电	0	0	0	0	0	0	0	0
		/RESET 和WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P

(延续)

地址	Bank 名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x06	Bank 0 R6 Port 6	位名称	P67	P66	P65	P64	P63	P62	P61	P60
		上电	0	0	0	0	0	0	0	0
		/RESET 和WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P
0x08	Bank 0 R8 Port 8	位名称							P81	P80
		上电	0	0	0	0	0	0	0	0
		/RESET 和WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P
0x0B	Bank 0 RB IOCR5	位名称	IOC57	IOC56	IOC55	IOC54	IOC53	IOC52	IOC51	IOC50
		上电	1	1	1	1	1	1	1	1
		/RESET 和WDT	1	1	1	1	1	1	1	1
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P
0x0C	Bank 0 RC IOCR6	位名称	IOC67	IOC66	IOC65	IOC64	IOC63	IOC62	IOC61	IOC60
		上电	1	1	1	1	1	1	1	1
		/RESET 和WDT	1	1	1	1	1	1	1	1
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P

(延续)

地址	Bank 名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x0E	Bank 0 RE OMCR	位名称	CPUS	IDLE		IIPS	FMSF	RCM2	RCM1	RCM0
		上电	1	1	0	0	0	C	C	C
		/RESET 和WDT	1	1	0	0	0	C	C	C
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P
0x0F	Bank 0 RF EIESCR	位名称	-	-	EI32ES1	EI32ES0	EI1ES1	EI1ES0	EIOES1	EIOES0
		上电	U	U	1	1	1	1	1	1
		/RESET 和WDT	U	U	1	1	1	1	1	1
		从休眠/空闲模式唤醒	U	U	P	P	P	P	P	P
0x10	Bank 0 R10 WUCR1	位名称		CMPWK	HLVDWK	ADWK	INTWK1	INTWK0	-	-
		上电	0	0	0	0	0	0	U	U
		/RESET 和WDT	0	0	0	0	0	0	U	U
		从休眠/空闲模式唤醒	0	P	P	P	P	P	U	U
0x11	Bank 0 R11 WUCR2	位名称	-	-	-	-	SPIWK	-	-	-
		上电	U	U	U	U	0	0	U	U
		/RESET 和WDT	U	U	U	U	0	0	U	U
		从休眠/空闲模式唤醒	U	U	U	U	P	0	U	U
0x12	Bank 0 R12 WUCR3	位名称	ICWKP8	-	ICWKP6	ICWKP5	-	-	-	INTWK32
		上电	0	0	0	0	0	0	0	0
		/RESET 和WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	0	P	P	0	0	0	P
0x14	Bank 0 R14 SFR1	位名称	-	CMPSPF	HLVDSF	ADSF	EXSF1	EXSF0		TCSF
		上电	U	0	0	0	0	0	0	0
		/RESET 和WDT	U	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	U	P	P	P	P	P	P	P

(延续)

地址	Bank 名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0X15	Bank 0 R15 SFR2	位名称	-	-	UERRSF	URSF	UTSF	-	-	TC1DA SF
		上电	U	U	0	0	0	0	0	0
		/RESET 和WDT	U	U	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	U	U	P	P	P	0	0	P
0X16	Bank 0 R16 SFR3	位名称					PWMBP SF	PWMBDS F	PWMA PSF	PWMA DSF
		上电	0	0	0	0	0	0	0	0
		/RESET 和WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	0	0	0	0	P	P	P	P
0X17	Bank 0 R17 SFR4	位名称	P8ICSF	-	P6ICSF	P5ICSF	SPISF	-	-	-
		上电	0	0	0	0	0	0	0	0
		/RESET 和WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	P	0	P	P	P	0	0	0
0X18	Bank 0 R18 SFR5	位名称							EXSF3	EXSF2
		上电	0	0	0	0	0	0	0	0
		/RESET 和WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	0	0	0	0	0	0	P	P
0X19	Bank 0 R19 SFR6	位名称	SHSF							TC1DB SF
		上电	0	0	0	0	0	0	0	0
		/RESET 和WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	P	0	0	0	0	0	0	P
0X1B	Bank 0 R1B IMR1	位名称		CMPIE	HLVDIE	ADIE	EXIE1	EXIE0		
		上电	0	0	0	0	0	0	0	0
		/RESET 和WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	0	P	P	P	P	P	0	0
0X1C	Bank 0 R1C IMR2	位名称	-	-	UERRSF	URIE	UTIE	-	-	TC1IE
		上电	U	U	0	0	0	0	0	0
		/RESET 和WDT	U	U	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	U	U	P	P	P	0	0	P

地址	Bank 名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0X1D	Bank 0 R1D IMR3	位名称					PWMBP IE	PWMBDI E	PWMA PIE	PWMA DIE
		上电	0	0	0	0	0	0	0	0
		/RESET 和WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	0	0	0	0	P	P	P	P
0X1E	Bank 0 R1E IMR4	位名称	P8ICIE		P6ICIE	P5ICIE	SPIIE			
		上电	0	0	0	0	0	0	0	0
		/RESET 和WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	0	P	P	P	0	0	0
0X1F	Bank 0 R1F IMR5	位名称							EXIE3	EXIE2
		上电	0	0	0	0	0	0	0	0
		/RESET 和WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	0	0	0	0	0	0	P	P
0X20	Bank 0 R20 IMR6	位名称	SHIE							
		上电	0	0	0	0	0	0	0	0
		/RESET 和WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	0	0	0	0	0	0	0
0X21	Bank 0 R21 WDTCR	位名称	WDTE	FSSF			PSWE	WPSR2	WPSR1	WPSR0
		上电	0	0	0	0	0	0	0	0
		/RESET 和WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	P	0	0	P	P	P	P
0X24	Bank 0 R24 TC1CR1	位名称	TC1S	TC1RC	TC1SS1		TC1FF	TC1OMS	TC1IS1	TC1IS0
		上电	0	0	0	0	0	0	0	0
		/RESET 和WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	P	P	0	P	P	P	P
0X25	Bank 0 R25 TC1CR2	位名称	TC1M2	TC1M1	TC1M0	TC1SS0	TC1CK3	TC1CK2	TC1CK1	TC1CK0
		上电	0	0	0	0	0	0	0	0
		/RESET 和WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P

(延续)

地址	Bank 名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0X26	Bank 0 R26 TC1DA	位名称	TC1DA7	TC1DA6	TC1DA5	TC1DA4	TC1DA3	TC1DA2	TC1DA1	TC1DA0
		上电	0	0	0	0	0	0	0	0
		/RESET 和WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P
0X27	Bank 0 R27 TC1DB	位名称	TC1DB7	TC1DB6	TC1DB5	TC1DB4	TC1DB3	TC1DB2	TC1DB1	TC1DB0
		上电	0	0	0	0	0	0	0	0
		/RESET 和WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P
0X36	Bank 0 R36 SPICR	位名称	CES	SPIE	SRO	SSE	SDOC	SBRS2	SBRS1	SBRS0
		上电	0	0	0	0	0	0	0	0
		/RESET 和WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P
0X37	Bank 0 R37 SPIS	位名称	DORD	TD1	TD0	-	OD3	OD4	-	RBF
		上电	0	0	0	U	0	0	U	0
		/RESET 和WDT	0	0	0	U	0	0	U	0
		从休眠/空闲模式 唤醒	P	P	P	U	P	P	U	P
0X38	Bank 0 R38 SPIR	位名称	SRB7	SRB6	SRB5	SRB4	SRB3	SRB2	SRB1	SRB0
		上电	U	U	U	U	U	U	U	U
		/RESET 和WDT	P	P	P	P	P	P	P	P
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P
0X39	Bank 0 R39 SPIW	位名称	SWB7	SWB6	SWB5	SWB4	SWB3	SWB2	SWB1	SWB0
		上电	U	U	U	U	U	U	U	U
		/RESET 和WDT	P	P	P	P	P	P	P	P
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P
0X3A	BANK 0, R3A CMPCR1	位名称	CRS	CPOUT	CS1	CS0		CC+S1	CC+S0	SDPWM A
		上电	0	0	0	0	0	0	0	0
		/RESET 和WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	P	P	P	P	0	0	P	P

(延续)

地址	Bank 名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0X3B	BANK 0, R3B CMPCR2	位名称							CIRL2	SDPWM B
		上电	0	0	0	0	0	0	0	0
		/RESET 和WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	0	0	0	0	0	0	0	P
0X3C	BANK 0, R3C CMPCR3	位名称						CIRL1	CIRL0	
		上电	0	0	0	0	0	0	0	0
		/RESET 和WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	0	0	0	0	0	0	P	P
0X3E	Bank 0 R3E ADCR1	位名称	CKR2	CKR1	CKR0	ADRUN	ADP	ADOM	SHS1	SHS0
		上电	0	0	0	0	0	0	0	0
		/RESET 和WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P
0X3F	Bank 0 R3F ADCR2	位名称	CALI	VPIS2	ADIM	ADCMS	VPIS1	VPIS0	VREFP	VREFN
		上电	0	0	0	0	0	0	0	0
		/RESET 和WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P
0X40	Bank 0 R40 ADISR	位名称	-	-	-	ADIS4	ADIS3	ADIS2	ADIS1	ADIS0
		上电	U	U	U	0	0	0	0	0
		/RESET 和WDT	U	U	U	0	0	0	0	0
		从休眠/空闲模式 唤醒	U	U	U	P	P	P	P	P

(延续)

地址	Bank 名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0X41	Bank 0 R41 ADER1	位名称	ADE7	ADE6	ADE5	ADE4	ADE3	ADE2	ADE1	ADE0
		上电	0	0	0	0	0	0	0	0
		/RESET 和WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P
0X42	Bank 0 R42 ADER2	位名称	-	-	-	-	ADE11	ADE10	ADE9	ADE8
		上电	U	U	U	U	0	0	0	0
		/RESET 和WDT	U	U	U	U	0	0	0	0
		从休眠/空闲模式唤醒	U	U	U	U	P	P	P	P
0X43	Bank 0 R43 ADDL	位名称	ADD7	ADD6	ADD5	ADD4	ADD3	ADD2	ADD1	ADD0
		上电	U	U	U	U	U	U	U	U
		/RESET 和WDT	U	U	U	U	U	U	U	U
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P
0X44	Bank 0 R44 ADDH	位名称	ADD15	ADD14	ADD13	ADD12	ADD11	ADD10	ADD9	ADD8
		上电	U	U	U	U	U	U	U	U
		/RESET 和WDT	U	U	U	U	U	U	U	U
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P
0X45	Bank 0 R45 ADCVL	位名称	ADCV7	ADCV6	ADCV5	ADCV4	ADCV3	ADCV2	ADCV1	ADCV0
		上电	0	0	0	0	0	0	0	0
		/RESET 和WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P
0X46	Bank 0 R46 ADCVH	位名称	ADCV15	ADCV14	ADCV13	ADCV12	ADCV11	ADCV10	ADCV9	ADCV8
		上电	0	0	0	0	0	0	0	0
		/RESET 和WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P

(延续)

地址	Bank 名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0X05	Bank 1 R5 IOCR8	位名称							IOC81	IOC80
		上电	0	0	0	0	0	0	1	1
		/RESET 和WDT	0	0	0	0	0	0	1	1
		从休眠/空闲模式唤醒	0	0	0	0	0	0	P	P
0X08	Bank 1 R8 P5PHCR	位名称	PH57	PH56	PH55	PH54	PH53	PH52	PH51	PH50
		上电	1	1	1	1	1	1	1	1
		/RESET 和WDT	1	1	1	1	1	1	1	1
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P
0X09	Bank 1 R9 P6PHCR	位名称	PH67	PH66	PH65	PH64	PH63	PH62	PH61	PH60
		上电	1	1	1	1	1	1	1	1
		/RESET 和WDT	1	1	1	1	1	1	1	1
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P
0X0A	Bank 1 RA P8PHCR	位名称						P8LPH		
		上电	1	1	1	1	1	1	1	1
		/RESET 和WDT	1	1	1	1	1	1	1	1
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P
0X0B	Bank 1 RB P5PLCR	位名称	PL57	PL56	PL55	PL54	PL53	PL52	PL51	PL50
		上电	1	1	1	1	1	1	1	1
		/RESET 和WDT	1	1	1	1	1	1	1	1
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P

(延续)

地址	Bank 名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0X0C	Bank 1 RC P6PLCR	位名称	PL67	PL66	PL65	PL64	PL63	PL62	PL61	PL60
		上电	1	1	1	1	1	1	1	1
		/RESET 和WDT	1	1	1	1	1	1	1	1
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P
0X0D	Bank 1 RD P8PLCR	位名称						P8LPL		
		上电	1	1	1	1	1	1	1	1
		/RESET 和WDT	1	1	1	1	1	1	1	1
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P
0X0E	Bank 1 RE P5HDSR	位名称	HDS57	HDS56	HDS55	HDS54	HDS53	HDS52	HDS51	HDS50
		上电	1	1	1	1	1	1	1	1
		/RESET 和WDT	1	1	1	1	1	1	1	1
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P
0X0F	Bank 1 RF P6HDSR	位名称	HDS67	HDS66	HDS65	HDS64	HDS63	HDS62	HDS61	HDS60
		上电	1	1	1	1	1	1	1	1
		/RESET 和WDT	1	1	1	1	1	1	1	1
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P
0X10	Bank 1 R10 P8HDSR	位名称						P8LHDS		
		上电	1	1	1	1	1	1	1	1
		/RESET 和WDT	1	1	1	1	1	1	1	1
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P
0X11	Bank 1 R11 P5ODCR	位名称	OD57	OD56	OD55	OD54	OD53	OD52	OD51	OD50
		上电	0	0	0	0	0	0	0	0
		/RESET 和WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P
0X12	Bank 1 R2 P6ODCR	位名称	OD67	OD66	OD65	OD64	OD63	OD62	OD61	OD60
		上电	0	0	0	0	0	0	0	0
		/RESET 和WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P

(延续)

地址	Bank 名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0X13	Bank 1 R13 P8ODCR	位名称						P8LOD		
		上电	0	0	0	0	0	0	0	0
		/RESET 和WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P
0X14	BANK 1, R14 DeadTCR	位名称					DEADTB E	DEADTA E	DEADTP 1	DEADT P0
		上电	0	0	0	0	0	0	0	0
		/RESET 和WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	0	0	0	0	P	P	P	P
0X15	BANK 1, R15 DeadTR	位名称					DEADT R3	DEADT R2	DEADT R1	DEADT R0
		上电	0	0	0	0	0	0	0	0
		/RESET 和WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	0	0	0	0	P	P	P	P
0X16	BANK 1, R16 PWMSCR	位名称				DEADS			PWMBS	PWMAS
		上电	0	0	0	0	0	0	0	0
		/RESET 和WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	0	0	0	P	0	0	P	P
0X17	BANK 1, R17 PWMA CR	位名称	PWMAE	IPWMAE	PWMAA	IPWMAA	TAEN	TAP2	TAP1	TAP0
		上电	0	0	0	0	0	0	0	0
		/RESET 和WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P
0X18	BANK 1, R18 PRDAL	位名称	PRDA7	PRDA6	PRDA5	PRDA4	PRDA3	PRDA2	PRDA1	PRDA0
		上电	0	0	0	0	0	0	0	0
		/RESET 和WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P
0X19	BANK 1, R19 PRDAH	位名称							PRDA9	PRDA8
		上电	0	0	0	0	0	0	0	0
		/RESET 和WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	0	0	0	0	0	0	P	P
0X1A	BANK 1, R1A DTAL	位名称	DTA7	DTA6	DTA5	DTA4	DTA3	DTA2	DTA1	DTA0
		上电	0	0	0	0	0	0	0	0
		/RESET 和WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P

(延续)

地址	Bank 名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	
0X1B	BANK 1, R1B DTAH	位名称							DTA9	DTA8	
		上电	0	0	0	0	0	0	0	0	
		/RESET 和WDT	0	0	0	0	0	0	0	0	
		从休眠/空闲模式 唤醒	0	0	0	0	0	0	0	P	P
0X1C	BANK 1, R1C TMRAL	位名称	TMRA7	TMRA6	TMRA5	TMRA4	TMRA3	TMRA2	TMRA1	TMRA0	
		上电	0	0	0	0	0	0	0	0	1
		/RESET 和WDT	0	0	0	0	0	0	0	0	1
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P	P
0X1D	BANK 1, R1D TMRAH	位名称							TMRA9	TMRA8	
		上电	0	0	0	0	0	0	0	0	
		/RESET 和WDT	0	0	0	0	0	0	0	0	
		从休眠/空闲模式 唤醒	0	0	0	0	0	0	0	P	P
0X1E	BANK 1, R1E PWMBCR	位名称	PWMBE	IPWMBE	PWMB A	IPWMB A	TBEN	TBP2	TBP1	TBP0	
		上电	0	0	0	0	0	0	0	0	
		/RESET 和WDT	0	0	0	0	0	0	0	0	
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P	
0X1F	BANK 1, R1F PRDBL	位名称	PRDB7	PRDB6	PRDB5	PRDB4	PRDB3	PRDB2	PRDB1	PRDB0	
		上电	0	0	0	0	0	0	0	0	
		/RESET 和WDT	0	0	0	0	0	0	0	0	
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P	
0X20	BANK 1, R20 PRDBH	位名称							PRDB9	PRDB8	
		上电	0	0	0	0	0	0	0	0	
		/RESET 和WDT	0	0	0	0	0	0	0	0	
		从休眠/空闲模式 唤醒	0	0	0	0	0	0	0	P	P
0X21	BANK 1, R21 DTBL	位名称	DTB7	DTB6	DTB5	DTB4	DTB3	DTB2	DTB1	DTB0	
		上电	0	0	0	0	0	0	0	0	
		/RESET 和WDT	0	0	0	0	0	0	0	0	
		从休眠/空闲模式 唤醒	0	0	0	0	0	P	P	P	P
0X22	BANK 1, R22 DTBH	位名称							DTB9	DTB8	
		上电	0	0	0	0	0	0	0	0	
		/RESET 和WDT	0	0	0	0	0	0	0	0	
		从休眠/空闲模式 唤醒	0	0	0	0	0	0	0	P	P

(延续)

地址	Bank 名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0X23	BANK 1, R23 TMRBL	位名称	TMRB7	TMRB6	TMRB5	TMRB4	TMRB3	TMRB2	TMRB1	TMRB0
		上电	0	0	0	0	0	0	0	0
		/RESET 和WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P
0X24	BANK 1, R24 TMRBH	位名称							TMRB9	TMRB8
		上电	0	0	0	0	0	0	0	0
		/RESET 和WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	0	0	0	0	0	0	0	P
0X33	Bank 1 R33 URCR	位名称	UINVEN	UMODE1	UMODE0	BRATE2	BRATE1	BRATE0	UTBE	TXE
		上电	0	0	0	0	0	0	1	0
		/RESET 和WDT	0	0	0	0	0	0	1	0
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P
0X34	Bank 1 R34 URS	位名称	URTD8	EVEN	PRE	PRERR	OVERR	FMERR	URBF	RXE
		上电	U	0	0	0	0	0	0	0
		/RESET 和WDT	P	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P
0X35	Bank 1 R35 URTD	位名称	URTD7	URTD6	URTD5	URTD4	URTD3	URTD2	URTD1	URTD0
		上电	U	U	U	U	U	U	U	U
		/RESET 和WDT	P	P	P	P	P	P	P	P
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P
0X36	Bank 1 R36 URRD1	位名称	URRD7	URRD6	URRD5	URRD4	URRD3	URRD2	URRD1	URRD0
		上电	U	U	U	U	U	U	U	U
		/RESET 和WDT	P	P	P	P	P	P	P	P
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P
0X37	Bank 1 R37 URRDH	位名称	URRD8	-	-	-	-	-	-	URSS
		上电	U	U	U	U	U	U	U	U
		/RESET 和WDT	P	U	U	U	U	U	U	P
		从休眠/空闲模式 唤醒	P	U	U	U	U	U	U	P

(延续)

地址	Bank 名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0X45	Bank 1 R45 TBPTL	位名称	TB7	TB6	TB5	TB4	TB3	TB2	TB1	TB0
		上电	0	0	0	0	0	0	0	0
		/RESET 和WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P
0X46	Bank 1 R46 TBPTH	位名称	HLB	GP	GP	GP	TB11	TB10	TB9	TB8
		上电	0	0	0	0	0	0	0	0
		/RESET 和WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P
0X47	Bank 1 R47 STKMON	位名称	STOV	-	-	-	STL3	STL2	STL1	STL0
		上电	0	U	U	U	0	0	0	0
		/RESET 和WDT	0	U	U	U	0	0	0	0
		从休眠/空闲模式 唤醒	P	U	U	U	P	P	P	P
0X48	Bank 1 R48 PCH	位名称	-	-	-	-	PC11	PC10	PC9	PC8
		上电	U	U	U	U	0	0	0	0
		/RESET 和WDT	U	U	U	U	0	0	0	0
		从休眠/空闲模式 唤醒	U	U	U	U	P	P	P	P
0X49	Bank 1 R49 HLVDCR	位名称	HLVDEN	IRVSF	VDSB	VDM	HLVDS3	HLVDS2	HLVDS1	HLVDS0
		上电	0	0	1	0	1	1	1	1
		/RESET 和WDT	0	0	1	0	1	1	1	1
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P
0X50 ~ 0X7F	Bank 0 R50~R7F	位名称	-	-	-	-	-	-	-	-
		上电	U	U	U	U	U	U	U	U
		/RESET 和WDT	P	P	P	P	P	P	P	P
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P
0X80 ~ 0XFF	Bank 0~3 R80~RFF	位名称	-	-	-	-	-	-	-	-
		上电	U	U	U	U	U	U	U	U
		/RESET 和WDT	P	P	P	P	P	P	P	P
		从休眠/空闲模式 唤醒	P	P	P	P	P	P	P	P

6.5 中断

EM88F712N有15个中断（4个外部，11个内部），如下所示：

中断源	使能条件	Int. 标志	Int. 向量	优先级	
内部/外部	复位	-	0	高0	
外部	INT	ENI + EXIE=1	EXSF	2	1
外部	引脚状态改变	ENI + ICIE=1	ICSF	4	2
内部	HLVD	ENI+HLVDEN & HLVDIE=1	HLVDSF	8	3
外部	比较器	ENI+CMPIE=1	CMPSF	A	4
内部	SPI	ENI + SPIE=1	SPI SF	C	5
内部	AD	ENI + ADIE=1	ADSF	10	6
内部	TC1	ENI + TC1IE=1	TC1DASF TC1DBSF	12	7
内部	PWMPA	ENI+PWMPAIE=1	PWMPASF	14	8
内部	PWMDA	ENI+PWMDAIE=1	PWMDASF	16	9
内部	PWMPB	ENI+PWMPBIE=1	PWMPBSF	24	10
内部	PWMDB	ENI+PWMDBIE=1	PWMDBSF	26	11
内部	UART 接收错误	ENI+UERRIE=1	UERRSF	2E	12
内部	UART 接收	ENI + URIE=1	URSF	30	13
内部	UART 发送	ENI + UTIE=1	UTSF	32	14
外部	系统保持	ENI + SHIE=1	SHSF	34	15

Bank 0 R15~R1A是中断状态寄存器，其相关标志位记录相应中断请求。Bank 0 R1B~R20是中断屏蔽寄存器。全局中断由ENI指令使能，并由DISI指令禁止。当其中一个使能的中断发生时，下一条指令将从其中断向量处开始执行。在离开中断服务程序或使能中断之前，必须通过指令清除中断标志位以避免中断嵌套。

无论其屏蔽位的状态或ENI的执行情况如何，中断状态寄存器中的标志（ICSF位除外）都会置位。RETI指令结束中断服务程序并使能全局中断（等同执行ENI）。

外部中断配有数字噪声抑制电路（输入脉冲小于4个系统时钟将作为噪声消除），但在低频XTAL振荡器（LXT）模式下，噪声抑制电路被禁止。当外部中断（使能时）产生（下降沿）时，将从地址0X02H开始执行下一条指令。

在执行中断子程序之前，ACC，R3（位0~位4）和R4寄存器的内容由硬件保存。如果发生另一个中断，ACC，R3（Bit 0~Bit 4）和R4寄存器将被新的中断替换。中断服务程序结束后，ACC，R3（Bit 0~Bit 4）和R4将被恢复。

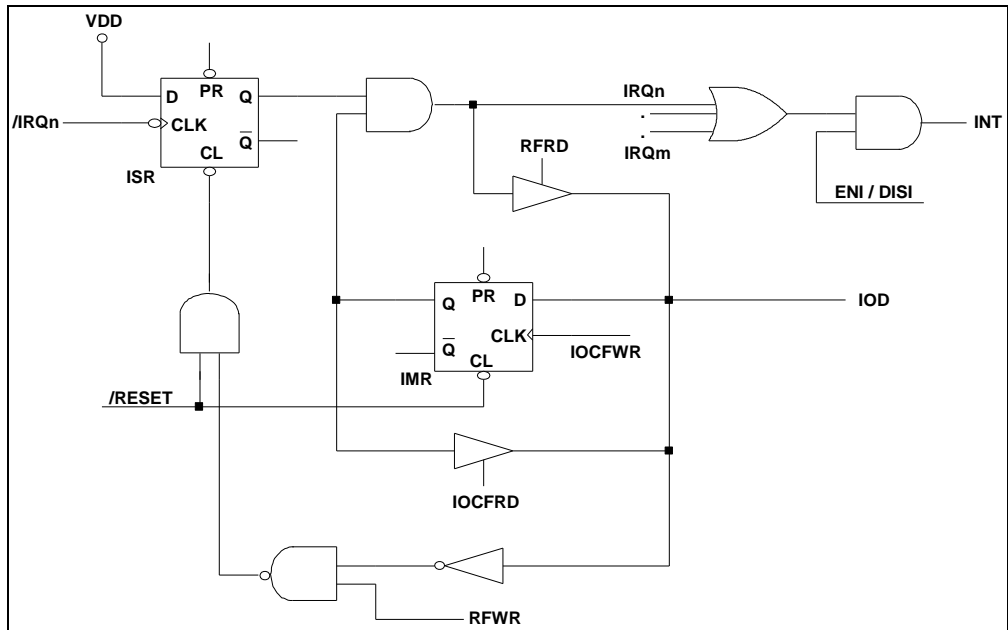


图 6-9a 中断输入电路

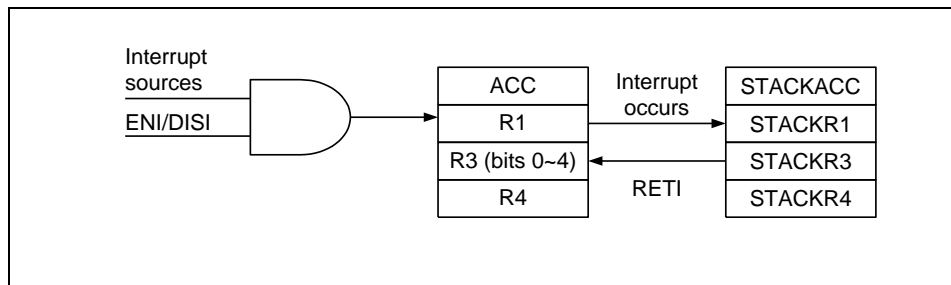


图 6-9b 中断备份框图

这是一个12位逐次逼近型模数转换器（SAR ADC）。SAR ADC有两个参考电压。正参考电压可通过设置ADCR2中的VREFN，VREFP和VPIS2~0位来选择内部AVDD，内部电压源或外部输入引脚。连接到外部正参考电压比使用内部AVDD提供更高的精度。

6.6.1 ADC 数据寄存器

AD转换完成后，结果将加载到ADDH和ADDL。如果ADIE使能，则ADSF置位。

6.6.2 A/D 采样时间

逐次逼近型AD转换器的精度，线性度和速度取决于ADC的特性。源阻抗和内部采样阻抗直接影响采样保持电容充电所需的时间。应用程序控制采样时间的长度以满足指定的精度的需要。在VDD = 5V时，建议模拟源的最大阻抗为10kΩ。选择模拟输入通道后，必须在AD转换开始之前完成此等待时间。

6.6.3 A/D 转换时间

CKR2~0选择转换时间(T_{AD})。这允许MCU以最高频率运行而不会牺牲AD转换的精度。下表展示了T_{AD}与最高工作频率之间的关系。对于3V~5.5V，T_{AD}为0.5μs，对于2.5V~3V，T_{AD}为2μs。

系统模式	CKR[2:0]	操作 ADC 的时钟 (F _{AD} = 1 / T _{AD})	最大. F _{Main} (V _{DD} = 3V ~ 5.5V)	最大. F _{Main} (V _{DD} = 2.5V ~ 3V)
正常模式	000	F _{Main} / 16	16 MHz	8 MHz
	001	F _{Main} / 8	16 MHz	4 MHz
	010	F _{Main} / 4	8 MHz	2 MHz
	011	F _{Main} / 2	4 MHz	1 MHz
	100	F _{Main} / 64	16 MHz	16 MHz
	101	F _{Main} / 32	16 MHz	16 MHz
	110	F _{Main} / 1	2 MHz	0.5 MHz
	111	F _{Sub}	F _s	F _s
低速模式	xxx	F _{Sub}	F _s	F _s

* 转换时间= 采样和保持(SHS[1:0]=10, 8 * T_{AD}) + 12 * 位转换时间(12 * T_{AD}) + 设置 ADSTART 位和启动第一个 T_{AD} 之间的延迟时间。

6.6.4 休眠模式下的ADC操作

为了获得更准确的ADC值并降低功耗，AD转换在休眠模式期间保持运行。执行SLEP指令时，除振荡器，TC1，PWMA~C和AD转换外，所有MCU操作都将停止。

AD转换视为已完成，具体取决于：

1. Bank 0-R3E寄存器的ADRUN位清“0”。
2. Bank 0-R14寄存器的ADSF位设置为“1”。
3. Bank 0-R10寄存器的ADWK位设置为“1”并从ADC转换唤醒（在休眠模式下它保持工作状态）。

4. 如果Bank 0-R1B的ADIE位使能且执行“DISI”指令，则唤醒后执行下一条指令。
5. 如果Bank 0-R1B的ADIE位使能且执行“ENI”指令，则唤醒并进入中断向量。
6. 如果Bank 0-R1B的ADIE位使能且执行“ENI”指令，则进入中断向量。

转换完成后，结果将载入ADDL和ADDH寄存器。如果ADWK已被使能，则单片机将被唤醒。否则，无论ADP位的状态如何，AD转换都将被关闭。

6.6.5 编程过程/注意事项

按照以下步骤从ADC获取数据:

1. 未进行数据转换的AD引脚必须设置为高阻输入，不能设置为输出引脚（上拉或下拉）。
2. 设置ADCR1 / ADCR2寄存器以配置AD模块：
 - a) 定义AD转换时钟速率（CKR2~0）
 - b) 选择ADC的VREFS输入源
 - c) 将ADP位设置为“1”以开始采样
3. 选择ADC输入通道(ADIS4~0)
4. 使能与步骤3中选择的ADC输入通道相应的AD转换引脚(ADCR1~2)。
5. 如果使用唤醒功能，则将ADWK位设置为“1”。
6. 如果使用中断功能，将ADIE位设置为“1”。
7. 如果使用中断功能，则设置“ENI”指令。
8. 将ADRUN位设置为“1”
9. 写“SLEP”指令或轮询。
10. 等待唤醒或ADRUN位清“0”，状态标志（ADSF）置“1”，或发生ADC中断。
11. 读取ADDL和ADDH转换数据寄存器。如果此时ADC输入通道发生变化，则ADDL和ADDH值可以清除为“0”。
12. 清除状态标志（ADSF）。
13. 关闭所选的AD转换引脚功能（ADER1~2）。
14. 如有必要，进入下一个转换程序并跳转到步骤3或4.，在下次采集开始之前，至少需要等待2个 T_{AD} 。另外，设置ADRUN = 1必须晚于设置ADP = 1，并且间隔也是2个 T_{AD} 。

有关实际程序设置，请参阅程序演示中的红色部分。

如果未遵循上述过程，则AD转换值可能出现非预期值。

※ 注意:

1. 为了获得准确的值，必须避免在AD转换期间I / O引脚中的任何数据传输。
2. 设置寄存器的顺序

- 在设置AD转换引脚（**ADER1~2**）之前，必须设置相应的输入通道（**ADISR**）和**ADC电源（ADP = 1）**。
 - **AD转换完成后，关闭AD转换引脚功能（ADER1~2）**。
3. 未进行数据转换的**AD引脚必须设置为高阻抗输入引脚**。例如，如果**P52，P53和P54（AD0~2）**是AD引脚，则必须将**P53和P54**设置为高阻输入引脚，以开始**P52 AD**数据转换。同样，要开始**P53 AD**数据转换，必须将**P52和P54**设置为高阻抗输入引脚。
[**P52，P53和P54**可在程序初始化期间设置为高阻抗输入引脚]

6.6.6 检测内部VDD的编程步骤

上一节所述ADC操作步骤，在检测VDD时也应遵循，不同之处在于，在开始ADC转换之前，VDD的首次检测已准备就绪。因此，在检测VDD时：

应该注意的是，在开始AD转换操作之前，必须将通道切换到 $1/2VDD$ ，需要在AD转换之前启动分压器。需要注意的几点是，在VDD引脚上加电容可增加转换值的精度，或者多转换几次，取最后几个数据的平均值，以提高数据的可靠性。

请注意，在不检测VDD时，请勿将通道切换为 $1/2VDD$ 。为避免耗电，须将通道切换到其他模拟转换通道，以关闭电阻分压器。以上需要用户注意。

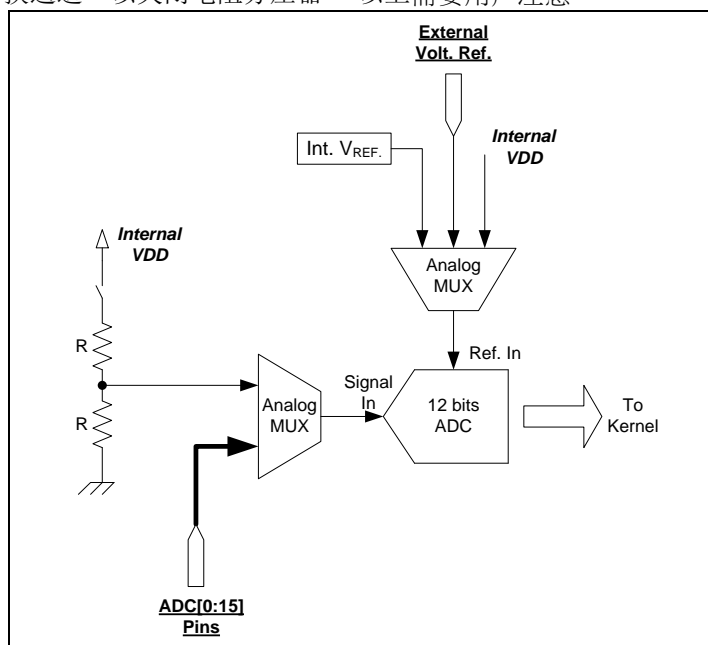


图 6-11 ADC 和 VDD 检测框图

6.6.7 示例演示程序

以下是使用 ADC 功能的示例，演示了单个数据转换。用户可以根据需要进行不同的设置。

A. 定义系统控制寄存器

```
IAR    == 0X00           ; 间接寻址寄存器
SR     == 0X03           ; 状态寄存器
WUCR1 == 0x10           ; 唤醒控制寄存器 1
        ADWK == WUCR1.4
SFR1   == 0x14           ; 状态标志寄存器 1
        ADSF == SFR1.4
IMR1   == 0x1B           ; 中断屏蔽寄存器 1
        ADIE == IMR1.4
```

B. 定义I/O控制寄存器

```
PORT5 == 0X05
IOCR5 == 0x0B           ; 端口5的I / O控制寄存器
```

C. ADC 控制寄存器

```
ADCR1 == 0x3E           ; ADC 控制寄存器1
        CKR2 == ADCR1.7
        CKR1 == ADCR1.6
        CKR0 == ADCR1.5
        ADRUN == ADCR1.4
        ADP  == ADCR1.3
        ADOM == ADCR1.2
        SHS1 == ADCR1.1
        SHS0 == ADCR1.0
ADISR == 0x40           ; ADC输入通道选择寄存器
ADER1 == 0x41           ; ADC输入控制寄存器 1
ADER2 == 0x42           ; ADC输入控制寄存器 2
ADDL  == 0x43           ; 内容是ADC的结果[7:0]
ADDH  == 0x44           ; 内容是ADC的结果[11:8]
```

D. 定义通用寄存器

```
ADCTMP0 == 0x50         ;
ADCTMP1 == 0x51         ;
```

E. 程序开始

```
ORG 0x00                ; 初始地址
```

```
JMP INITIAL ;
ORG 0x12 ; ADC 中断向量
JMP ADC_Int
;
; (User program section)
;
ADC_Int:
MOV A, ADDH ; 读取AD数据缓冲区的高字节
MOV ADCTMP0,A
MOV A, ADDL ; 读取AD数据缓冲区的低字节
MOV ADCTMP1,A
BC ADSF ; 清除ADSF位
BC ADER1, 2 ; 禁止P54 (AD2) 作为模拟
; 输入引脚

RETI

INITIAL:
MOV A,@0xFF ; 将端口5定义为输入引脚
MOV IOCR5, A

MOV A, @0B00001000 ; AD 上电 (ADP=1), 设置时钟
; 估为 fosc/16

MOV ADCR1, A
BS ADWK ; 使能ADC的ADWK唤醒功能
BS ADIE ; 使能ADIE的中断功能
ENI ; 使能中断功能

En_ADC:;
MOV A, @0x02 ; 将AD2定义为模拟输入
MOV ADISR, A
BS ADER1, 2 ; 将P54 (AD2) 设为模拟
; 输入通道
BS ADRUN ; 开始运行ADC
SLEP

; 如果采用中断功能, 则可以忽略以下九行
;
; (用户程序部分)
```

```

;
POLLING:
JBS  ADSF                ; 连续检查ADSF位
JMP  POLLING            ;  ADRUN位将被设置为1作为AD转换
                          ;  已完成
MOV  A,  ADDH           ;  读取AD数据缓冲区的高字节
MOV  ADCTMP0, A
MOV  A,  ADDL           ;  读取AD数据缓冲区的低字节
MOV  ADCTMP1, A
BC   ADSF               ;  清除 ADSF 位

BC   ADER1, 2        ;  禁止 P54 (AD2) 充当模拟输入引脚

```

6.7 定时器

定时器1可作为一个8位递增计数器.

R_BANK	地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Bank 0	0x24	TC1CR1	TC1S	TC1RC	TC1SS1	TC1MOD	TC1FF	TC1OMS	TC1IS1	TC1IS0
			R/W	R/W	R/W	R/W	R	R/W	R/W	R/W
Bank 0	0x25	TC1CR2	TC1M2	TC1M1	TC1M0	TC1SS0	TC1CK3	TC1CK2	TC1CK1	TC1CK0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 0	0x26	TC1DA	TC1DA7	TC1DA6	TC1DA5	TC1DA4	TC1DA3	TC1DA2	TC1DA1	TC1DA0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 0	0x27	TC1DB	TC1DB7	TC1DB6	TC1DB5	TC1DB4	TC1DB3	TC1DB2	TC1DB1	TC1DB0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 0	0x15	SFR2	-	-	-	-	-	-	-	TC1DASF
			-	-	-	-	-	-	-	-
Bank 0	0x19	SFR6	-	-	-	-	-	-	-	TC1DBSF
			-	-	-	-	-	-	-	-
Bank 0	0x1C	IMR2	-	-	-	-	-	-	-	TC1DIE
			-	-	-	-	-	-	-	-

6.7.1 定时器/计数器模式

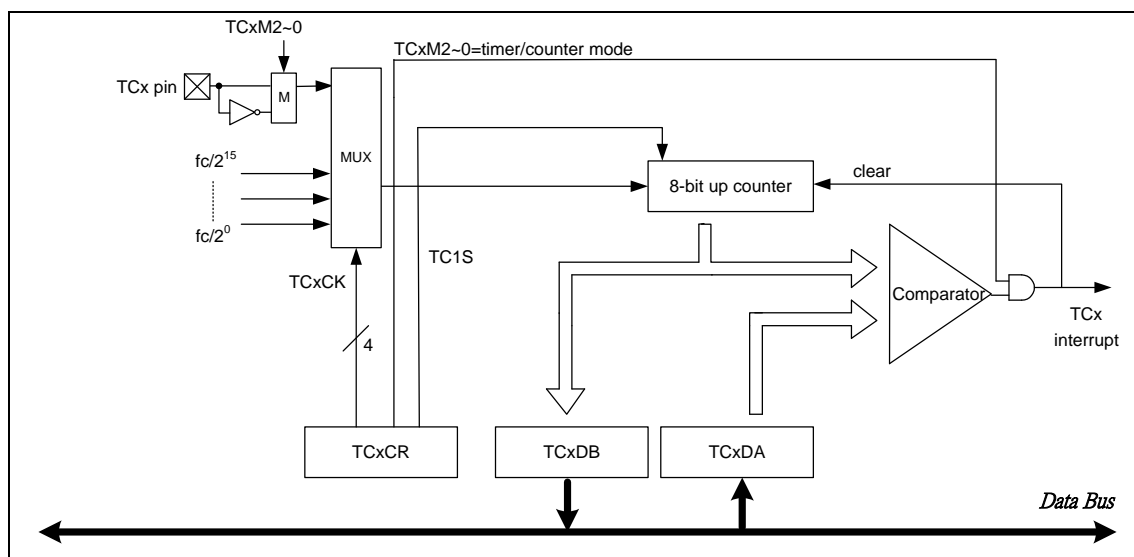


图 6-12a 定时器/计数器模式框图

在定时器/计数器模式下，使用内部时钟或TCx引脚进行递增计数。当递增计数器的内容与TCxDA匹配时，产生中断并清除计数器。计数器清除后恢复计数。通过将TCxRC设置为“1”，将递增计数器的当前内容加载到TCxDB中。

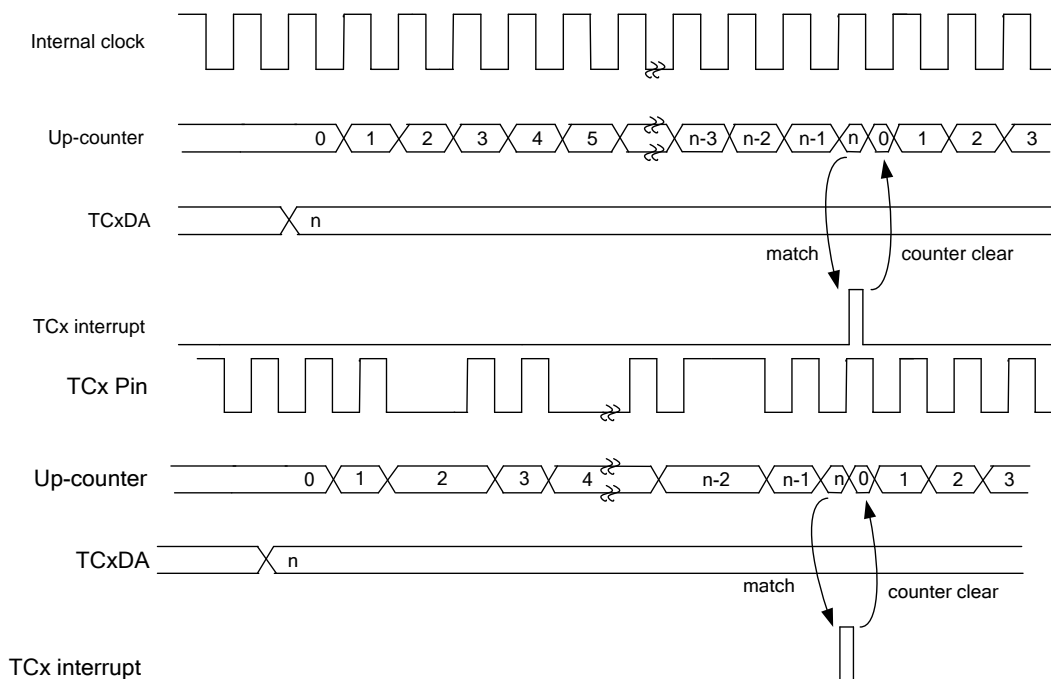


图 6-12b 定时器/计数器模式波形

6.7.2 窗口模式

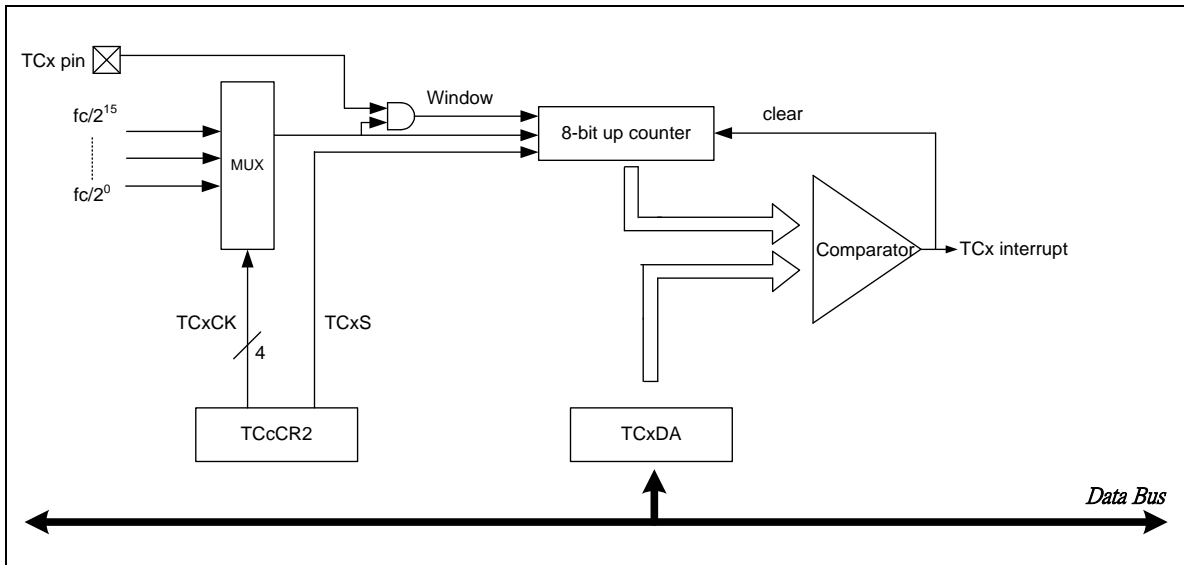


图 6-13a 窗口模式框图

在窗口模式下，在脉冲的上升沿执行递增计数，该脉冲是内部时钟和TCx引脚（窗口脉冲）的逻辑AND。当递增计数器的内容与TCxDA匹配时，产生中断并清除计数器。频率（窗口脉冲）必须低于所选的内部时钟。

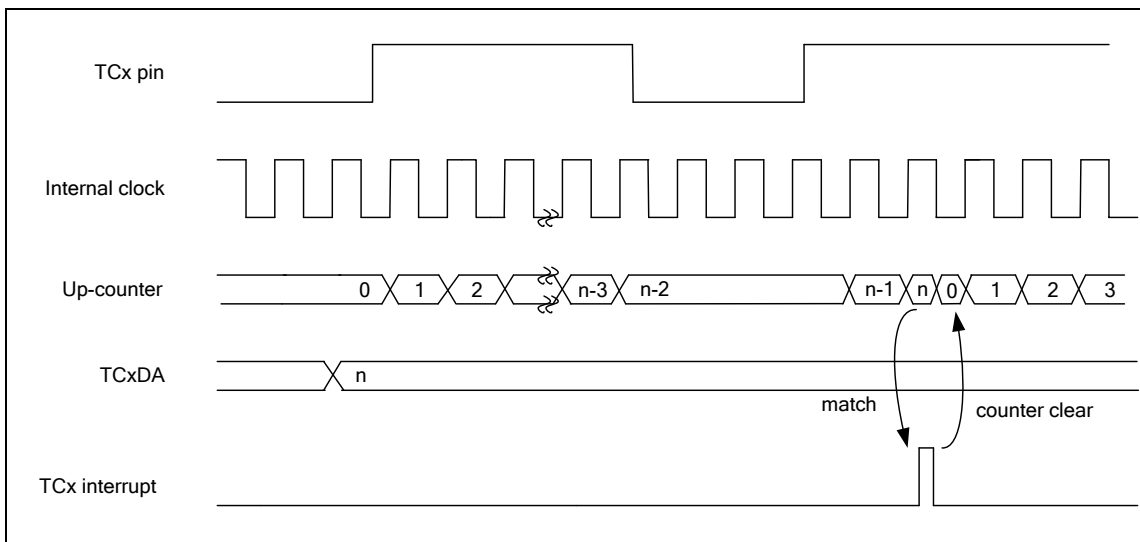


图 6-13b 窗口模式波形

6.7.3 捕捉模式

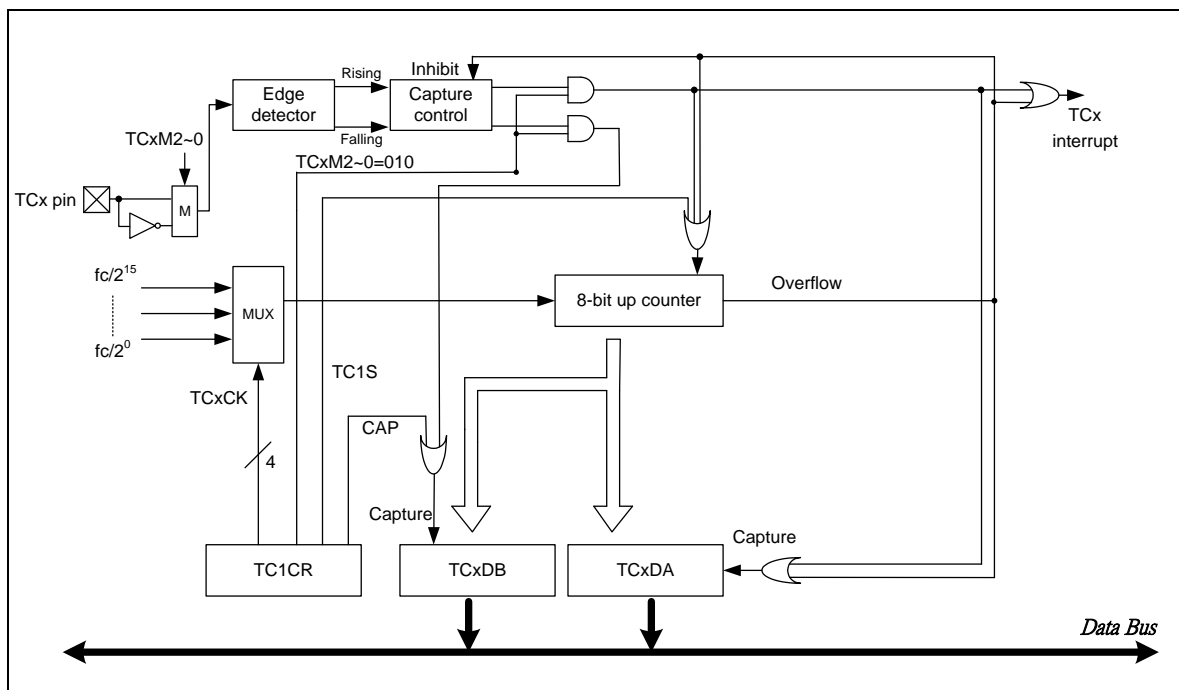


图 6-14a 捕捉模式框图

在捕捉模式下，测量TCx输入引脚的脉冲宽度，周期和占空比，并可用于解码遥控信号。计数器由内部时钟自由运行。在TCx引脚的上升沿（下降沿），计数器的内容装入TCxDA，然后计数器清零并产生中断。在TC1引脚的下降沿（上升沿），计数器的内容被装入TCxDB。此时，计数器仍在计数。一旦TCx引脚的下一个上升沿被触发，计数器的内容就会被加载到TCxDA中，计数器被清零并再次产生中断。如果在检测到边沿之前溢出，则将FFH装入TCxDA并产生溢出中断。在中断处理期间，可以通过检查TCxDA值是否为FFH来确定是否存在溢出。在产生中断（捕捉到TCxDA或溢出检测）之后，将暂停捕捉和溢出检测，直到读出TCxDA。

- (1) 正常动作
- (2) 不能被中断
- (3) 小于2个定时器时钟的信号无法识别
- (4) DA 溢出
- (5) DB 溢出
- (6) 在信号上升沿之后DB溢出将重新计数

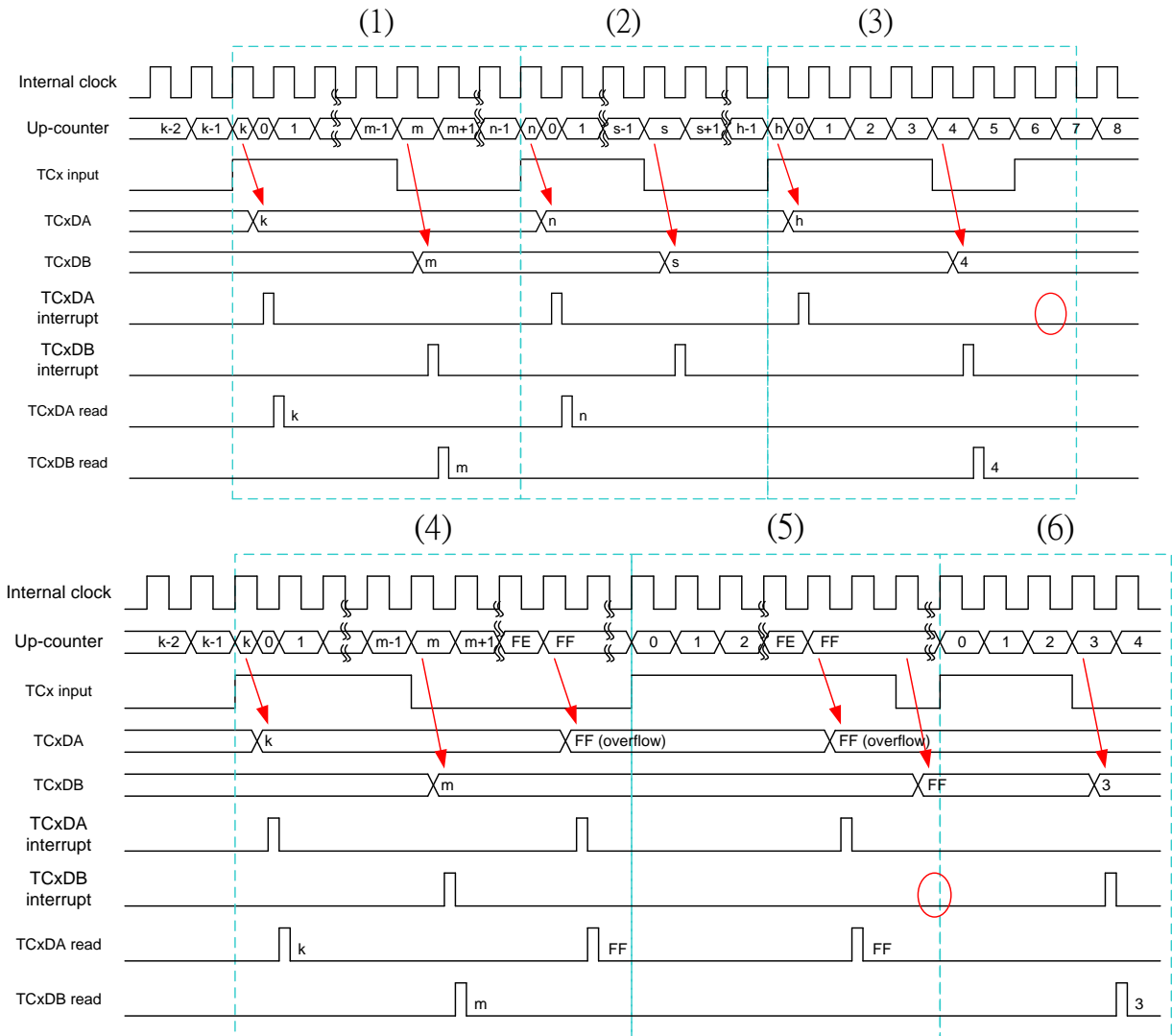


图 6-14b 捕捉模式波形

6.7.4 可编程分频器输出模式和脉冲宽度调制模式

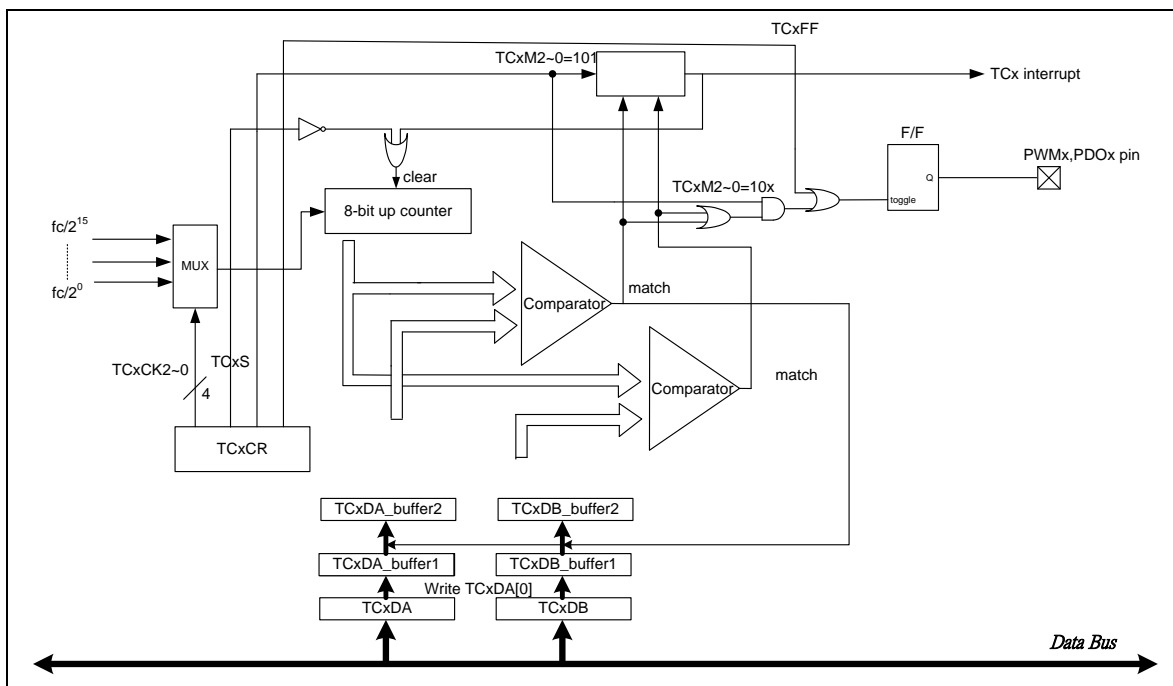


图 6-15a PDO/PWM 模式框图

■ 可编程分频器输出(PDO)

在可编程分频器输出（PDO）模式下，使用内部时钟执行递增计数。将TCxDA的内容与递增计数器的内容进行比较。如果匹配，翻转F/F输出并清除计数器。F/F输出经反相后输出到PDO引脚。该模式可以产生50%的占空比脉冲输出。复位期间PDO引脚初始化为“0”。每次翻转PDO输出时都会产生TCx中断。

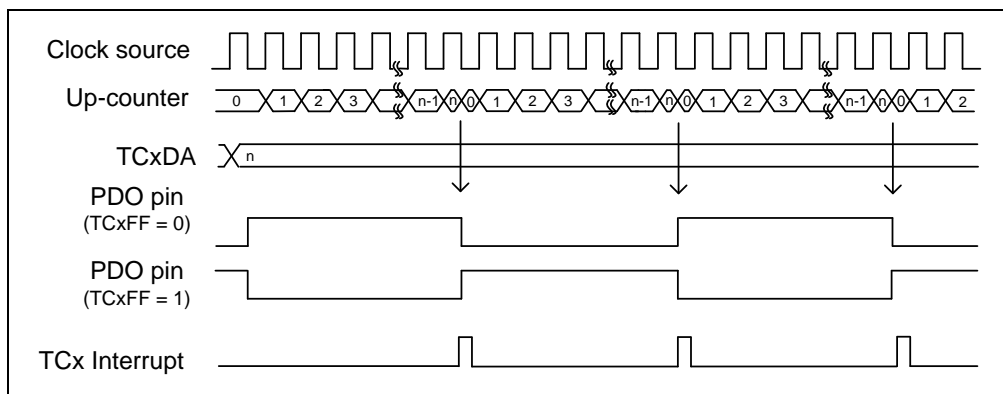


图 6-15b PDO 模式波形

6.8 PWM (脉冲宽度调制)

R_BANK	地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Bank 0	0x16	SFR3					PWMBPSF	PWMBDSF	PWMAPSF	PWMADSF
							F	F	F	F
Bank 0	0x1D	IMR3					PWMBPIE	PWMBDIE	PWMAPIE	PWMADIE
							R/W	R/W	R/W	R/W
Bank 1	0x14	DeadTCR					DEADTBE	DEADTAE	DEADTP1	DEADTP0
							R/W	R/W	R/W	R/W
Bank 1	0x15	DeadTR					DEADTR3	DEADTR2	DEADTR1	DEADTR0
							R/W	R/W	R/W	R/W
Bank 1	0x16	PWMSCR				DEADS			PWMSBS	PWMSAS
						R/W			R/W	R/W
Bank 1	0x17	PWMACR	PWMAE	IPWMAE	PWMAA	IPWMAA	TAEN	TAP2	TAP1	TAP0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 1	0x18	PRDAL	PRDA7	PRDA6	PRDA5	PRDA4	PRDA3	PRDA2	PRDA1	PRDA0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 1	0x19	PRDAH							PRDA9	PRDA8
									R/W	R/W
Bank 1	0x1A	DTAL	DTA7	DTA6	DTA5	DTA4	DTA3	DTA2	DTA1	DTA0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 1	0x1B	DTAH							DTA9	DTA8
									R/W	R/W
Bank 1	0x1C	TMRAL	TMRA7	TMRA6	TMRA5	TMRA4	TMRA3	TMRA2	TMRA1	TMRA0
			R	R	R	R	R	R	R	R
Bank 1	0x1D	TMRAH							TMRA9	TMRA8
									R	R
Bank 1	0x1E	PWMBCR	PWMBE	IPWMBE	PWMBBA	IPWMBBA	TBEN	TBP2	TBP1	TBP0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 1	0x1F	PRDBL	PRDB7	PRDB6	PRDB5	PRDB4	PRDB3	PRDB2	PRDB1	PRDB0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 1	0x20	PRDBH							PRDB9	PRDB8
									R/W	R/W
Bank 1	0x21	DTBL	DTB7	DTB6	DTB5	DTB4	DTB3	DTB2	DTB1	DTB0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 1	0x22	DTBH							DTB9	DTB8
									R/W	R/W
Bank 1	0x23	TMRBL	TMRB7	TMRB6	TMRB5	TMRB4	TMRB3	TMRB2	TMRB1	TMRB0
			R	R	R	R	R	R	R	R
Bank 1	0x24	TMRBH							TMRB9	TMRB8
									R	R

6.8.1 综述

在PWM模式下，它可产生高达10位分辨率的PWM输出（参见功能框图）。PWM输出由一个周期和一个占空比组成，它使输出保持高电平。PWM的波特率是周期的倒数。图25~28（PWM输出时序）描述了周期和占空比之间的关系。

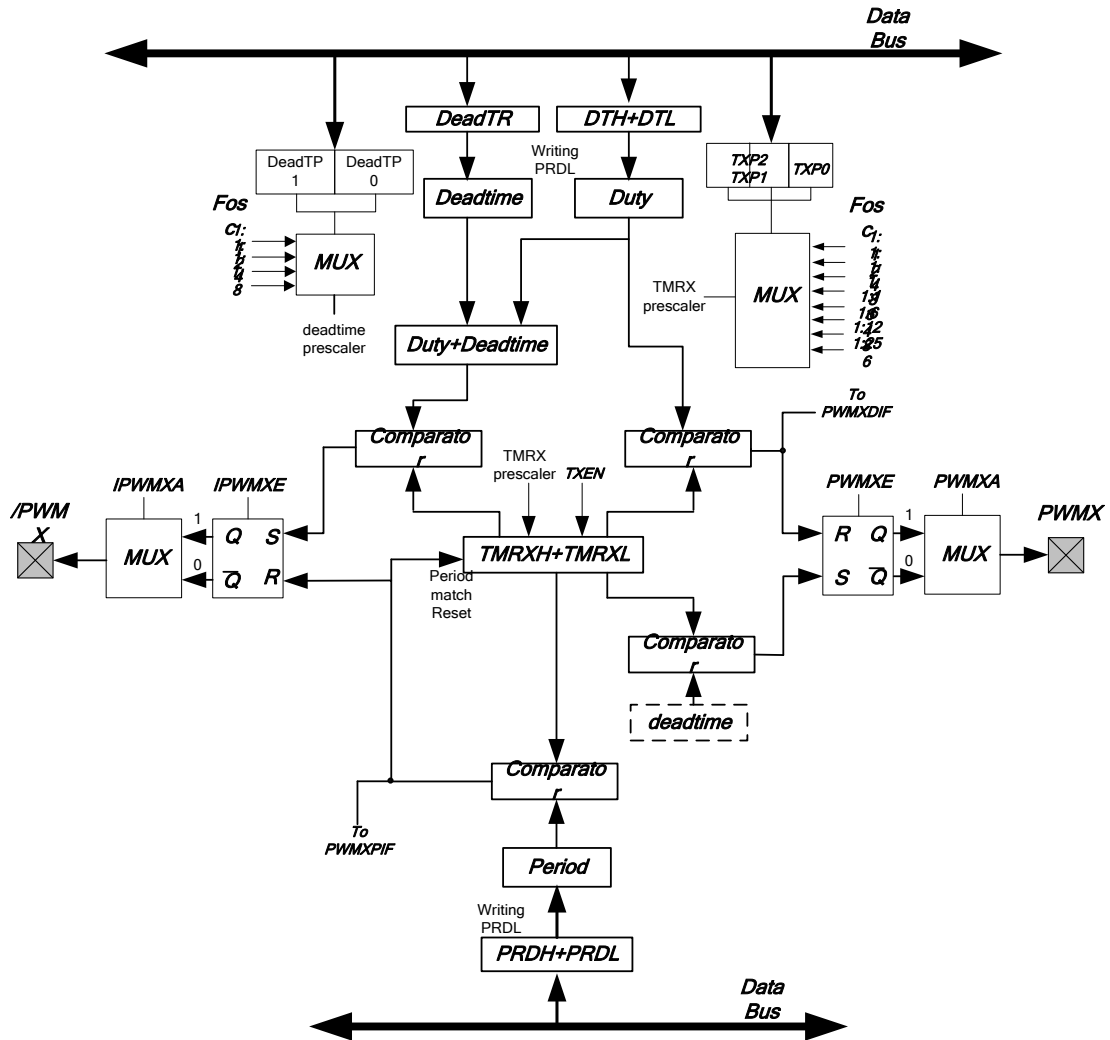


图1 PWM 功能框图

PWM和/ PWM（反向PWM）可单独使用或用作双PWM。单独使用时，PWM和/ PWM之间的有效电平定义有些不同。

例如，设置周期和占空比（周期>占空比），PWMXE = 1/0和IPWME = 0/1，PWMXA = 1/0，IPWMA = 1/0，最后设置TXEN = 1.下图显示PWM 根据不同的PWMXA和IPWMA设置输出时序。

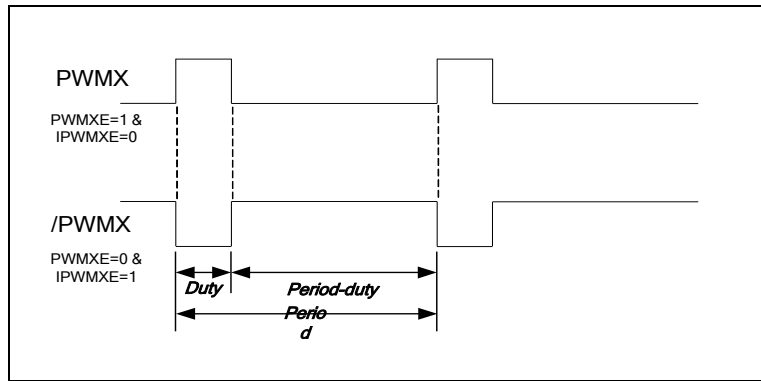


图3 PWM 输出时序(PWMXA=0 和 IPWMA=0)

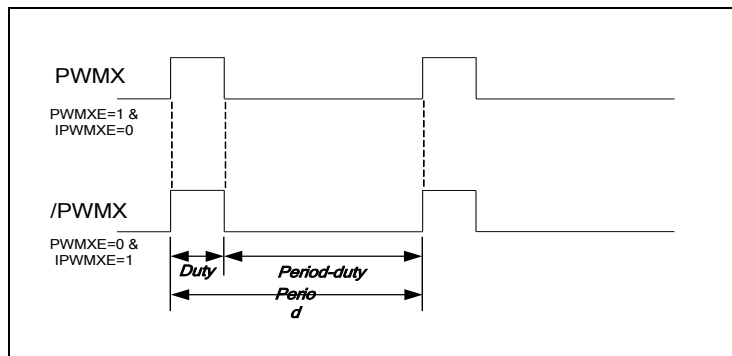


图4 PWM 输出时序 (PWMXA=0 和 IPWMA=1)

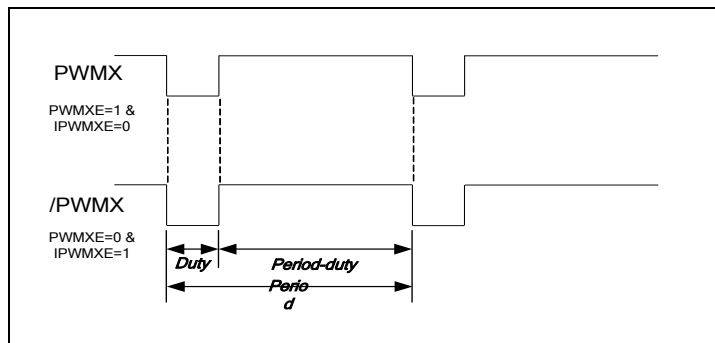


图5 PWM 输出时序 (PWMXA=1 和 IPWMA=0)

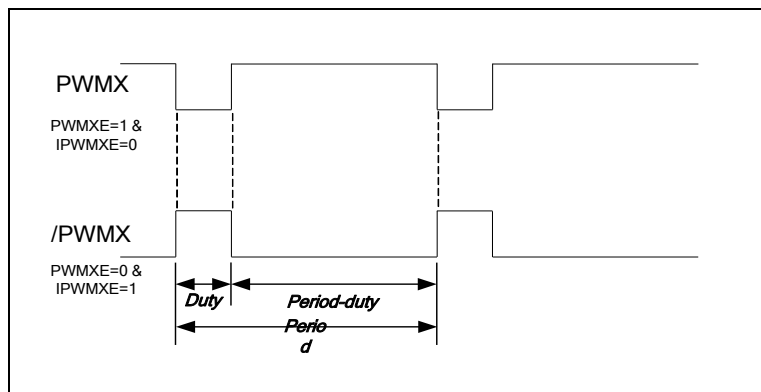


图6 PWM 输出时序 (PWMXA=1 和 IPWMA=1)

关闭操作PWM功能，请参见图31。

6.8.2 递增计时器计数器 (TMRX: TMRAH/TMRAL 或TMRBH/TMRBL)

TMRX是带有可编程预分频器的10位时钟计数器。它们专为PWM模块设计，作为波特率时钟发生器。TMR是只读的。可以通过将TAEN位[BANK1-R1A <3>]，TBEN位[BANK1-R21 <3>]清0来关闭它们以节省功耗。

TMRA和TMRB是内部设计，无法设置。

6.8.3 PWM 时间周期(PRDx: PRDAL/H 或PRDBL/H)

PWM周期为10位分辨率。通过写入PRDX寄存器来定义PWM周期。当TMRX等于PRDX时，下一个周期会发生以下事件：

- TMRX已清除
- PWMX引脚设置为1

注意

如果占空比为0，则不会设置PWM输出

- PWMXIF引脚设置为1

以下公式描述了如何计算PWM周期：

$$Period = (PRDX + 1) \times \left(\frac{1}{F_{osc}} \right) \times \frac{CLKS}{2} \times (TMRX \text{ prescale value})$$

示例：

PRDX = 49; Fosc = 4 MHz; TMRX (0, 0, 0) = 1 : 1,

代码选项寄存器的CLKS位= 0（两个振荡周期）；

那么

$$Period = (49 + 1) \times \left(\frac{1}{4M} \right) \times \frac{2}{2} \times 1 = 12.5 \mu s$$

6.8.4 PWM 占空比周期 (DTX: DTAH/DTAL 或 DTBH/DTBL)

PWM占空比通过写入DTX寄存器来定义，并在TMRX清零时从DTX锁存到DLX。当DLX等于TMRX时，PWMX引脚被清零。DTX可以随时加载。但是，在DLX的当前值等于TMRX时，它才被锁存到DLX中。

以下公式描述了如何计算PWM占空比：

$$Duty \ cycle = (DTX) \times \left(\frac{1}{F_{osc}} \right) \times \frac{CLKS}{2} \times (TMRX \text{ prescale value})$$

示例:

$DTX = 10;$ $F_{osc} = 4 \text{ MHz};$ $TMRX(0, 0, 0) = 1 : 1,$

代码选项寄存器的CLKS位= 0 (两个振荡器周期);

那么

$$Duty\ cycle = (10) \times \left(\frac{1}{4M}\right) \times \frac{2}{2} \times 1 = 2.5\mu s$$

6.8.5 双PWM功能

它由互补PWM (即PWMX和/PWMX) 组成, 一个输出PWM信号, 另一个输出反相PWM信号, 通过编程相关控制寄存器可输出任何脉冲宽度信号。

支持死区时间模式。这意味着可以控制互补PWM信号之间有一个间隔时间, 使互补PWM信号不会相交。

下图7~9展示了双PWM输出波形。

禁止死区时间控制 (DEADTXE = 0)。设定周期和占空比 (周期>占空比)。设置PWMXE & IPWMXE = 1, PWMXA = 0/1, IPWMXA = 0/1, 最后设置TXEN = 1。

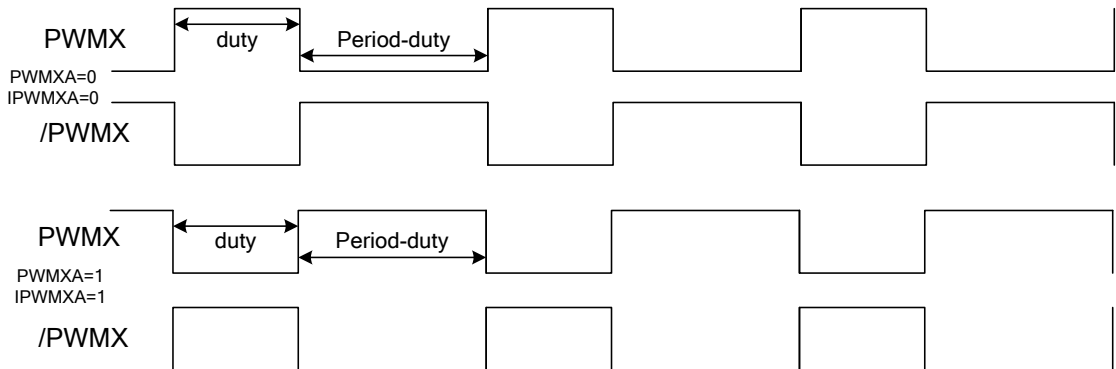


图1 双 PWMX 输出波形(DEADTXE = 0)

设置死区时间> 0 (如果需要, 设置死区时间预分频器)。使能死区时间控制 (DEADTXE = 1)。设定周期和占空比 (周期>占空比)。设置PWMXE & IPWMXE = 1, PWMXA = 0, IPWMXA = 0, 最后设置TXEN = 1.关于在运行时加载新的占空比, 周期和死区时间值, 请参阅子章节PWM编程过程/步骤。

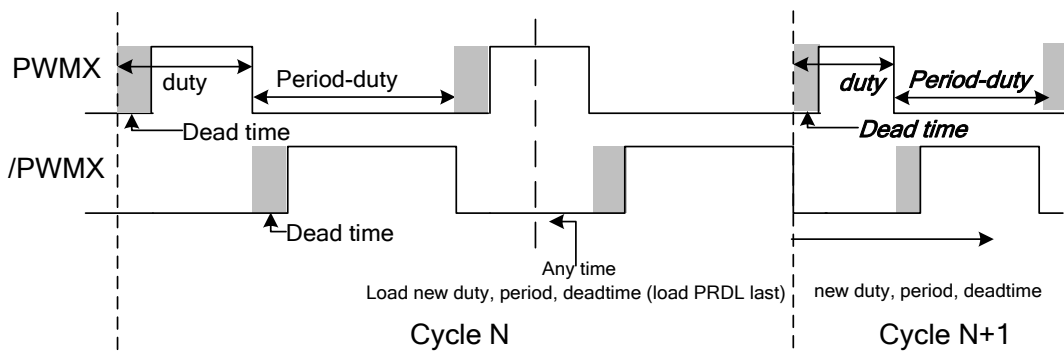


图2 双 PWMX 输出波形(DEADTXE = 1, 死区时间> 0)

用户可以通过设置SDPWMX = 1，利用比较器输出的下降沿来关闭双PWM或单PWM功能。下图展示了如何关闭双PWM。

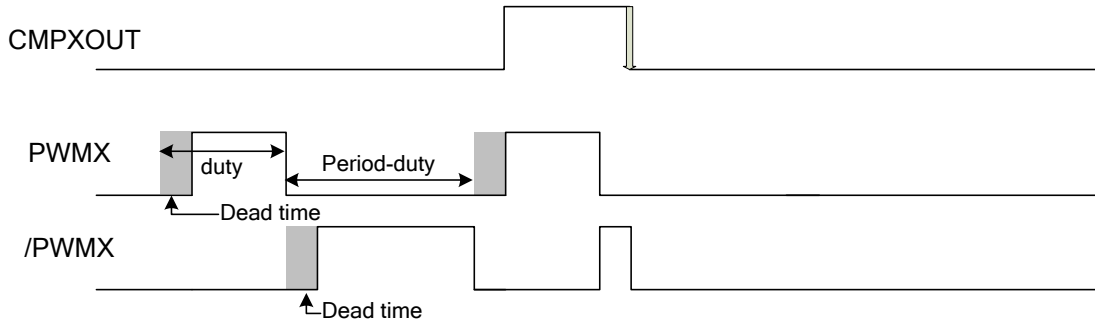


图3 双PWMX输出波形(DEADTXE = 1, 死区时间 ≥ 0, SDPWMX = 1)

6.8.6 比较器

匹配发生时改变输出状态，同时设置TMRXIF标志。

6.8.7 PWM编程过程/步骤

1. 将PWM占空比加载到DT。
2. 加载PWM死区时间（仅适用于双PWM功能）。
3. 将PWM周期加载到PRD。
4. 如果需要，通过写Bank0-R1D使能中断功能。
5. 设置定时器预分频比。
6. 设置PWM占空比的有效电平。
7. 使能PWMX功能，即使能PWMXE控制位。（如果使用双PWM功能，也使能IPWMXE控制位）
8. 最后，使能TMRX功能，即，使能TXEN控制位。

如果应用程序需要在运行时更改PWM占空比，周期和死区时间，请参考以下编程步骤：

1. 随时加载新的占空比和死区时间（如果使用双PWM功能）。
2. 加载新的周期。必须注意装载周期的顺序。当PWM周期的低字节被赋值时，新的PWM周期被加载到电路中。
3. 电路将自动更新新的占空比，周期和死区时间，在下一个PWM周期产生新的PWM波形。

6.9 比较器

R_BANK	地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Bank 0	0x10	WUCR1		CMPWK						
				R/W						
Bank 0	0x14	SFR1		CMPSPF						
				R/W						
Bank 0	0x1B	IMR1		CMPPIE						
				R/W						
Bank 0	0x3A	CMPCR1	CRS	CPOUT	CS1	CS0		CC+S1	CC+S0	SDPWMA
			R/W	R/W	R/W	R/W			R/W	R/W
Bank 0	0x3B	CMPCR2							CIRL2	SDPWMB
									R/W	R/W
Bank 0	0x3C	CMPCR3							CIRL1	CIRL0
								R/W	R/W	

MCU有四个比较器，分别由两个模拟输入和一个输出组成。所有比较器都可以作为OP。比较器可用于将MCU从休眠模式唤醒。比较器电路图如下图所示。

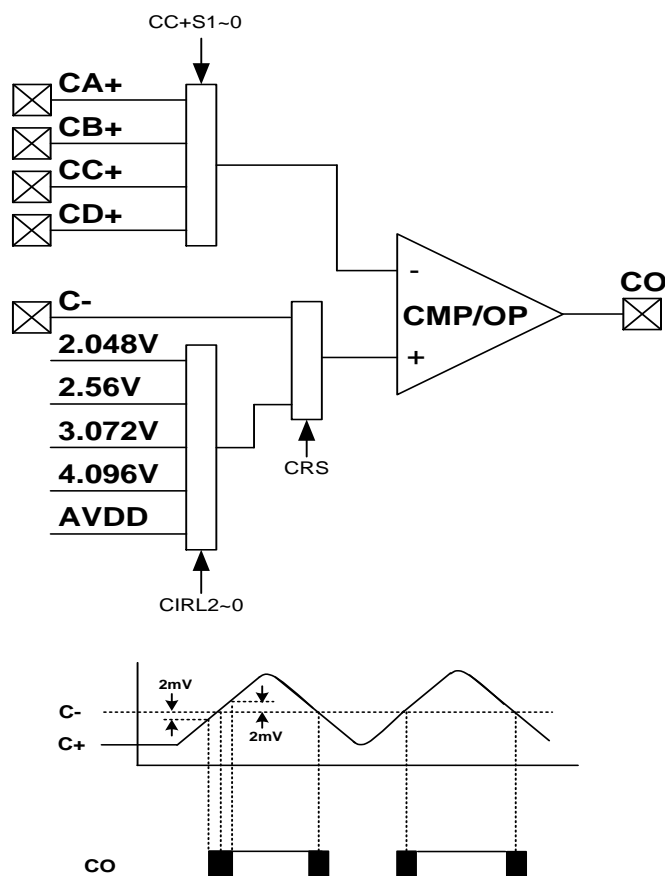


图1 比较器电路图和操作模式

6.9.1 外部参考信号

Cin-端的模拟信号与Cin +端的信号进行比较，比较器的数字输出（CO）依以下几种情况做相应调整：

注意

- 参考信号必须介于Vss和Vdd之间。
- 具有内部参考功能的比较器和相应的引脚可以设置为比较器I/O或通用I/O。
- 比较器的非反相端可以连接到Vref。
- Vref的三个参考电压电平为2.048V、2.56V、3.072V和4.096V。
- CO的下降沿可以关闭相应的PWMx或PWMx和/或PWMx两者，取决于PWMxA和IPWMA。例如，

(CO的下降沿=>PWMA 或 PWMA 和/或 PWMA)

6.9.2 比较器输出

- 比较结果存储在CMPOUT中。
- 引脚（CO）功能由寄存器<CS [1:0]>设置。

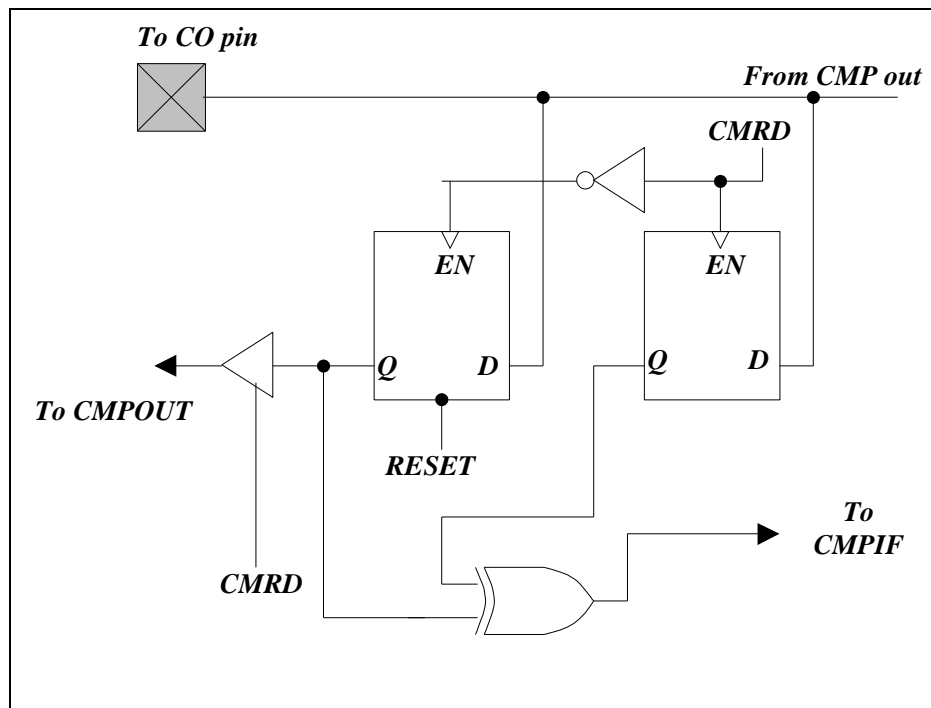


图2 比较器输出配置

6.9.3 比较器中断

- 必须使能CMPXIE,且执行"ENI"使能全局中断。
- 只要比较器输出引脚状态发生变化,就会触发中断
- 引脚状态的实际变化可通过读取位CPXOUT来确定
- 比较器中断标志CMPXIF只能由软件清零

6.9.4 从休眠模式唤醒

- 当CMPXIE = 1且CMPWK = 1时,比较器和中断在休眠模式下保持有效。
- 如果比较器输出状态发生变化,则中断将MCU从休眠模式唤醒。
- 为了节约能源,应考虑功耗。
- 如果在休眠模式期间不使用比较器功能,请在进入睡眠模式之前关闭比较器。

6.10 UART (通用异步接收器/发送器)

UART电路的寄存器

R_BAN	地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Bank 0	0x16	SFR2	-	-	UERRSF	URSF	UTSF	-	-	-
			-	-	R/W	R/W	R/W	-	-	-
Bank 0	0x1C	IMR2	-	-	UERRIE	URIE	UTIE	-	-	-
			-	-	R/W	R/W	R/W	-	-	-
Bank 1	0X33	URCR	UINVEN	UMODE1	UMODE0	BRATE2	BRATE1	BRATE0	UTBE	TXE
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 1	0X34	URS	URTD8	EVEN	PRE	PRERR	OVERR	FMERR	URB	RXE
			W	R/W	R/W	R/W	R/W	R/W	R	R/W
Bank 1	0x35	URTD	URTD7	URTD6	URTD5	URTD4	URTD3	URTD2	URT	URT
			W	W	W	W	W	W	W	W
Bank 1	0X36	URRDL	URRD7	URRD6	URRD5	URRD4	URRD3	URRD2	URR	URR
			R	R	R	R	R	R	R	R
Bank 1	0X37	URRDH	URRD8	-	-	-	-	-	-	-
			R	-	-	-	-	-	-	-

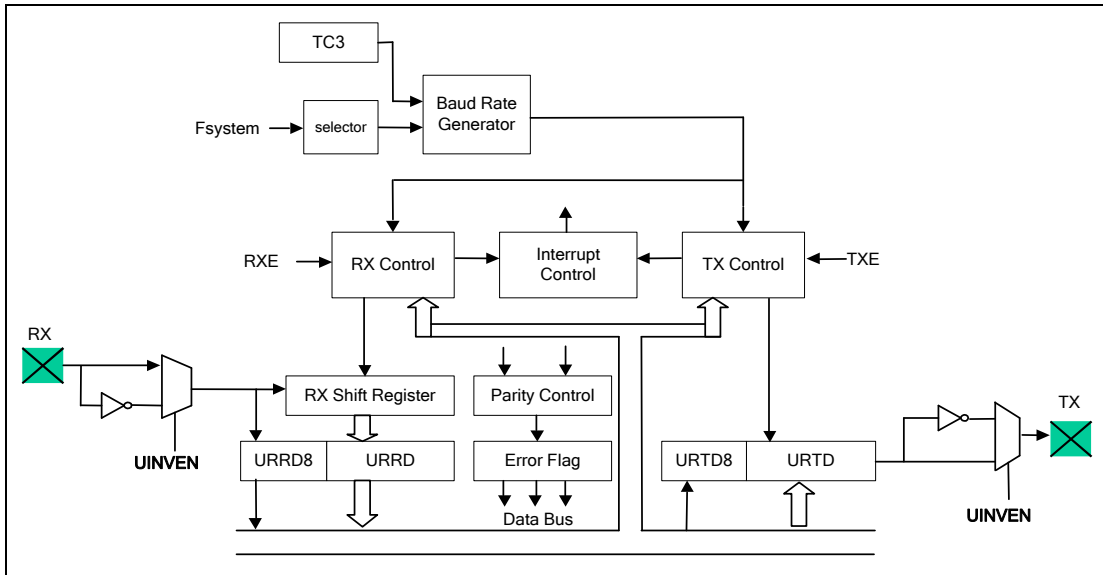


图 6-16 UART 功能框图

在通用异步接收器发送器（UART）中，每一个被发送或接收的字符都由一个起始位和一个停止位组成帧来单独同步。

由于UART具有独立的发送和接收单元，因此可以进行全双工数据传输。发送和接收单元的双缓冲器允许对UART进行连续数据传输。

下图展示了发送或接收一个字符的一般格式。通信信道通常保持在高电平。字符发送或接收以一个低电平的起始位开始。

发送或接收的第一个比特是起始比特(低电平)。接着是数据位,其中最低有效位(LSB)首先传输。数据位后跟奇偶校验位(如果存在)。最后,停止位或多位高电平确认帧的结束。

在接收时,UART在起始位的下降沿同步。当在三个采样期间检测到两个或三个“0”时,它被识别为正常起始位并且开始接收操作。

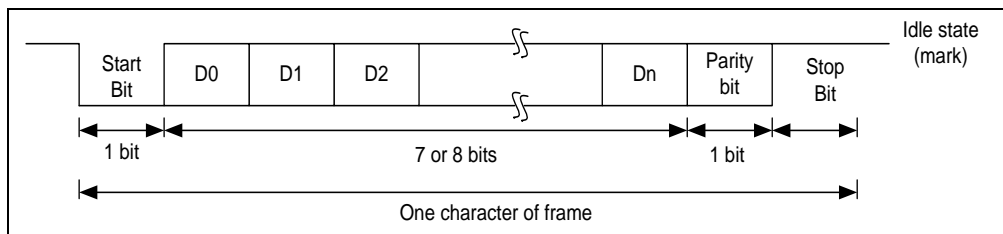


图 6-17 UART 中的数据格式

6.10.1 UART 模式

有三种UART模式。模式1(7位数据)和模式2(8位数据)允许添加奇偶校验位。在模式3中无法使用奇偶校验位。图6-18a展示了每种模式下的数据格式。

		UMODE	PRE	1	2	3	4	5	6	7	8	9	10	11
Mode 1	}	0	0	0	7 bits data							Stop		
		0	0	1	7 bits data							Parity	Stop	
Mode 2	}	0	1	0	8 bits data								Stop	
		0	1	1	8 bits data								Parity	Stop
Mode 3		1	0	X	9 bits data									Stop

图 6-18a UART 模式

6.10.2 发送

在发送串行数据时,UART的操作如下:

1. 将 URCCR1 寄存器的 TXE 位置位以使能 UART 发送功能。
2. 将数据写入 URTD 寄存器,URCCR 寄存器的 UTBE 位将由硬件清零。
3. 然后开始发送。
4. 串行发送的数据按以下顺序从 TX 引脚发送。
5. 起始位:输出一个“0”位。
6. 发送数据:从 LSB 到 MSB 输出 7,8 或 9 位数据。
7. 奇偶校验位:输出一个奇偶校验位(奇数或偶数可选)。
8. 停止位:输出一个“1”位(停止位)。

标记状态：保持输出“1”，直到发送下一个数据的起始位。

发送停止位后，UART产生UTSF中断（如果使能）。

6.10.3 接收

在接收时，UART的操作如下：

1. 将 URS 寄存器的 RXE 位置位以使能 UART 接收功能。UART 监视 RX 引脚，并在检测到起始位时进行内部同步。
2. 接收的数据按从 LSB 到 MSB 的顺序移入 URRD 寄存器。
3. 接收奇偶校验位和停止位。收到一个字符后，URS 寄存器的 URBF 位将设置为“1”。这意味着将发生 UART 中断。
4. UART 进行以下检查：
 - (a) 奇偶校验：接收数据中“1”的个数必须与URS寄存器中奇偶校验设置相匹配。
 - (b) 帧校验：起始位必须为“0”且停止位必须为“1”。
 - (c) 溢出检查：在下一个接收数据加载到URRD寄存器之前，必须清除URS寄存器的URBF位（即应读出URRD寄存器）。

如果任何检查失败，将生成UERRSF中断（如果使能），并在PRERR，OVERR或FMERR位中指示错误标志。应通过软件清除错误标志，否则，当接收到下一个字节时，将发生UERRSF中断。

5. 从 URRD 寄存器读取接收的数据。URBF 位将由硬件置位。

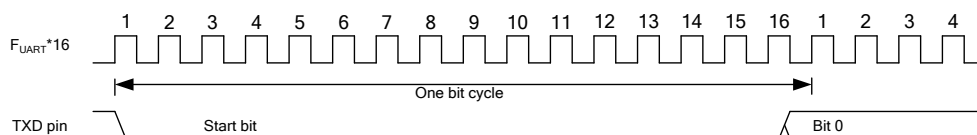
6.10.4 波特率发生器

波特率发生器由一个电路组成，该电路产生一个时钟脉冲，以确定UART中发送/接收的传输速度。

URC寄存器的BRATE2~BRATE0位可以设置所需的波特率。

6.10.5 UART 时序

1. 发送计数器时序:



2. 接收计数器时序:

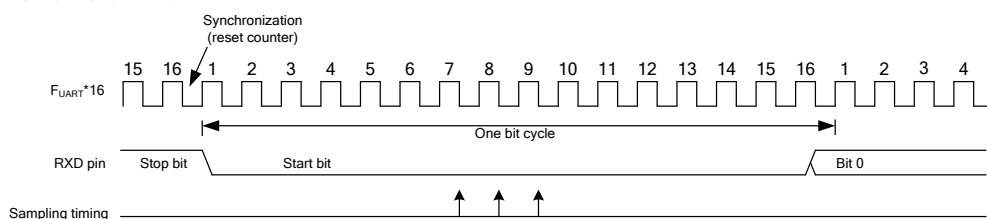


图 6-18b UART时序框图

6.11 SPI (串行外设接口)

R_BANK	地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Bank 0	0X36	SPICR	CES	SPIE	SRO	SSE	SDOC	SBRS2	SBRS1	SBRS0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 0	0X37	SPIS	DORD	TD1	TD0	-	OD3	OD4	-	RBF
			R/W	R/W	R/W	-	R/W	R/W	-	R
Bank 0	0X38	SPIR	SRB7	SRB6	SRB5	SRB4	SRB3	SRB2	SRB1	SRB0
			R	R	R	R	R	R	R	R
Bank 0	0X39	SPIW	SWB7	SWB6	SWB5	SWB4	SWB3	SWB2	SWB1	SWB0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 0	0X18	SFR4	-	-	-	-	SPISF	-	-	-
			-	-	-	-	R/W	-	-	-
Bank 0	0X1E	IMR4	-	-	-	-	SPIIE	-	-	-
			-	-	-	-	R/W	-	-	-

6.11.1 概述和功能

概述:

图6-19和6-20展示了EM88F712N如何通过SPI模块与其他器件通信。如果EM88F712N是主控制器，它通过SCK引脚发送时钟。两个8位数据同时发送和接收。但是，如果EM88F712N被定义为Slave，则其SCK引脚可以设置为输入引脚。数据将继续根据时钟速率和选定边沿进行移位。用户也可以设置SPIS Bit 7 (DORD) 来确定SPI传输顺序; 设置SPICR Bit 3 (SDOC) 控制SDO引脚在串行数据输出后的状态; 并设置SPISbit6 (TD1) 和bit5 (TD0) 以确定SDO状态输出延迟时间。

功能:

1. 可工作在主模式或从模式
2. 三线或四线全双工同步通信
3. 可编程通信波特率
4. 可编程时钟极性，(Bank 0 R36 Bit 7)
5. 读取缓冲区已满的中断标志
6. SPI 传输顺序
7. 串行数据输出后 SDO 状态选择
8. SDO 状态输出延迟时间
9. SPI 握手引脚
10. 最高 4 MHz (最大) 位频率

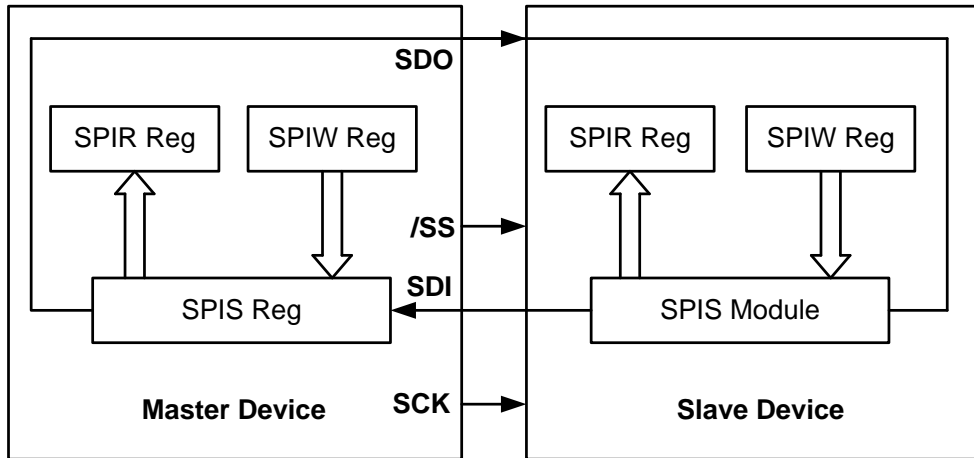


图 6-19 SPI 主/从通信

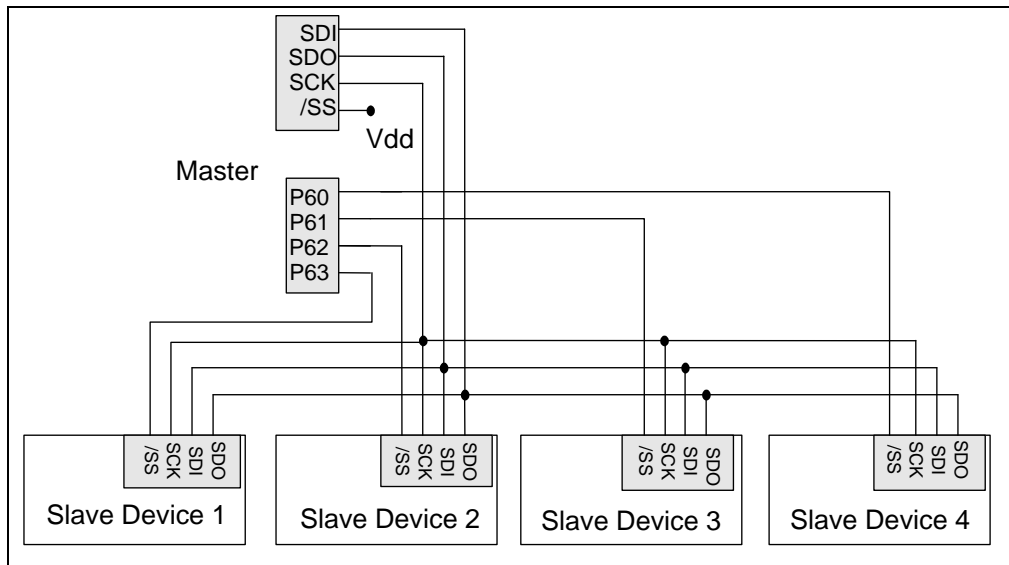


图 6-20 单Slave和多从Slave的SPI配置

下面是每个模块的功能以及如何使用图6-21和6-22中描述的信号进行SPI通信的说明。

- P84/SDA/SI/SEG4: 串行数据输入
- P85/SO/SEG5: 串行数据输出
- P86/SCL/SCK/SEG6: 串行时钟
- P87//SS/AD9/SEG8: /Slave 选择(可选)。在从模式下可能需要此引脚 (/ SS)
- RBF: 由缓冲区满检测器设置
- 缓冲区满检测器：完成8位移位后设置为1。
- SSE: 将数据加载到SPIS寄存器中，然后开始移位。
- SPIS：将字节移入和移出。MSB首先被移位。SPIR和SPIW寄存器同时移位。写入数据后，SPIS开始发送/接收。当完成8位数据的移位时，接收的数据将被移动到SPIR寄存器。然后设置RBF（读缓冲器满）标志和SPISF（SPI中断）标志。
- SPIR：读缓冲区。8位移位完成后，缓冲区将更新。必须在下一次接收完成之前读取数据。当SPIR寄存器读取时，RBF标志清零。
- SPIW：写缓冲区。在8位移位完成之前，缓冲区将拒绝任何写入尝试。

如果通信仍在进行，SSE位将保持为“1”。移位完成后此标志自动清0。用户可以决定是否进行下一次写操作。

- SBRS2~SBRS0: 编程时钟频率/速率和时钟源。
- 时钟选择：选择内部或外部时钟作为移位时钟。
- 边沿选择：通过CES位选择合适的时钟边沿

6.11.3 SPI信号和引脚描述

四个引脚SI，SO，SCK和/ SS的详细功能如下：

P84/SDA/SI/SEG4:

- 串行数据输入
- 顺序接收，最高有效位（MSB）优先，最低有效位（LSB）最后，
- 如果未选择，则定义为高阻态
- 主设备和从设备设置相同的时钟速率和时钟沿
- 接收到的字节将更新发送的字节
- 当SPI操作完成时，RBF将被置位
- 时序如图6-23和6-24所示。

P85/SO/SEG5:

- 串行数据输出

- 顺序传输; 最高有效位 (MSB) 优先, 最低有效位 (LSB) 最后
- 主设备和从设备设置相同的时钟速率和时钟沿
- 接收到的字节将更新发送的字节
- 当SPI操作完成时, CES位将复位
- 时序如图6-23和6-24所示。

P86/SCL/SCK/SEG6:

- 串行时钟
- 由主设备生成
- 同步SI和SO引脚上的数据通信
- CES用于选择通信时钟的边沿。
- SBR0~SBR2用于确定通信的波特率
- 在从模式下, CES, SBR0, SBR1和SBR2位无效
- 时序如图6-23和6-24所示。

P87//SS/AD9/SEG8:

- 从机选择; 负逻辑
- 由主设备生成, 通知从设备接收数据
- 在SCK的第一个周期之前变为低电平, 并保持低电平直到最后一个 (第八个) 周期结束
- 当/SS为高电平时忽略SI和SO引脚上的数据, 因为SO不再被驱动
- 时序如图6-23和6-24所示。

6.11.4 SPI 模式时序

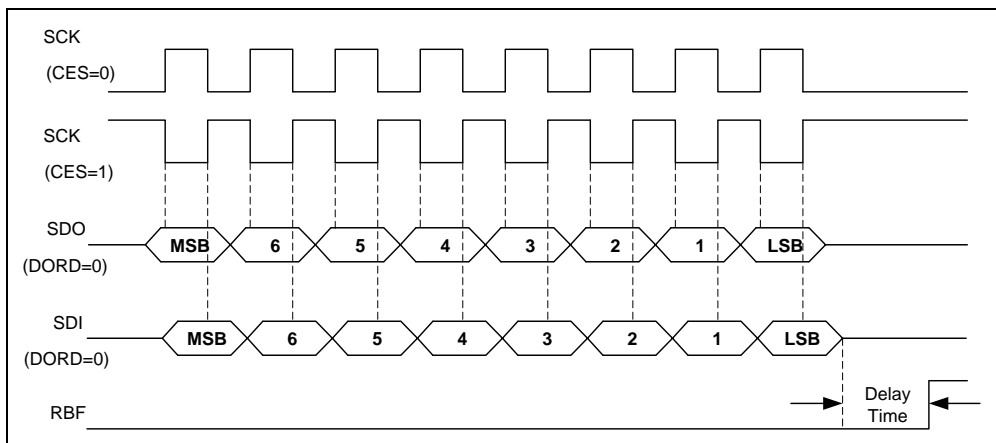


图 6-23 带 \overline{SS} 禁止的 SPI 模式

SCK 边沿可通过 CES 位来选择。不论 EM88F712N 工作于主模式或 \overline{SS} 禁止的从模式，图 6-23 所示波形均适用。而图 6-24 所示波形仅在 \overline{SS} 使能的从模式适用。

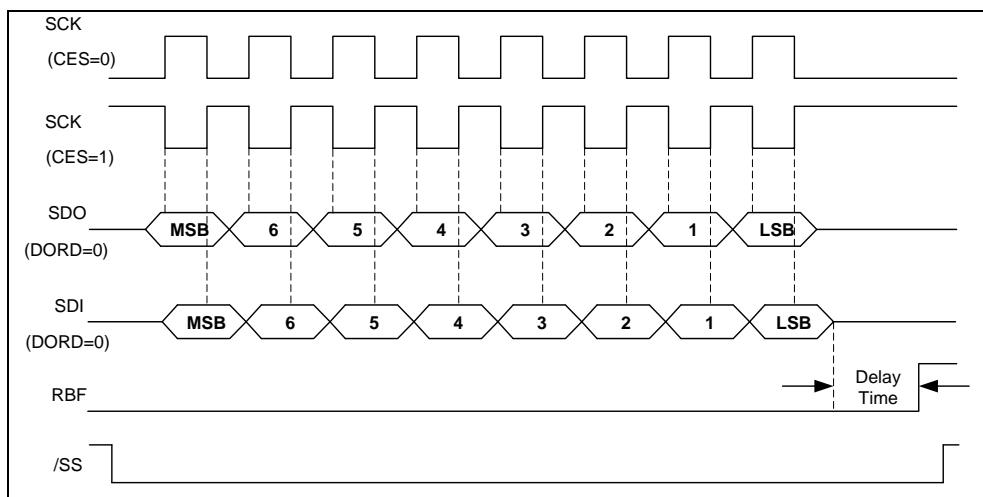


图 6-24 带 \overline{SS} 使能的 SPI 模式

6.12 HLVD (高/低压检测器)

R_BANK	地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Bank 1	0x49	HLVDCR	HLVDEN	IRVSF	VDSB	VDM	HLVDS3	HLVDS2	HLVDS1	HLVDS0
			R/W	R	R	R/W	R/W	R/W	R/W	R/W
Bank 0	0x14	SFR			HLVDSF					
					R/W					
Bank 0	0x1B	IMR			HLVDIE					
					R/W					
Bank 0	0x10	WUCR			HLVDWK					
					R/W					

在不稳定的电源条件下，如外部电源噪声干扰或在EMS测试条件下，可能会发生剧烈的电源波动。此时，VDD可能会变得不稳定，甚至低于IC工作电压。当系统电源电压(VDD)低于IC工作电压时，IC内核将自动保持所有寄存器状态。

设置HLVD功能需要以下步骤：

1. 将HLVDEN设置为“1”，然后使用寄存器Bank 1 R49的bit3~bit0(HLVDS3~HLVDS0)设置HLVD中断电压
2. 等待HLVD中断发生
3. 清除HLVD中断标志

内部HLVD模块使用内部电路进行匹配。当用户设置HLVDEN使能HLVD模块时，电流消耗将增加约70 μ A。

在休眠模式期间，HLVD模块继续运行。如果器件电压缓慢下降并越过检测点，HLVDSF位将置位，器件不会从休眠模式唤醒。在另一个唤醒源唤醒EM88F712N之前，HLVD中断标志将保持为先前状态。

系统复位时，HLVD标志将被清0。

图6-30展示了HLVD模块检测外部电压。

当VDD下降但不低于V_{LVD}时，HLVDSF保持为“0”。

当VDD降至V_{DB}以下时，HLVDSF设置为“1”。如果使能全局ENI，HLVDSF也将设置为“1”，且下一条指令将跳转到中断向量。HLVD中断标志由软件清“0”。

当VDD降至V_{RESET}以下小于10 μ s时，系统将保持所有寄存器状态，系统停止但振荡器保持运行。当VDD降至V_{RESET}以下且超过40 μ s时，将发生系统复位。请参见6.5.1节复位描述。

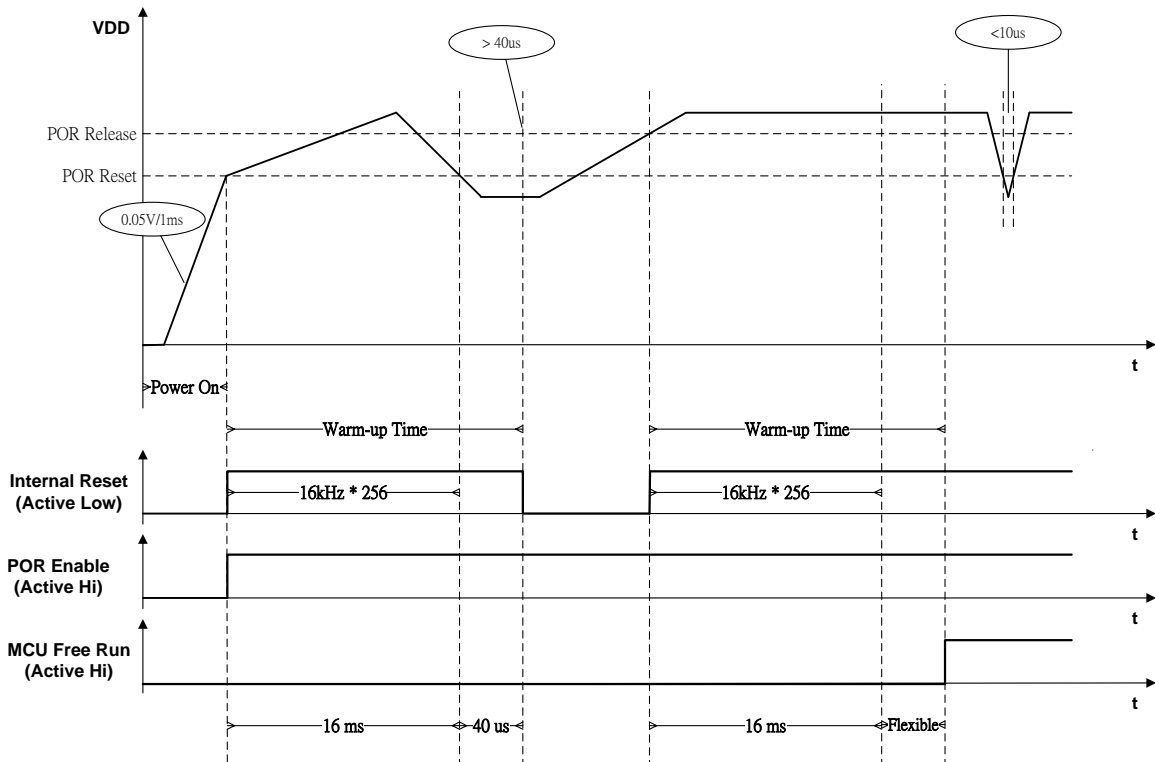
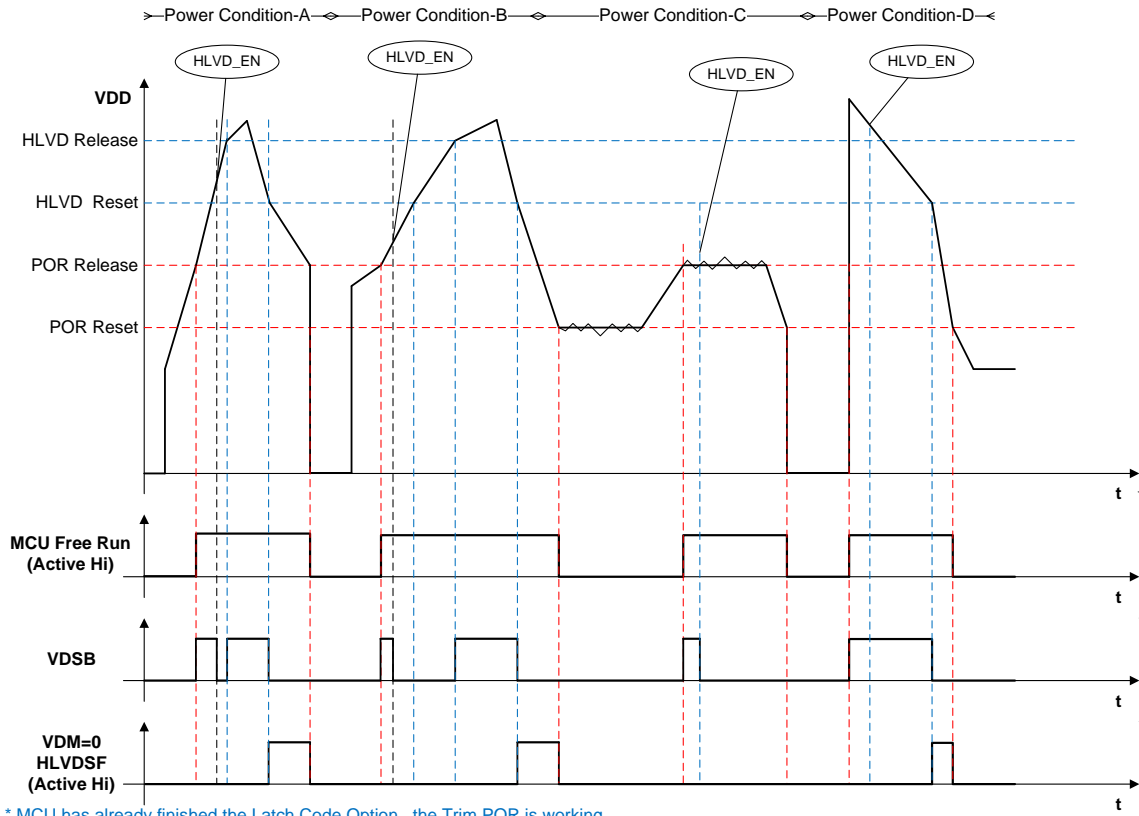


图 6-30 HLVD波形特征显示外部电压条件下的检测点

6.13 振荡器

6.13.1 振荡器模式

EM88F712N可以在两种不同的振荡器模式下工作，例如内部RC振荡器模式（IRC）和XTAL振荡器模式（XT）。用户需要通过选择OSC2~OSC0来设置主振荡器模式，并通过代码选项寄存器中的FSS0来设置副振荡器模式，以完成整个振荡器模式设置。表6,7和8描述了如何定义这四种模式。

表6列出了不同VDD下晶体/谐振器的上限工作频率。

表6 主振荡器模式由OSC2~OSC0定义

主振荡器模式	OSC2	OSC1	OSC0
IRC（内部RC振荡器模式）（默认） RCOUT（P51）用作I/O引脚	0	0	0
IRC（内部RC振荡器模式） RCOUT（P51）用作时钟输出引脚	0	0	1
HXT1（高频XTAL1振荡器模式） 频率范围：12~20MHz	0	1	0
HXT2（高频XTAL2振荡器模式） 频率范围：6~12MHz	0	1	1
XT（XTAL振荡器模式） 频率范围：1~6MHz	1	0	0
LXT1（低频XTAL1振荡器模式） 频率范围：100K~1MHz	1	0	1
保留	1	1	X

表9 最大工作速度摘要

条件	VDD	Fxt 最大. (MHz)
一个指令周期2个时钟	2.2	8.0
	3.3	16.0
	5.0	20.0

6.13.2 晶体振荡器/陶瓷谐振器(XTAL)

在大多数应用中，引脚OSCI和引脚OSCO可以与晶体或陶瓷谐振器连接以产生振荡，如下图中所示电路。无论是在HXT还是LXT模式下都适用。表10提供了C1和C2的推荐值。由于每个谐振器都有自己的属性，因此用户应参考其规范以获得适当的C1和C2值。在低频模式下，AT条形切割晶体可能需要串联电阻RS。

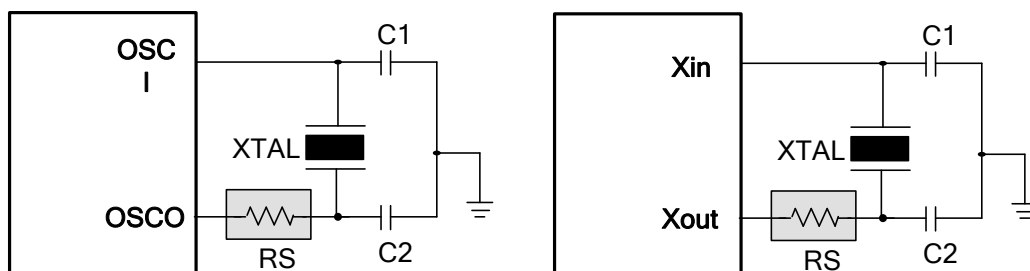


图 6-31 晶体/谐振电路

表10 晶体振荡器或陶瓷谐振器的电容器选择指南

振荡器类型	频率模式	频率	C1 (pF)	C2 (pF)
主振荡器 (陶瓷谐振器)	LXT (100K~1 MHz)	100kHz	60pF	60pF
		200kHz	60pF	60pF
		455kHz	40pF	40pF
		1.0 MHz	30pF	30pF
	HXT2 (1M~6 MHz)	1.0 MHz	30pF	0pF
		2.0 MHz	30pF	30pF
4.0 MHz		20pF	20pF	
主振荡器 (晶体振荡器)	LXT (100K~1 MHz)	100kHz	60pF	60pF
		200kHz	60pF	60pF
		455kHz	40pF	40pF
		1.0 MHz	30pF	30pF
	XT (1M~6 MHz)	1.0 MHz	30pF	30pF
		2.0 MHz	30pF	30pF
		4.0 MHz	20pF	20pF
		6.0 MHz	0F	30pF
	HXT2 (6M~12 MHz)	6.0 MHz	30pF	30pF
		8.0 MHz	20pF	20pF
		12.0 MHz	30pF	30pF
	HX1 (12M~16 MHz)	12.0 MHz	30pF	30pF
		16.0 MHz	20pF	20pF

6.13.3 内部RC振荡器模式

EM88F712N提供通用内部RC模式，默认频率值为4MHz。内部RC振荡器模式具有其他频率（20MHz，16MHz，12MHz，10MHz，8MHz，4MHz和1MHz），可由代码选项RCM1和RCM0设置。所有这四个主要频率都可以通过编程代码选项位来校准：C6~C0。下表描述了校准的典型实例。

内部RC漂移率($T_a=25^{\circ}\text{C}$, $V_{DD}=5\text{V}$, $V_{SS}=0\text{V}$, $I_{RCSS}=0$)

内部 RC 频率	漂移率= 温度($-40^{\circ}\text{C}\sim+85^{\circ}\text{C}$)+ 电压(2.2V~5.5V) ($I_{RCSS}=0$) + 制程	
	NUWTR 总计	UWTR 总计
1MHz	$\pm 4\%$	$\pm 5\%$
4MHz	$\pm 4\%$	$\pm 5\%$
8MHz	$\pm 4\%$	$\pm 5\%$
10MHz	$\pm 4\%$	$\pm 5\%$
12MHz	$\pm 4\%$	$\pm 5\%$
16MHz	$\pm 4\%$	$\pm 5\%$
20MHz	$\pm 4\%$	$\pm 5\%$

注意: 这些是理论值，仅供参考。实际值可能因制程而异。

6.14 上电注意事项

在电源达到稳定状态之前，没有任何微控制器可以保证正常工作。EM88F712N配有内置的电源电压检测器(POVD)，检测电平为2.0V。如果VDD上升得足够快(0.05V/ms或更快)，它将很好地工作。但是，在许多严苛的应用中，仍然需要额外的设备来帮助解决上电问题。

6.15 外部上电复位电路

图6-32所示电路实现外部RC以产生复位脉冲。脉冲宽度(时间常数)应保持足够长的时间，以等待VDD达到最小工作电压。当电源上升缓慢时，应用此电路。由于/RESET引脚的漏电流约为 $\pm 5\mu\text{A}$ ，因此建议R不应大于40K Ω ，以使/RESET引脚电压保持在0.2V以下。二极管(D)在断电时起短路作用。电容器(C)将快速充分放电。限流电阻(R_{in})可防止高电流或ESD(静电放电)流入引脚/RESET。

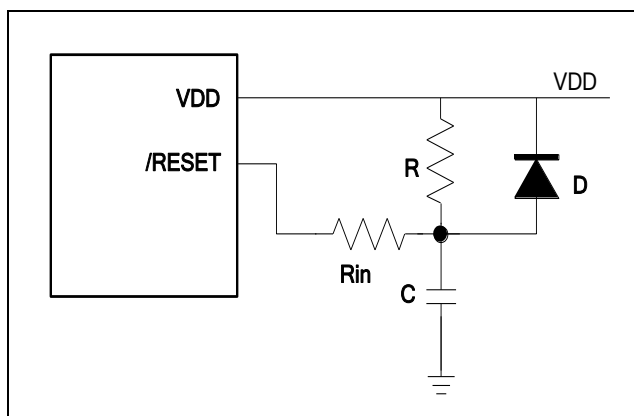


图 6-32 外部上电复位电路

6.16 残留电压保护

更换电池时，设备电源（VDD）将被断开，但残留电压仍然存在。残余电压可能会低于最低工作电压，但不会降至零。这种情况可能导致上电复位不良。图6-33a和6-33b展示了如何构建和实现适当的残余电压保护电路。

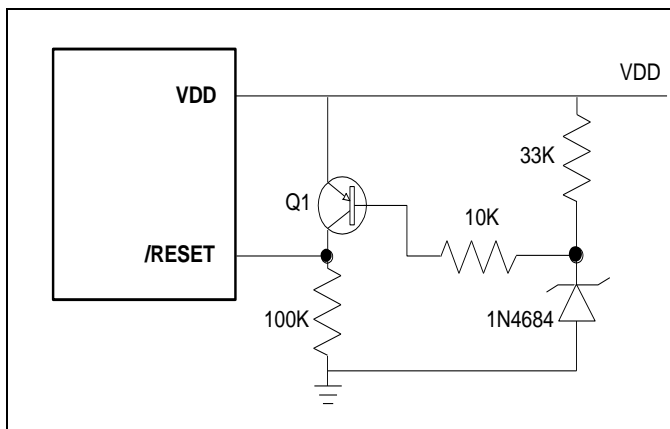


图 6-33a 残留电压保护电路1

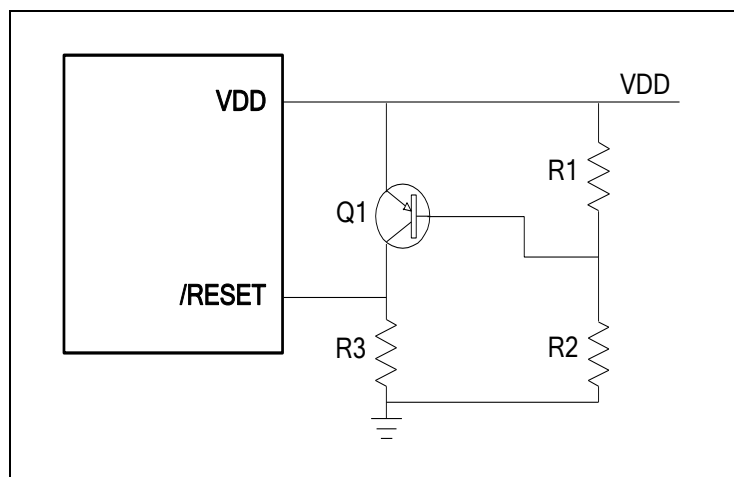


图 6-33b 残留电压保护电路2

6.17 代码选项

6.17.1 代码选项寄存器(Word 0)

Word 0								
	Bit 15	Bit 14	Bit 13	Bit 12	Bit11	Bit10	Bit9	Bit8
助记符	-	-	-	IODG1	IODG0	HLFS	HLP	LVR1
1	高	高	高	高	高	低速	低 PWR	高
0	低	低	低	低	低	正常	高 PWR	低
默认	0	0	0	0	0	0	0	0
	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
助记符	LVR0	RESETEN	ENWDT	NRHL	NRE	-	-	-
1	高	/RST	使能	8/fc	禁止	High		
0	低	P81	禁止	32/fc	使能	Low		
默认	0	0	0	0	0	0		

Bits 15~13: 未使用，始终设为“0”。

Bits 12~11 (IODG1~IODG0): SPI/UART 引脚抗尖峰脉冲时间选择

IODG1~0	UART引脚抗尖峰脉冲时间	SPI引脚抗尖峰脉冲时间
00	50ns@5v, 典型(默认)	典型延迟= 8ns
01	200ns@5v, 典型	典型延迟== 15ns
10	400ns@5v, 典型	典型延迟== 25ns
11	无抗尖峰脉冲	无抗尖峰脉冲

Bit 10 (HLFS): 复位为正常或低速模式选择位

- 1: 发生复位时，CPU 被选为低速模式。
- 0: 发生复位时，CPU 被选为正常模式。（默认）

Bit 9 (HLP): 功耗选择

- 1: 低功耗，适用于 1MHz 或低于 1MHz 的工作频率
- 0: 高功耗，适用于 1MHz 以上的工作频率

Bits 8~7 (LVR1~LVR0): 低电压复位使能位。

LVR1, LVR0	*VDD 复位电平	VDD 释放电平
00	NA (Power on reset) (default)	
01	2.5V	2.7V
10	3.5V	3.7V
11	4.0V	4.2V

注意:如果VDD <2.7V并保持约5us，则IC将复位。
如果VDD <3.7V并保持约5us，则IC将复位。
如果VDD <4.2V并保持约5us，则IC将复位。

Bit 6 (RESETEN): P81/RESET 引脚选择位

- 1: 使能, P81 作为 RESET 引脚.
- 0: 禁止, P81 作为 I/O 引脚(默认)

Bit 5 (ENWDT): WDT 使能位

- 1: 使能
- 0: 禁止(默认)

Bit 4 (NRHL): 噪声抑制高/低脉冲定义位。

1: 脉冲等于 $8 / F_c$ [s] 的被视为信号

0: 脉冲等于 $32 / F_c$ [s] 的被视为信号 (默认)

<注意>在低频 XTAL 振荡器 (LXT) 模式下，噪声抑制高/低脉冲始终为 $8 / F_m$ 。

Bit 3 (NRE): 噪声抑制使能位

1: 禁止.

0: 使能 (默认)。但在低速，空闲和休眠模式下，噪声抑制电路始终处于禁止状态。

Bits 2~0: 未使用，始终设为“0”。

6.17.2 代码选项寄存器 (Word 1)

Word 1								
	Bit 15	Bit 14	Bit 13	Bit 12	Bit11	Bit10	Bit9	Bit8
助记符	-	-	FSS	-	-	-	-	-
1	高	高	高	高	高	高	高	高
0	低	低	低	低	低	低	低	低
默认	0	0	0	0	0	0	0	0
	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
助记符	-	RCM2	RCM1	RCM0	OSC2	OSC1	OSC0	-
1	高	高	高	高	高	高	高	高
0	低	低	低	低	低	低	低	低
默认	0	0	0	0	0	0	0	0

Bits 15~14: 未使用，始终设为“0”。

Bit 13 (FSS): 副振荡器模式选择位

0: 16kHz (WDT 频率)

1: 128kHz.

Bits 12~7: 未使用，始终设为“0”。

Bits 6~4 (RCM2~RCM0): IRC 频率选择.

*对应控制寄存器 Bank0 RE RCM2~RCM0

RCM2	RCM1	RCM0	频率(MHz)
0	0	0	4(默认)
0	0	1	1
0	1	0	8
0	1	1	10
1	0	0	12
1	0	1	16
1	1	0	20
1	1	1	保留

Bits 3~1 (OSC2~OSC0): 主振荡器模式选择位

主振荡器模式	OSC2	OSC1	OSC0
IRC (内部RC振荡器模式) (默认) RCOUT (P51) 作为I/O引脚	0	0	0
IRC (内部RC振荡器模式) RCOUT (P51) 作为时钟输出引脚	0	0	1
HXT1 (高频XTAL1振荡器模式) 频率范围: 12~20MHz	0	1	0
HXT2 (高频XTAL2振荡器模式) 频率范围: 6~12MHz	0	1	1
XT (XTAL振荡器模式) 频率范围: 1~6MHz	1	0	0
LXT1 (低XTAL1振荡器模式) 频率范围: 100K~1MHz	1	0	1
保留	1	1	X

Bit 0: 未使用, 始终设为“0”。

6.17.3 代码选项寄存器(Word 2)

Word 2								
	Bit 15	Bit 14	Bit 13	Bit 12	Bit11	Bit10	Bit9	Bit8
助记符	-	SHEN	SHCLK1	SHCLK0				
1	高	禁止	高	高				
0	低	使能	低	低				
默认	0	0	0	0	0	0	0	0
	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
助记符	IRCPSS	-	-		-	-	-	-
1	VDD	-	-		-	-	-	-
0	Int. Vref	-	-		-	-	-	-
默认	0	0	0	0	0	0	0	0

Bit 15: 未使用, 始终设为“0”。

Bit 14 (SHEN): 系统保持使能位

- 1: 禁止
- 0: 使能

Bits 13~12 (SHCLK1~SHCLK0): 系统保持时钟选择位 (额外 128 kHz 源)

SHCLK1~0	System hold clock
00	8 clocks (默认)
01	4 clocks
10	16 clocks
11	32 clocks

Bits 11~8: 未使用, 始终设为“0”。

Bit 7 (IRCPSS): IRC 电源选择

- 1: VDD
- 0: 内部参考(默认)

Bits 6~0: 未使用, 始终设为“0”。

6.17.4 代码选项寄存器(Word 3)

Word 3								
	Bit 15	Bit 14	Bit 13	Bit 12	Bit11	Bit10	Bit9	Bit8
助记符	-	EFTIM	-	-	ADFM	-	-	IRCOMS
1	高	重	高	高	高	高	高	减速
0	低	轻	低	低	低	低	低	加速
默认	0	0	0	0	0	0	0	0
	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
助记符	RLEN		ID5	ID4	ID3	ID2	ID1	ID0
1	重载	高	用户 ID					
0	不重载	低						
默认	0	0						

Bit 15: 未使用，始终设为“0”。

Bit 14 (EFTIM): 低通滤波器(0: 重, 1: 轻)

1: Pass ~ 10MHz (重 LPS)

0: Pass ~ 25MHz (轻 LPS) (默认)

Bits 13~12: 未使用，始终设为“0”。

Bit 11 (ADFM): 该位控制 AD 数据缓冲区 (ADDH 和 ADDL) 的格式。请参阅下表。

ADFM		Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	
12 bits	0	ADDH				ADD11	ADD10	ADD9	ADD8	
		ADDL	ADD7	ADD6	ADD5	ADD4	ADD3	ADD2	ADD1	ADD0
	1	ADDH	ADD11	ADD10	ADD9	ADD8	ADD7	ADD6	ADD5	ADD4
		ADDL					ADD3	ADD2	ADD1	ADD0

注意: 如果硬件位设置为“0”，请勿使用。

If ADFM=0, ADDH<7:4> = 0000.

Bits 10~9: 未使用，始终设为“0”。

Bit 8 (IRCOMS): IRC 振荡模式选择位(客户不适用).

1: IRC 振荡频率减慢到设定值。

0: IRC 振荡频率加速到设定值。(默认)

最高运行速度

VDD	IRCOMS=0 Fxt max. (MHz)	IRCOMS=1 Fxt max. (MHz)
2.2	8.0	4.0
3.3	16.0	10.0
5.0	20.0	12.0

Bit 7 (RLEN): 重载使能

1: 程序代码重新加载

0: 没有重载功能

Bit 6: 未使用，始终设为“0”。

Bits 5~0 (ID5~ID0): 用户的 ID 代码

6.17.5 代码选项寄存器(Word D)

Word D								
	Bit 15	Bit 14	Bit 13	Bit 12	Bit11	Bit10	Bit9	Bit8
助记符			SC5	SC4	SC3	SC2	SC1	SC0
1	高	高	高	高	高	高	高	高
0	低	低	低	低	低	低	低	低
默认	0	0	0	0	0	0	0	0
	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
助记符		C6	C5	C4	C3	C2	C1	C0
1	高	高	高	高	高	高	高	高
0	低	低	低	低	低	低	低	低
默认	0	0	0	0	0	0	0	0

Bits 15~14: 未使用，始终设为“0”。

Bits 13~8 (SC5~SC0):副频 IRC 微调位。这些由烧录器和编译器自动设置。

Bit 7: 未使用，始终设为“0”。

Bits 6~0 (C6~C0): IRC 微调位。这些由烧录器和编译器自动设置。

6.18 指令集

指令集中的每条指令均是15位，分为操作码和一个或多个操作数。通常，所有指令都在一个指令周期内执行(一条指令由2个振荡器周期组成)，除非程序计数器由“MOV R2, A”，“ADD R2, A”指令或算术或逻辑指令改变(例如“SUB R2, A”，“BS(C) R2,6”，“CLR R2”等)。在这种情况下，执行需要两个指令周期。

如果由于某些原因，指令周期的规范不适合某些应用程序，请尝试按如下方式修改指令：条件跳转指令(“JBS”，“JBC”，“JZ”，“JZA”，“DJZ”，“DJZA”)在在测试为真时执行两个指令周期。写入程序计数器的指令也需要两个指令周期。

此外，指令集还具有以下功能：

- (1) 任何寄存器的每个位都可以直接置1、清0或测试(只读寄存器除外)
- (2) I/O 寄存器可视为通用寄存器。也就是说，相同的指令可以在I/O 寄存器上操作。

■ 指令集表:

R = 寄存器指示符，指定指令将使用哪个寄存器(包括操作和通用寄存器)。

b = 位域指示符，用于选择位于寄存器R中的位的值，并影响操作。

k = 8位或12位常数或字面值

助记符	操作	受影响状态标志
NOP	无操作	无
DAA	A进行十进制调整	C
SLEP	0 → WDT, 振荡器停止	T,P
WDTC	0 → WDT	T,P
ENI	使能中断	无
DISI	禁止中断	无
RET	[栈顶] → PC	无
RETI	[栈顶] → PC, 使能中断	无
RESET	软件设备复位	所有寄存器 = 复位值 标志* =复位值
INT k	PC+1 → [SP], k*2 → PC	无
BTG R,b	Bit Toggle R ;/(R)->R *Range R0~RF	无
MOV R,A	A → R	无
CLRA	0 → A	Z
CLR R	0 → R	Z
SUB A,R	R-A → A	Z, C, DC

助记符	操作	受影响状态标志
SUB R,A	R-A → R	Z, C, DC
DECA R	R-1 → A	Z
DEC R	R-1 → R	Z
ORA,R	A ∨ R → A	Z
OR R,A	A ∨ R → R	Z
AND A,R	A & R → A	Z
AND R,A	A & R → R	Z

助记符	操作	受影响状态标志
XOR A,R	$A \oplus R \rightarrow A$	Z
XOR R,A	$A \oplus R \rightarrow R$	Z
ADD A,R	$A + R \rightarrow A$	Z, C, DC
ADD R,A	$A + R \rightarrow R$	Z, C, DC
MOV A,R	$R \rightarrow A$	Z
MOV R,R	$R \rightarrow R$	Z
COMA R	$/R \rightarrow A$	Z
COM R	$/R \rightarrow R$	Z
INCA R	$R+1 \rightarrow A$	Z
INC R	$R+1 \rightarrow R$	Z
DJZA R	$R-1 \rightarrow A$, 为零跳转	无
DJZ R	$R-1 \rightarrow R$, 为零跳转	无
RRCA R	$R(n) \rightarrow A(n-1)$, $R(0) \rightarrow C$, $C \rightarrow A(7)$	C
RRC R	$R(n) \rightarrow R(n-1)$, $R(0) \rightarrow C$, $C \rightarrow R(7)$	C
RLCA R	$R(n) \rightarrow A(n+1)$, $R(7) \rightarrow C$, $C \rightarrow A(0)$	C
RLC R	$R(n) \rightarrow R(n+1)$, $R(7) \rightarrow C$, $C \rightarrow R(0)$	C
SWAPA R	$R(0-3) \rightarrow A(4-7)$, $R(4-7) \rightarrow A(0-3)$	无
SWAP R	$R(0-3) \leftrightarrow R(4-7)$	无
JZA R	$R+1 \rightarrow A$, 为零跳转	无
JZ R	$R+1 \rightarrow R$, 为零跳转	无
BC R,b	$0 \rightarrow R(b)$	无
BS R,b	$1 \rightarrow R(b)$	无
JBC R,b	if $R(b)=0$, 跳转	无
JBS R,b	if $R(b)=1$, 跳转	无
CALL k	$PC+1 \rightarrow [SP]$, $(Page, k) \rightarrow PC$	无
JMP k	$(Page, k) \rightarrow PC$	无
MOV A,k	$k \rightarrow A$	无
JE R	将R与ACC进行比较, 跳转=	无
JGE R	将R与ACC进行比较, 跳转>	无
JLE R	将R与ACC进行比较, 跳转<	无
ORA,k	$A \vee k \rightarrow A$	Z
JE k	将K与ACC进行比较, 跳转 =	无
TBRDA R	$ROM[(TABPTR)] \rightarrow R, A$ $A \leftarrow$ 程序代码 (低字节); $R \leftarrow$ 程序代码 (高字节)	无
AND A,k	$A \& k \rightarrow A$	Z
SJC k	若进位, 跳到K $*Range [Address \pm 128]$	无
SJNC k	若不进位, 跳到K $*Range [Address \pm 128]$	无
SJZ k	若为零, 跳到K $*Range [Address \pm 128]$	无
XOR A,k	$A \oplus k \rightarrow A$	Z
SJNZ k	若不为零, 跳到K $*Range [Address \pm 128]$	无
RRA R	$R(n) \rightarrow A(n-1)$, $R(0) \rightarrow A(7)$	N
RR R	$R(n) \rightarrow R(n-1)$, $R(0) \rightarrow R(7)$	N
RETL k	$k \rightarrow A$, [栈顶] $\rightarrow PC$	无

助记符	操作	受影响状态标志
XCH R	$R \leftrightarrow A$	无
RLAR	$R(n) \rightarrow A(n+1), R(7) \rightarrow A(0)$	N
RLR	$R(n) \rightarrow R(n+1), R(7) \rightarrow R(0)$	N
SUB A,k	$k-A \rightarrow A$	Z, C, DC
SUBB A,R	$R-A/C \rightarrow A$	Z, C, DC, OV, N
SUBB R,A	$R-A/C \rightarrow R$	Z, C, DC, OV, N
SBANK k	$K \rightarrow R1(4)$	无
GBANK k	$K \rightarrow R1(0)$	无
TBRD R	$ROM[(TABPTR)] \rightarrow R$	无
ADD A,k	$k+A \rightarrow A$	Z, C, DC
NEG R	2的补码, $R+1 \rightarrow R$	Z,C,DC,OV,N
ADC A,R	$A+R+C \rightarrow A$	Z,C,DC,OV,N
ADC R,A	$A+R+C \rightarrow R$	Z,C,DC,OV,N

7 绝对最大额定参数

项目	额定值		
温度范围	-40°C	至	85°C
存储温度	-65°C	至	150°C
输入电压	VSS-0.3V	至	VDD+0.5V
输出电压	VSS-0.3V	至	VDD+0.5V
工作电压	2.2V	至	5.5V
工作频率	DC	至	20 MHz

8 DC 电气特性

VDD=5.0V, VSS=0V, Ta=25°C

符号	参数	条件	最小值	典型值	最大值	单位
Fxt	XTAL: VDD to 3V	指令周期为2个时钟周期	DC	8	-	MHz
	XTAL: VDD to 5V		DC	16	-	MHz
	IRC: VDD to 5V	4 MHz, 1 MHz, 8kHz, 10MHz, 12MHz, 16 MHz, 20MHz,	-	F	-	Hz
	IRC: VDD=5V, 25°C	Use UWTR/ NUWTR	-2	F	+2	%
IIL	输入引脚的输入漏电流	VIN = VDD, VSS	-1	0	1	μA
IRCE	每级内部RC振荡器误差	-	-	±1	-	%
IRC1	IRC:VDD to 5V	RCM2~RCM1=000		4		MHz
IRC2	IRC:VDD to 5V	RCM2~RCM1=001		1		MHz
IRC3	IRC:VDD to 5V	RCM2~RCM1=010		6		MHz
IRC4	IRC:VDD to 5V	RCM2~RCM1=011		8		MHz
IRC5	IRC:VDD to 5V	RCM2~RCM1=100		12		MHz
IRC6	IRC:VDD to 5V	RCM2~RCM1=101		16		MHz
IRC7	IRC:VDD to 5V	RCM2~RCM1=110		20		MHz
VIH1	输入高电压 (施密特触发)	Ports 5, 6, 8	0.7VDD	-	VDD+0.3V	V
VIL1	输入低电压 (施密特触发)	Ports 5, 6, 8	-0.3V	-	0.3VDD	V
VIHT1	输入高阈值电压 (施密特触发)	/RESET	0.7VDD	-	VDD+0.3V	V
VILT1	输入低阈值电压 (施密特触发)	/RESET	-0.3V	-	0.3VDD	V
VIHT2	输入高阈值电压 (施密特触发)	INT	0.7VDD	-	VDD+0.3V	V
VILT2	输入低阈值电压 (施密特触发)	INT	-0.3V	-	0.3VDD	V
VIHX1	时钟输入高电压	OSCI在晶体模式中	2.9	3.0	3.1	V
VILX1	时钟输入低电压	OSCI在晶体模式中	1.7	1.8	1.9	V
IOH1	输出高电压 (端口5~8)	VOH = VDD-0.1VDD	-3	-5	-	mA
IOH2	输出高电压(高驱动) (端口5~8)	VOH = VDD-0.1VDD	-6	-10	-	mA
IOL1	输出低电压 (端口5~8)	VOL = GND+0.1VDD	6.8	12	-	mA
IOL2	输出低电压(高灌) (端口5~8)	VOL = GND+0.1VDD	16	28	-	mA
IPH	上拉电流	上拉有效, 输入引脚在VSS	-50	-70	-90	μA
IPL	下拉电流	下拉有效, 输入引脚在VSS	20	40	60	μA

符号	参数	条件	最小值	典型值	最大值	单位
LVR1	低电压复位 Level 1 (2.3V)	Ta = 25°C	2.1	2.3	2.51	V
		Ta = -40°C ~ 85°C	2.0	2.3	2.64	V
LVR2	低电压复位 Level 2 (3.3V)	Ta = 25°C	3.05	3.3	3.55	V
		Ta = -40°C ~ 85°C	2.9	3.3	3.72	V
LVR3	低电压复位 Level 3 (3.8V)	Ta = 25°C	3.51	3.8	4.11	V
		Ta = -40°C ~ 85°C	3.28	3.8	4.29	V
ISB1	掉电电流 (休眠模式)	Ta=25°C, /RESET=高, Fm & Fs 关闭 所有的输入和I/O引脚连到VDD, 输出引脚悬空, WDT禁止 IIPS=1	-	1	2	μA
		Ta=85°C, /RESET=高, Fm & Fs关闭 所有的输入和I/O引脚连到VDD, 输出引脚悬空, WDT禁止 IIPS=1	-	1.5	2.5	μA
ISB2	掉电电流 (休眠模式)	IIPS=1, /RESET=高, Fm & Fs关闭 所有的输入和I/O引脚连到VDD, 输出引脚悬空, WDT使能	-	9.5	11.4	μA
ISB3	掉电电流 (休眠模式)	IIPS=0, /RESET=高, Fm & Fs关闭 所有的输入和I/O引脚连到VDD, 输出引脚悬空, WDT禁止	-	19	22.8	μA
ISB4	掉电电流 (空闲模式)	/RESET=高, Fm off, Fs on (IRC 类型), 输出引脚悬空, WDT使能, IRCPSS=1	-	29	34.8	μA
ISB5	掉电电流 (空闲模式)	/RESET=高, Fm=4MHz (IRC 类型), Fs 打开(IRC 类型), 输出引脚悬空, WDT使能, IRCPSS=1	-	160	192	μA
		/RESET=高, Fm=4MHz (IRC 类型), Fs 打开(IRC 类型), 输出引脚悬空, WDT使能, IRCPSS=0	-	500	600	μA
ISB6	掉电电流 (空闲模式)	/RESET=高, Fm=4MHz (晶体类型), Fs 打开 (IRC 类型), 输出引脚悬空, WDT使能	-	530	636	μA
ICC1	操作供电电流 (低速模式)	/RESET=高, Fm关闭, Fs=16kHz (IRC类型), 输出引脚悬空, WDT使能	-	32	38.4	μA
ICC2	操作供电电流 (低速模式)	/RESET=高, Fm关闭, Fs=128kHz (IRC类型), 输出引脚悬空, WDT使能	-	68	81.6	μA
ICC3	操作供电电流 (正常模式)	/RESET=高, Fm=4 MHz (IRC 类型), Fs 打开, 输出引脚悬空, WDT使能	-	1.4	1.68	mA
ICC4	操作供电电流 (正常模式)	/RESET=高, Fm=4 MHz (晶体类型), Fs 打开, 输出引脚悬空, WDT使能	-	1.8	2.16-	mA
ICC5	操作供电电流 (正常模式)	/RESET= '高, Fm=16 MHz (IRC 类型), Fs 打 开, 输出引脚悬空, WDT使能	-	4.3	5.16	mA
ICC6	操作供电电流 (正常模式)	/RESET= '高, Fm=16 MHz (晶体类型), Fs 打开, 输出引脚悬空, WDT使能	-	3.8	4.56	mA

*这些参数被表征但未经过测试。

**最小值, 典型值和最大值 (“最小值”, “典型值”, “最大值”) 列中的数据基于 25°C 时的特性结果。这些数据仅供设计参考, 尚未经过测试。

8.1 AD转换器特性

VDD=5V, VSS=0V, Ta=25°C

符号	参数	条件	最小值	典型值	最大值	单位
V _{AREF}	模拟参考电压	V _{AREF} -V _{ASS} ≥ 2.5V	2.5	-	VDD	V
V _{ASS}			VSS	-	VSS	V
VAI	模拟输入电压	-	V _{ASS}	-	V _{AREF}	V
IAI1	模拟电源电流	V _{AREF} = VDD = 5.5V V _{ASS} = VSS = 0V FS=100kHz, FIN=1kHz (VREF is internal VDD)	-	-	1000	μA
			-	-	10	μA
IAI2	模拟电源电流	V _{AREF} = VDD = 5.5V V _{ASS} = VSS = 0V FS=100kHz, FIN=1kHz (VREF is external VREF pin)	-	-	600	μA
			-	-	400	μA
INL	积分非线性	V _{AREF} = VDD = 5V V _{ASS} = VSS = 0V FS=100kHz, FIN=1kHz	-	-	±4	LSB
DNL	微分非线性	V _{AREF} = VDD = 5V V _{ASS} = VSS = 0V FS=100kHz, FIN=1kHz	-	-	±1	LSB
FSE	满量程错误	V _{AREF} = VDD = 5V V _{ASS} = VSS = 0V, Fs=100kHz	-	-	±8	LSB
OE	失效误差	V _{AREF} = VDD = 5V V _{ASS} = VSS = 0V, Fs=100kHz	-	-	±4	LSB
ZAI	模拟电压源的推荐阻抗	-	-	-	10	kΩ
TAD	A/D 时钟持续时间	VDD = 3V~5.5V V _{ASS} = VSS = 0V, FIN=1kHz	0.5	-	-	μs
		VDD = 2.5V~3V V _{ASS} = VSS = 0V, FIN=1kHz	2	-	-	μs
TSH	采样和保持时间	VDD = 3V~5.5V V _{ASS} = VSS = 0V	4	-	-	μs
		VDD = 2.5V~3V V _{ASS} = VSS = 0V	16	-	-	μs
TCN	A/D 转换时间	VDD = 2.5V~5V V _{ASS} = VSS = 0V	-	Tsh+12TAD	-	TAD
A _{1/2VDD}	1 / 2VDD 精度	-	-	±2	-	%

说明:

1. FS 是采样率或转换率。FIN 输入测试正弦波的频率
2. 参数是理论值，尚未经过测试。这些参数仅供设计参考。
3. 当 ADC 关闭时，除了较小的漏电流外，没有电流消耗。
4. 当输入电压增加时，AD 转换结果不会降低，并且没有丢码。
5. 这些参数如有更改，恕不另行通知。

*这些参数被表征但未经过测试。

*最小值，典型值，最大值（“最小值”，“典型值”，“最大值”）列中的数据基于 25°C 时的表征结果。这些数据仅供设计指导，尚未经过测试。

8.2 OP 特性

VDD=5V, VSS=0V, Ta=25°C

符号	参数	条件	最小值	典型值	最大值	单位
Vos	输入失调电压	Vip=0.1V, 微调后	0	±1	±2	mV
SR	转换率	RL=1Meg, CL=20p, Vi(pp)=3V, Av=1	2	2.5		V/us
IVR*	输入电压范围*		0		3.6	V
VOL	低电平输出电压	Vip=0V, IL=100uA, Av=1		10	40	mV
		Vip=0V, IL=1mA, Av=1		50	200	mV
VOH	高电平输出电压	Vip=2.5V, IL=100uA, Av=2	4.920	4.980		V
		Vip=2.5V, IL=1mA, Av=2	4.600	4.850		V
ISC_L	输出灌电流 (短路电流)		5	10		mA
ISC_H	输出源电流 (短路电流)		5	10		mA
IDD	供应电流	No load, Vic=0.1V, Av=1		200	250	uA
GBP	增益带宽积	RL=1Meg, CL=20p,	1.2	1.9		MHz

* IVR: Max= Vdda-1.4V

*这些参数被表征但未经过测试。

*最小值, 典型值, 最大值 (“最小值”, “典型值”, “最大值”) 列中的数据基于 25°C 时的表征结果。
 这些数据仅供设计指导, 尚未经过测试。

8.3 比较器特性

VDD=5V, VSS=0V, Ta=25°C

符号	参数	条件	最小值	典型值	最大值	单位
Vos	输入失调电压	Vip=0.1V, 微调后	0	±1	±2	mV
IVR*	输入电压范围*		0		3.6	V
IDD	供应电流			100	120	uA
TRS	响应时间	Vin=0.1V, (说明 1)		0.5	1	us
TLRS	大信号响应时间	Vin=1.8V, (说明 2)		50	100	ns

* IVR: Max= Vdda-1.4V

说明 1: 指定的响应时间为 100mV 输入步进, 10mV 过载驱动。

说明 2: 指定的响应时间为 0V~3.6V 输入步进, 1.8V 过载驱动。

*这些参数是特性值但未经过测试。

*最小值, 典型值, 最大值 (“最小值”, “典型值”, “最大值”) 列中的数据基于 25°C 时的表征结果。
 这些数据仅供设计指导, 尚未经过测试。

8.4 HLVD 特性

VDD=5V, VSS=0V, Ta=25°C

符号	参数	测试条件	最小值	典型值	最大值	单位
IHLVD	HLVD 操作电流	HLVD 使能, VDD=5V		9.2	11	μA
ΔV	检测电平变化			±0.15		V
VHYST	滞后		50	100	150	mV
TVREF	VREF 稳定时间	HLVD 使能, VDD=5V		30	60	μs

*这些参数为特性值但未经过测试。

*最小值, 典型值, 最大值 (“最小值”, “典型值”, “最大值”) 列中的数据基于 25°C 时的表征结果。
这些数据仅供设计指导, 尚未经过测试。

8.5 1/2VDD 特性

VDD=5V, VSS=0V, Ta=25°C

符号	参数	条件	最小值	典型值	最大值	单位
VDD	电源供应		2.4	5	5.5	V
Ivdda	DC 供应电流	VDDA=5V		34.72	42	uA
Ipd	掉电电流			0.001	< 0.1	uA
ADC 采样的预热时间	参考电压准备时间 (VREF1_2VDD)	CL=12.8PF (ADC 采样负载)		2.8**	4	us
测试预热时间	TE 测试的参考电压准备时间 (VREF1_2VDD_PAD)	CL=100PF (TE 测试负载)		18**	25	us
VREF1_2VDD	1/2 VDD 电压输出		Typ.- 1%	(1/2)VD D	Typ.+ 1%	V

*这些参数为特性值但未经过测试。

*最小值, 典型值, 最大值 (“最小值”, “典型值”, “最大值”) 列中的数据基于 25°C 时的表征结果。
这些数据仅供设计指导, 尚未经过测试。

8.6 VREF 特性

VDD=5V, VSS=0V, Ta=25°C

符号	参数	条件	最小值	典型值	最大值	单位
VDD	电源供应		2.2		5.5	V
Ivdd	DC 供应电流	BG_PD=0 VREF_PD=0		250	400	uA
Tresponse	响应时间	微调位和 VREF 选择设置 时间		10**	20	us
预热时间	参考电压准备时间	EN_LPF=0		10	20	us
		EN_LPF=1		1**	1.5	ms
Vref	电压参考输出		2.02752	2.048	2.06848	V
			2.53404	2.560	2.58560	
			3.04128	3.072	3.10272	
			4.05504	4.096	4.13696	
Vdd_min	最小电源供应		Vref+0.1	Vref+0.2*		V

- *Vdd_min: 可工作在(Vref+0.1V), 但PSRR弱.

*这些参数为特性值但未经过测试。

*最小值, 典型值, 最大值 (“最小值”, “典型值”, “最大值”) 列中的数据基于 25°C 时的表征结果。这些数据仅供设计指导, 尚未经过测试。

说明:

1. 参数是理论值, 尚未经过测试。这些参数仅供设计参考。
2. 这些参数如有更改, 恕不另行通知。

9 AC 电气特性

Ta=25°C, VDD=5V ± 5%, VSS=0V

符号	参数	条件	最小值	典型值	最大值	单位
Dclk	输入CLK占空比周期	-	45	50	55	%
Tins	指令周期时间	晶体类型	125	-	DC	ns
		IRC 类型	125	-	DC	ns
Ttcx	TCX 输入周期	-	Tins	-	-	ns
Tpor	上电复位后的延迟时间	16kHz	-	16±3%	-	ms
Trstrl	/ RESET后的延迟时间， WDT和LVR释放	晶体类型, HLFS=1	-	WSTO+510/Fm	-	-
		IRC 类型, HLFS=1	-	WSTO+8/Fm	-	-
		晶体类型, HLFS=0	-	WSTO+510/Fs	-	-
		IRC 类型, HLFS=0	-	WSTO+8/Fs	-	-
Trsth	/ RESET和LVR复位后保持时间	-	-	1	-	μs
Twdt	看门狗定时器周期	16kHz	-	16±3%	-	ms
Tset	输入引脚设置时间	-	-	0	-	ns
Thold	输入引脚保持时间	-	15	20	25	ns
Tdelay	输出引脚延迟时间	Clod=20pF Rload=1M	-	20	-	ns

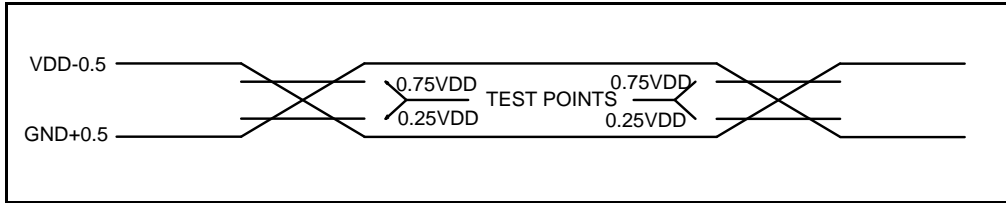
说明: * 在Ta = -40° ~ 85°C和VDD = 2.1~5.5V时, Tpor 和Twdt 为 +/- 10% ms ,

** WSTO: 等待启动到振荡的时间

1. 这些参数是假设的（未经测试），仅供设计参考。
2. 最小值，典型值和最大值（最小值，典型值和最大值）下的数据基于 25°C 时的假设结果。这些数据仅供设计参考，尚未经过测试或验证。

10 时序图

AC测试输入/输出波形



说明: AC 测试: 输入驱动为 $VDD-0.5V$, 逻辑“1”, $VSS + 0.5V$, 逻辑“0”

时序测试以 $0.75VDD$ 为逻辑“1”, $0.25VDD$ 为逻辑“0”.

图 10-1a AC 测试输入/输出波形时序图

复位时序

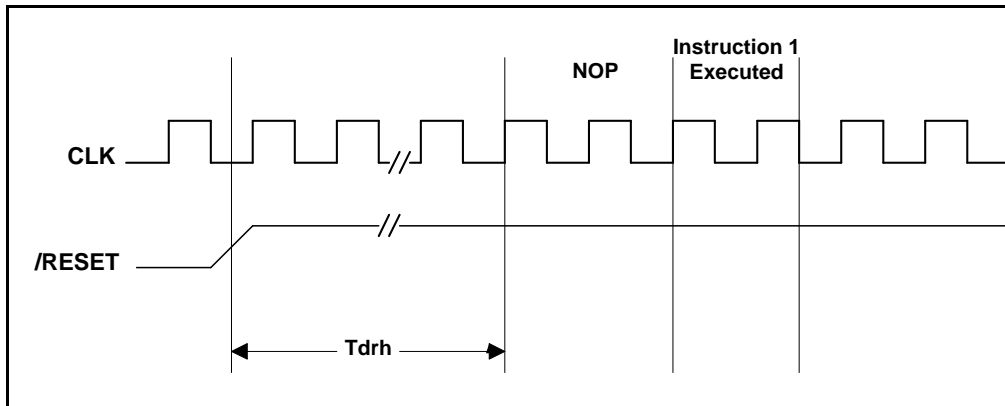
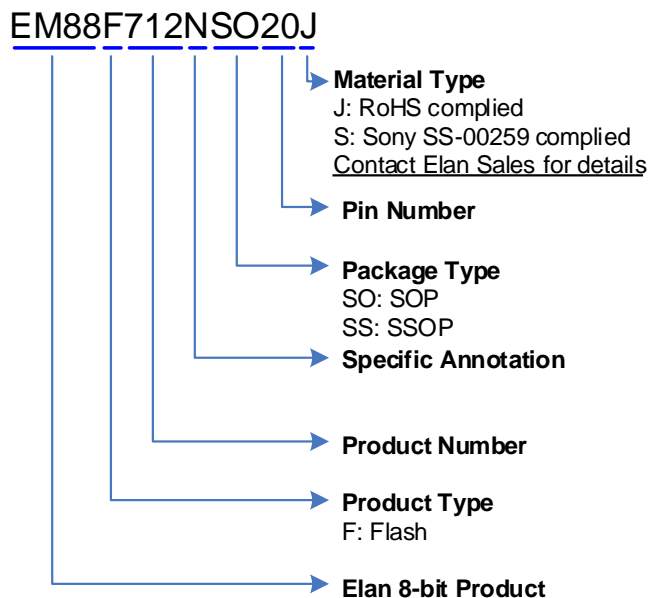


图 10-1b 复位时序图

附录

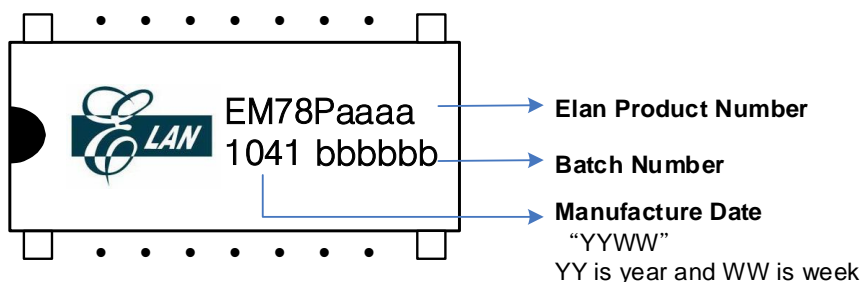
A 编码与制造信息



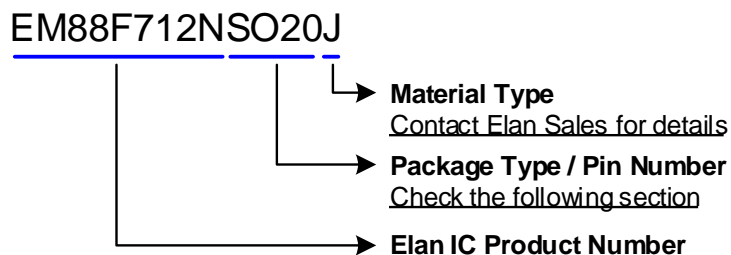
For example:

EM88F712NSO20J

is EM88F712N with Flash program memory, product, in 20-pin SOP 300mil package with RoHS complied



规格



B 封装类型

Flash MCU	封装类型	引脚数	封装大小
EM88F712NSO20	SOP	20	300 mil
EM88F712NSS20	SSOP	20	209 mil
EM88F712NSS20A	SSOP	20	150 mil
EM88F712NSO16A	SOP	16	150 mil
EM88F712NSS16	SSOP	16	150 mil

这些绿色产品不含有害物质，符合Sony SS-00259标准第三版。

Pb含量低于100ppm，符合Sony规格。

Part No.	EM88F712NxJ / xS
电镀类型	纯锡
成分 (%)	Sn:100%
熔点 (°C)	232°C
电阻率 (μ -cm)	11.4
硬度 (hv)	8~10
伸长率 (%)	>50%

C 封装信息

C.1 EM88F712NSO20

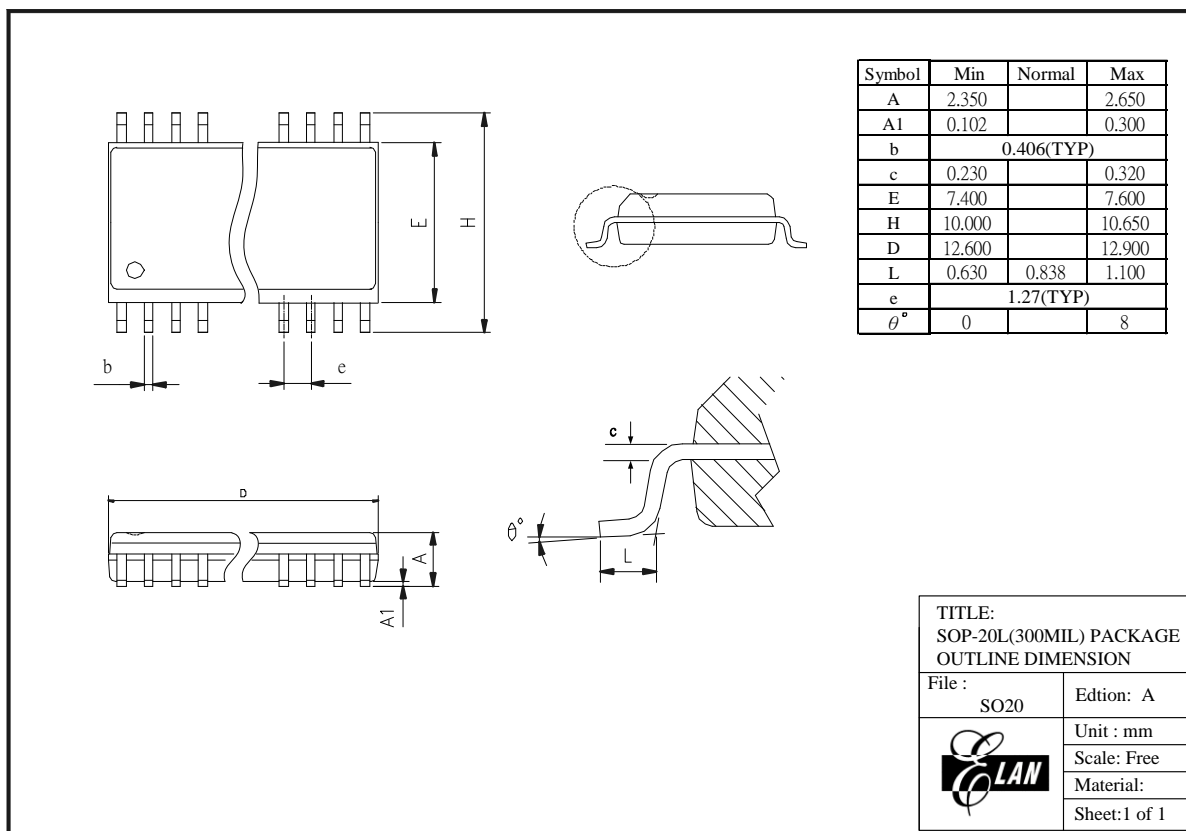


图 C-1 EM88F712N 20-pin SOP 封装类型

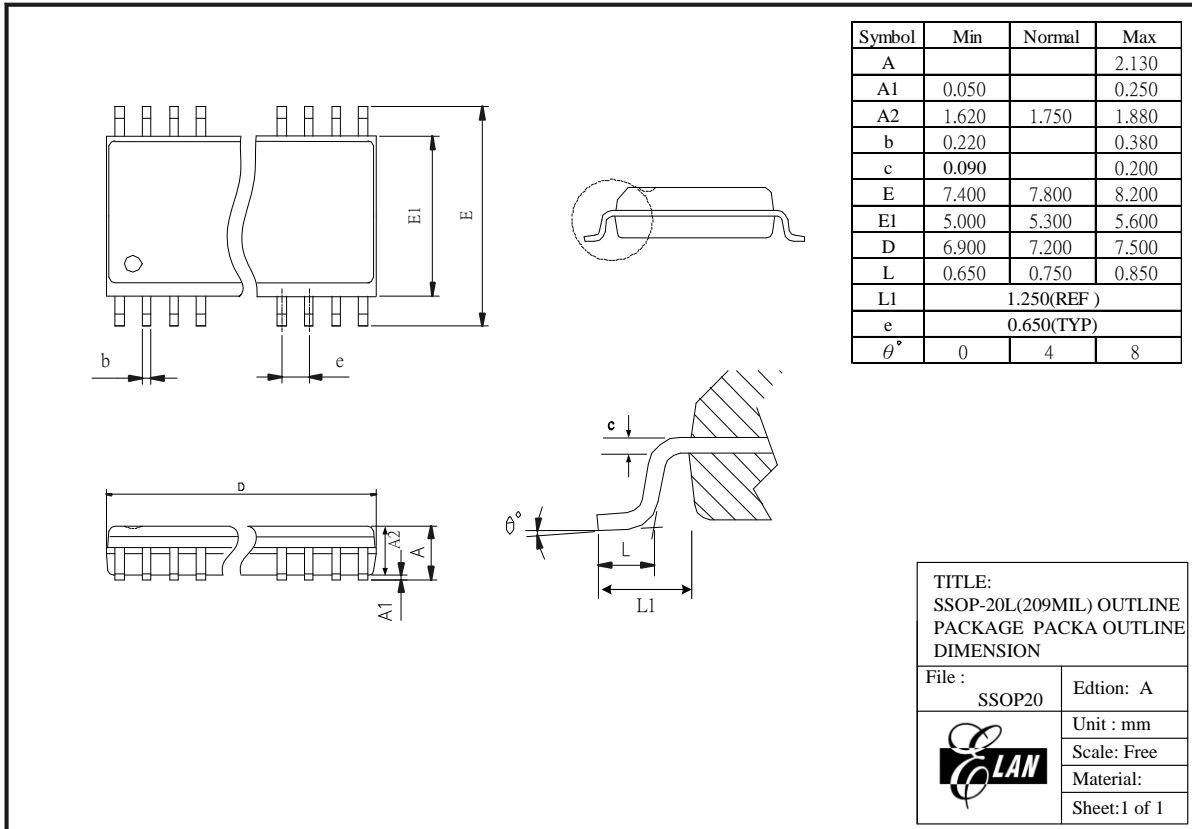
C.2 EM88F712NSS20


图 C-2 EM88F712N 20-pin SSOP 封装类型

C.3 EM88F712NSO16A

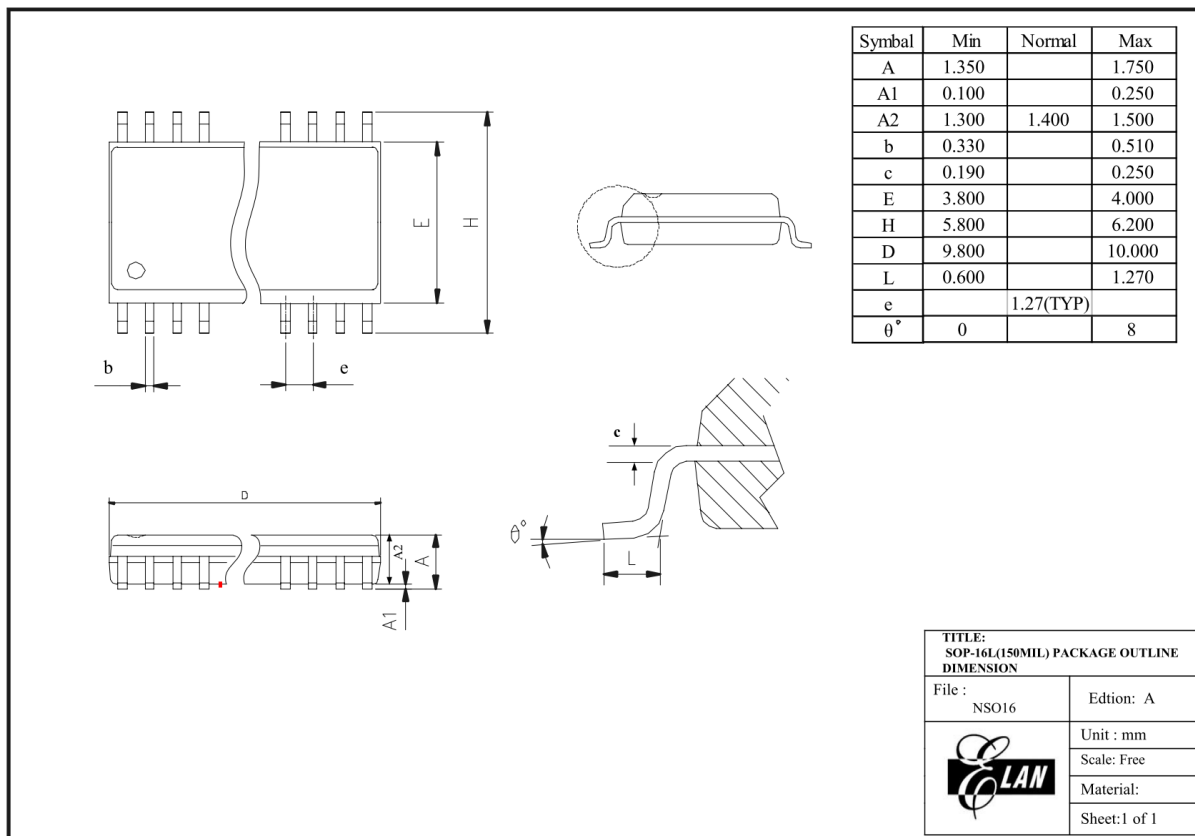


图 C-3 EM88F712N 16-pin SO 封装类型

C.4 EM88F712NSS16

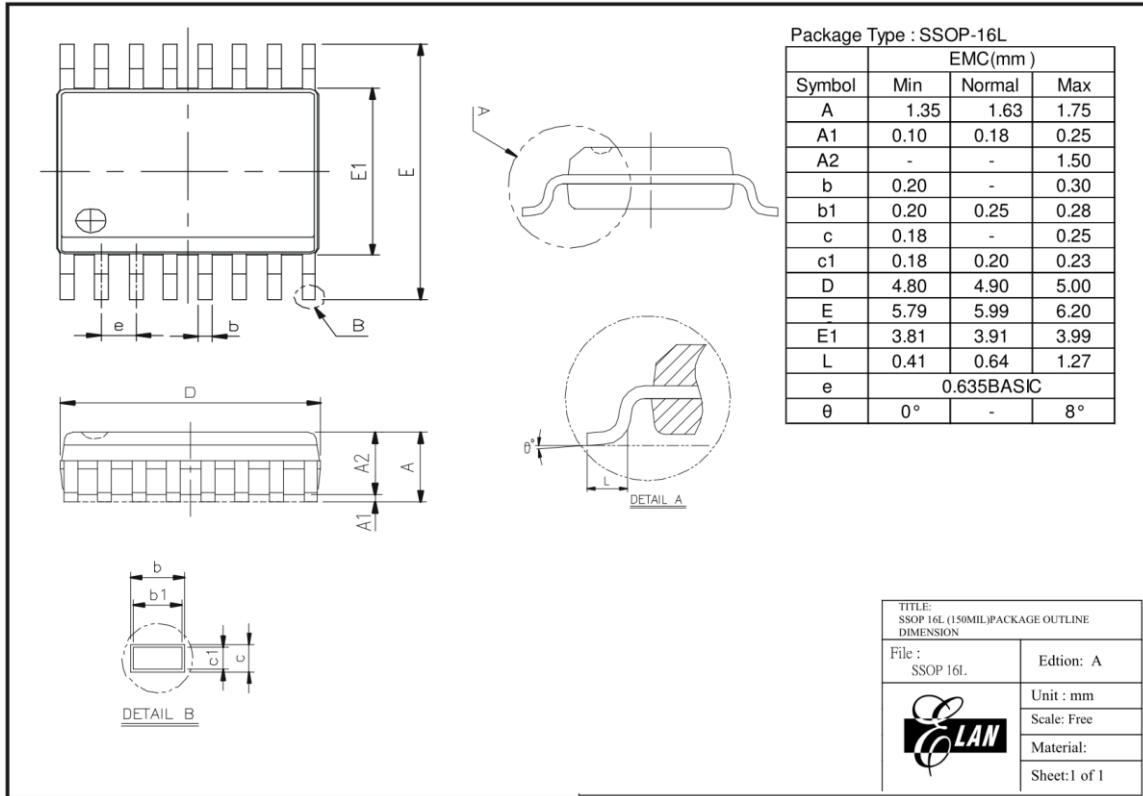


图 C-4 EM88F712N 16-pin SSO 封装类型

C.5 EM88F712NSS20A

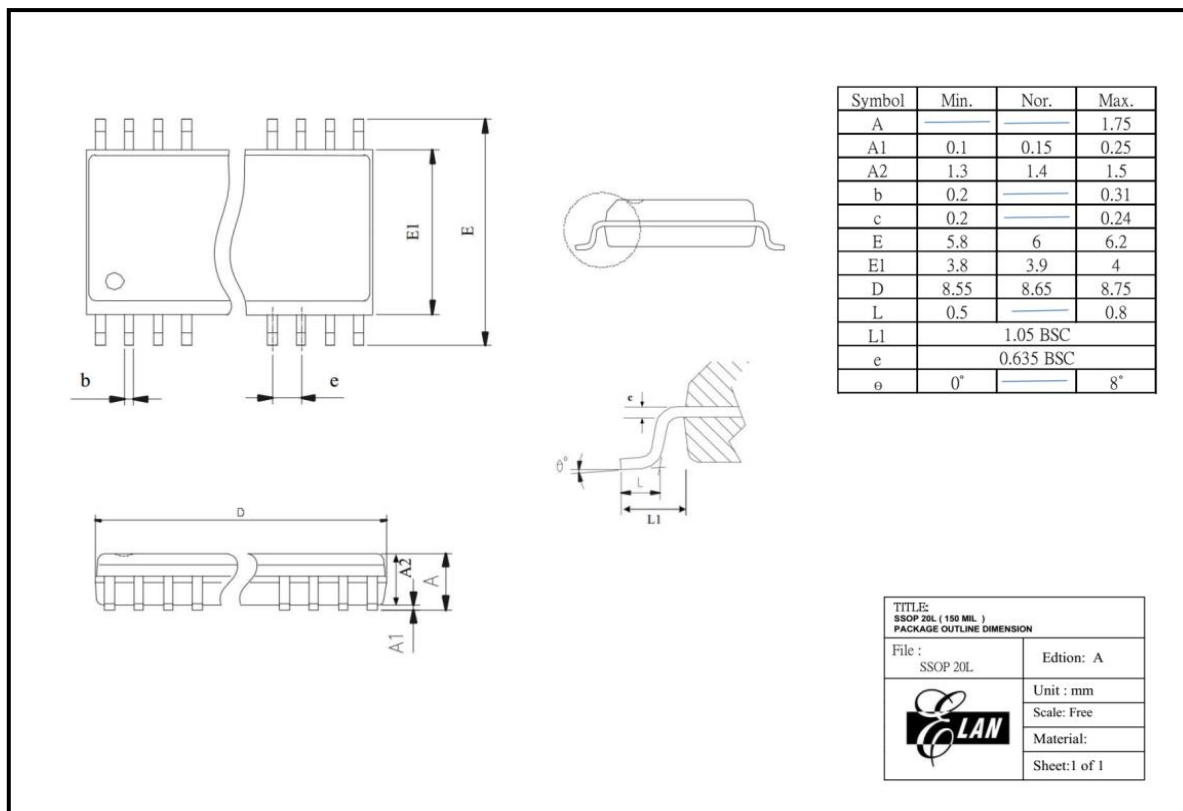


图 C-5 EM88F712N 20-pin SSOP 封装类型

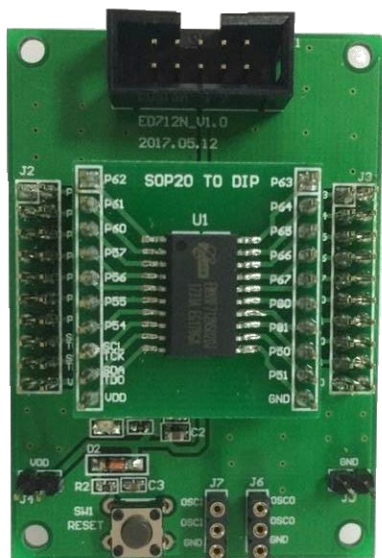
D 质量保证和可靠性

测试类别	测试条件	备注
可焊性	焊料温度=245 ± 5°C, 使用松香在上面停留 5 秒	
前提条件	步骤 1: TCT, 65°C (15 分钟)~150°C (15 分钟), 10 个循环	For SMD IC (如 SOP, QFP, SOJ, 等.)
	步骤 2: 在 125°C 烤, TD (持久性)=24 hrs	
	步骤 3: 放置在 30°C /60%, TD (持久性)=192 hrs	
	步骤 4: IR 变化 3 次 (Pkg 厚度 ≥ 2.5mm 或 Pkg 体积 ≥ 350mm ³ ----225 ± 5°C) (Pkg 厚度 ≤ 2.5mm 或 Pkg 体积 ≤ 350mm ³ ----240 ± 5°C)	
温度周期测试	-65°C (15mins)~150°C (15min), 200 cycles	
高压测试	TA =121°C, RH=100%,压力= 2 atm, TD (持久性)= 96 hrs	
高温 /高湿测试	TA=85°C , RH=85% , TD (持久性)=168 , 500 hrs	
高温保存期	TA=150°C, TD (持久性)=500, 1000 hrs	
高温工作寿命	TA=125°C, VDD=最大工作电压, TD (持久性) =168, 500, 1000 hrs	
Latch-up	TA=25°C, VDD=最大工作电压, 600mA/40V	
ESD (HBM)	TA=25°C, ≥ ± 3KV	IP_ND,OP_ND,IO_ND IP_NS,OP_NS,IO_NS IP_PD,OP_PD,IO_PD, IP_PS,OP_PS,IO_PS, VDD-VSS(+),VDD_VSS (-) 模式
ESD (MM)	TA=25°C, ≥ ± 400V	

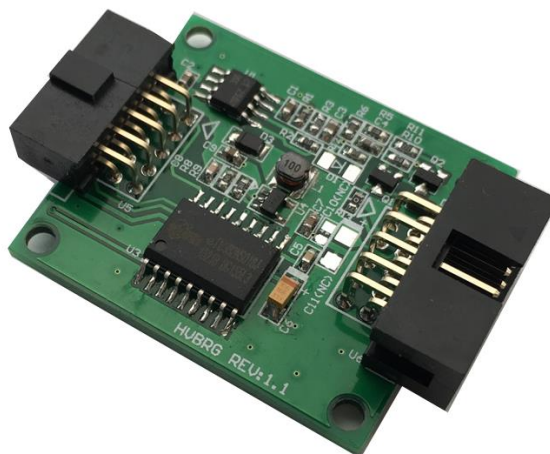
D.1 地址缺陷检测

地址缺陷检测是MCU嵌入式自动防止故障危害功能的一种，检测MCU由噪声或类似造成的功能故障。无论何时MCU试图从ROM区获取一条指令，内部恢复电路将自动开始。如果检测到噪声引起地址错误，MCU重复执行程序直到噪声消除。MCU将继续执行下一条程式。

E ED712N & HVBRG & UBRG 连接



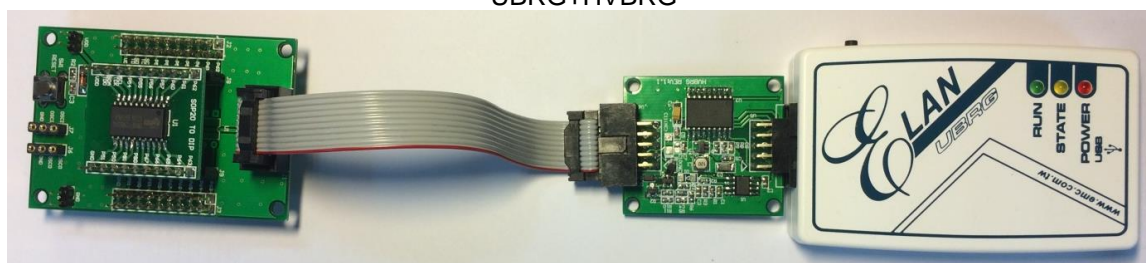
ED712N



HVBRG



UBRG+HVBRG



ED712N+UBRG+HVBRG

注意

烧写EM88F712N (ED712N) 时, VDD必须为5V才能烧写成功。因此, 在EM88F712N 烧写和ED712N仿真期间, 要注意周围元件的电压耐受性。